

МИКРОСХЕМА ИНТЕГРАЛЬНАЯ

1273НА015

**Руководство пользователя**

## Содержание

1 Введение.....	3
2 Назначение.....	4
2.1 Основные характеристики микросхемы.....	4
2.2 Конструктивные характеристики микросхемы.....	5
2.3 Электрические характеристики микросхемы.....	6
3 Структурная схема и описание работы микросхемы.....	9
3.1 Последовательный интерфейс.....	10
3.2 Конфигурация выводов.....	12
3.3 Режим пониженного потребления питания.....	13
4 Информация по применению.....	16
4.1 Биполярные операции.....	16
4.2 Развязка питания и заземления.....	17

## **1 Введение**

Развитие цифровой техники и цифровых методов обработки сигналов определило современные тенденции в разработке самых разнообразных систем, устройств и приборов. Значительную роль в этих тенденциях занимает аналого-цифровое и цифро-аналоговое преобразование.

Цифро-аналоговый преобразователь (ЦАП) – это устройство для перевода цифровых данных в аналоговый сигнал.

Микросхемы ЦАП нашли широкое применение в усилителях звука, аудиокодеках, системах обработки видео, системах распознавания данных, системах калибровки датчиков, измерительных устройствах, системах управления двигателями, системах распределения данных, цифровых потенциометрах, системах цифровой связи и т.д.

Настоящее техническое описание содержит описание принципа работы и технические характеристики интегральной микросхемы 1273НА015 и другие сведения, необходимые для обеспечения полного использования технических возможностей микросхемы ЦАП.

## 2 Назначение

Интегральная микросхема 1273HA015 представляет собой 16-разрядный ЦАП с буферизованным выходом по напряжению, который работает в широком диапазоне напряжений питания.

16-разрядный ЦАП широко применяется в управлении технологическими процессами, в системах сбора данных, в портативных инструментах на батареях, в цифровых усилителях и регуляторах смещения, в программируемых источниках тока и напряжения, а также в программируемых аттенюаторах.

### 2.1 Основные характеристики микросхемы

Интегральная нелинейность микросхемы 1273HA015 составляет  $\pm 4$  МР, дифференциальная нелинейность гарантировано монотонна в пределах  $\pm 1$  МР. Ввод данных осуществляется через трехвыводной последовательный интерфейс с частотой тактирования до 30 МГц, совместимый со стандартами SPI, QSPI™, MICROWIRE и DSP интерфейсов. Микросхема использует внешнее опорное напряжение, подаваемое на вывод  $V_{REF}$ . Встроенный буфер опорного напряжения уменьшает входной ток от внешнего опорного источника.

В микросхеме имеется цепь сброса по включению питания, поддерживается режим пониженного энергопотребления, с возможностью изменения выходного сопротивления. Выбор режима пониженного потребления осуществляется командами последовательного порта.

Значение напряжения питания от 3,0 до 5,5 В.

Характеристики ЦАП:

- разрешение 16 бит;
- интегральная нелинейность 4 МР;
- сброс по включению питания;
- гарантированная монотонная дифференциальная нелинейность;
- 3 режима пониженного энергопотребления;

- низкоуровневый последовательный интерфейс с входами на триггерах Шмидта;

Шмидта;

- быстрое время установления 6 мкс;
- низкий выброс при включении питания;
- возможность прерывания SYNC#;
- диапазон температур окружающей среды: от минус 60 до 85 °С;
- корпус МК 5119.16-В.

## 2.2 Конструктивные характеристики микросхемы

Микросхема выполнена в металлокерамическом 16-выводном корпусе МК5119.16-В.

Масса микросхемы – не более 0,7 г.

Условное графическое обозначение микросхемы приведено на рисунке 2.1.

Функциональное назначение выводов приведено в таблице 2.1.

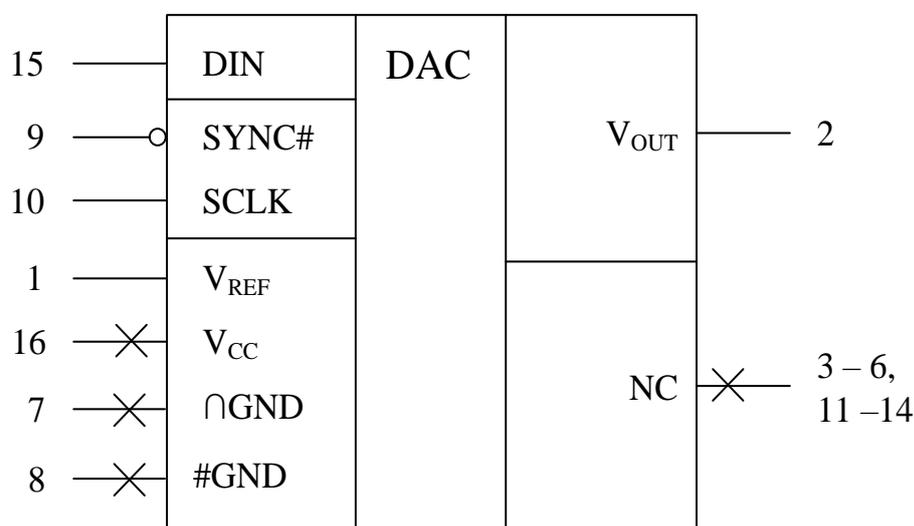


Рисунок 2.1 – Условное графическое обозначение микросхемы 1273HA015

Т а б л и ц а 2.1 – Функциональное назначение выводов микросхемы 1273НА015

Номер вывода	Обозначение вывода	Тип вывода	Функциональное назначение вывода
1	$V_{REF}$	I	Вход опорного напряжения
2	$V_{OUT}$	O	Выход ЦАП
7	$\cap GND$	–	Вывод аналоговой земли ЦАП
8	#GND	–	Вывод цифровой земли ЦАП
9	SYNC#	I	Вход сигнала синхронизации последовательного интерфейса
10	SCLK	I	Вход тактовой частоты последовательного интерфейса
15	DIN	I	Вход данных последовательного интерфейса
16	$V_{CC}$	–	Вывод напряжения питания
3 – 6, 11 – 14	NC	–	Вывод не используется
Примечание – В графе «Тип вывода»: I – вход, O – выход.			

### 2.3 Электрические характеристики микросхемы

Электрические характеристики микросхем 1273НА015 при приемке и поставке приведены в таблице 2.2.

Значения предельно допустимых электрических режимов эксплуатации в диапазоне рабочих температур приведены в таблице 2.3.

Термины, определения, сокращения и буквенные обозначения параметров – по ОСТ В 11 0998-99, ГОСТ Р 57435-2017 и ГОСТ Р 57441-2017.

Термины, определения и буквенные обозначения параметров, неустановленные действующими стандартами, представлены в приложении А.

Т а б л и ц а 2.2 – Значения электрических параметров микросхемы 1273HA015

при приемке и поставке

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Темпера- тура среды, °С
		не менее	не более	
1	2	3	4	5
1 Диапазон выходного напряжения по вы- воду $V_{OUT}$ , В $U_{CC} = 5,5$ В, $U_{REF} = 4,096$ В	$V_{FS}$	0	$U_{REF}$	-60 ± 3 25 ± 10 85 ± 3
2 Ток утечки низкого уровня по выводам DIN, SCLK, SYNC#, мкА, <sup>1)</sup> $U_{CC} = 5,5$ В, $U_{IL} = 0$ В, $U_{REF} = 4,096$ В	$I_{ILL}$	-5	5	
3 Ток утечки высокого уровня по выводам DIN, SCLK, SYNC#, мкА, <sup>1)</sup> $U_{CC} = 5,5$ В, $U_{IH} = U_{CC}$ , $U_{REF} = 4,096$ В	$I_{ILH}$	-5	5	
4 Входной ток на входе опорного источ- ника $V_{REF}$ в рабочем режиме, мкА, <sup>1)</sup> $U_{CC} = 5,5$ В, $U_{REF} = 4,096$ В, постоянный код 0x0000	$I_{I1}$	-0,5	0,5	
5 Входной ток на входе опорного источ- ника $V_{REF}$ в режиме пониженного энерго- потребления (Power-Down), мкА, <sup>1)</sup> $U_{CC} = 5,5$ В, $U_{REF} = 4,096$ В постоянный код 0x0000, нагрузка отключена	$I_{I2}$	-0,1	0,1	
6 Ток потребления от источника $U_{CC}$ в рабочем режиме, мА, $U_{CC} = 5,5$ В, $U_{REF} = 4,096$ В, постоянный код 0x8000, нагрузка отключена	$I_{CC1}$	-	2	
7 Ток потребления от источника $U_{CC}$ в режиме пониженного энергопотребления (Power-Down), мкА, $U_{CC} = 5,5$ В, $U_{REF} = 4,096$ В, постоянный код 0x8000, нагрузка отключена	$I_{CC2}$	-	1	
8 Интегральная нелинейность, МР, $U_{CC} = 5,5$ В, $U_{REF} = 4,096$ В, коды 160÷65535	$E_L$	-4	4	
9 Дифференциальная нелинейность, МР, $U_{CC} = 5,5$ В, $U_{REF} = 4,096$ В	$E_{LD}$	-1	1	

Окончание таблицы 2.2

1	2	3	4	5
10 Погрешность усиления, % от полной шкалы, $U_{CC} = 5,5 \text{ В}, U_{REF} = 4,096 \text{ В}$	$E_G$	-0,05	0,05	-60 ± 3 25 ± 10 85 ± 3
11 Погрешность смещения, мВ, $U_{CC} = 5,5 \text{ В}, U_{REF} = 4,096 \text{ В}$	$E_0$	-10	10	
12 Скорость нарастания, В/мкс, $U_{CC} = 5,5 \text{ В}, R_L = 5 \text{ кОм}, C_L = 200 \text{ пФ}$ , от 1/4 до 3/4 полной шкалы	SR	1,2	–	
13 Функциональный контроль $U_{CC} = (3,0; 5,5) \text{ В}; f_{CL\_SCLK} = 30 \text{ МГц}$	ФК	–	–	
<sup>1)</sup> Параметры $I_{LL}, I_{LH}, I_{I1}, I_{I2}$ при температуре минус 60 °С не измеряются, а гарантируются нормой при температуре (25 ± 10) °С.				

Таблица 2.3 – Предельно допустимые и предельные режимы эксплуатации микросхемы 1273HA015

Наименование параметра режима, единица измерения	Буквенное обозначение параметра	Предельно допустимый режим		Предельный режим	
		не менее	не более	не менее	не более
1 Напряжение питания, В	$U_{CC}$	3,0	5,5	0	7
2 Входное напряжение низкого уровня по выводам DIN, SCLK, SYNC#, В	$U_{IL}$	0	0,8	-0,3	–
3 Входное напряжение высокого уровня по выводам DIN, SCLK, SYNC#, В $U_{CC} = (4,5 - 5,5) \text{ В}$	$U_{IH1}$	2,0	$U_{CC}$	–	$U_{CC} + 0,3$
4 Входное напряжение высокого уровня по выводам DIN, SCLK, SYNC#, В $U_{CC} = (3,0 - 3,6) \text{ В}$	$U_{IH2}$	1,8	$U_{CC}$	–	$U_{CC} + 0,3$
5 Опорное напряжение по выводу $V_{REF}$ , В	$U_{REF}$	0,002	$U_{CC} - 0,05$	-0,3	$U_{CC} + 0,3$
6 Частота следования импульсов тактовых сигналов SCLK, МГц	$f_{CL\_SCLK}$	–	30	–	–
Примечание – Время работы в одном из предельных режимов должно быть не более 5 с.					

### 3 Структурная схема и описание работы микросхемы

Данные в регистр микросхемы 1273HA015 записываются в 24-разрядном формате слова через трехпроводный последовательный интерфейс, который управляется тактовой частотой до 30 МГц и совместим со стандартными SPI, QSPI™, MICROWIRE, DSP интерфейсами. опорное напряжение на микросхему подается через вывод  $V_{REF}$ . В составе ИС имеется буфер опорного напряжения, а также цепь сброса по включению питания, которая обеспечивает начальную установку выхода ЦАП на ноль. Микросхема имеет режим пониженного энергопотребления с уменьшенным током потребления, в котором обеспечивается программный выбор выходной нагрузки. Перевод в режим пониженного энергопотребления производится через последовательный интерфейс.

Структурная схема микросхемы приведена на рисунке 3.1.

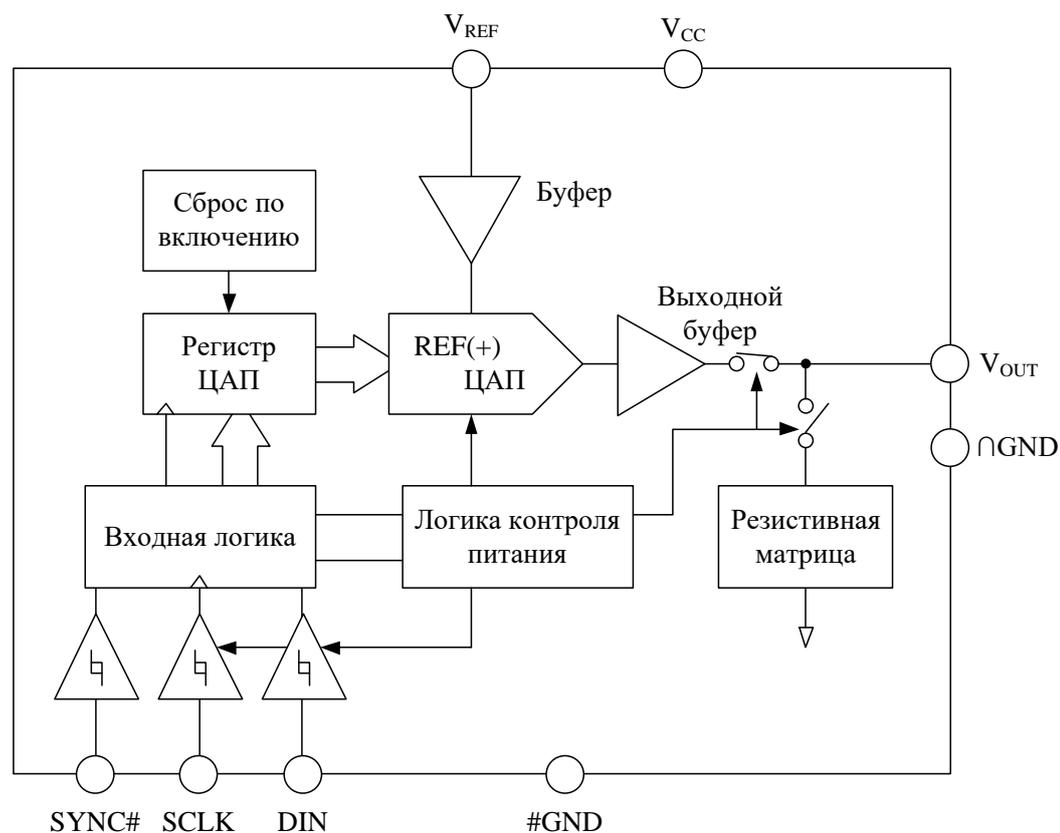


Рисунок 3.1 – Структурная схема микросхемы 1273HA015

Ядро ЦАП состоит из двух согласованных сегментов. Упрощенная схема ядра показана на рисунке 3.2. Четыре старших разряда декодируют и управляют 15 ключами, от E1 до E15. Каждый из этих ключей соединяет один из 15 высокоомных резисторов или к #GND, или с выходным буфером  $V_{REF}$ . Оставшиеся 12 младших разрядов управляют 12 ключами от S0 до S11, коммутируя R-2R делитель. Переключение ветвей делителя осуществляется МОП-ключами с сопротивлениями, согласованными с сопротивлениями соответствующих ветвей делителя. Ток от опорного источника протекает через выбранные ветви делителя на землю и формирует на выходе напряжение, пропорциональное входному коду.

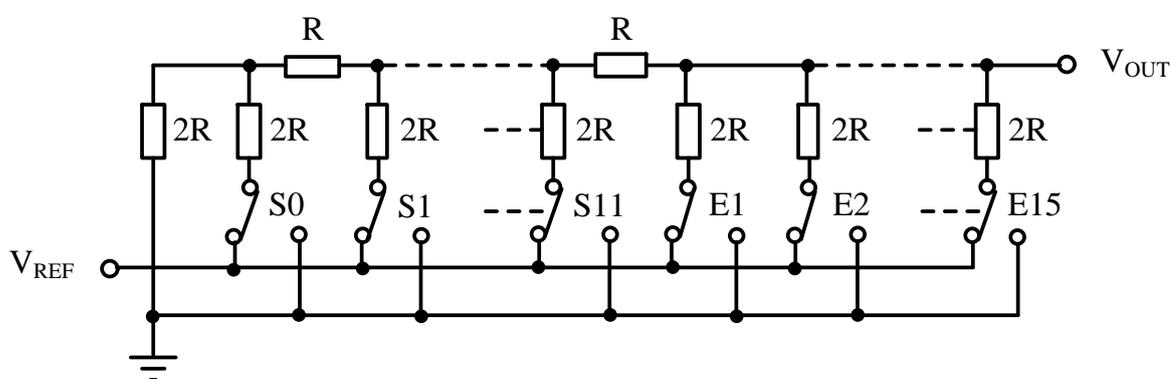


Рисунок 3.2 – Упрощенная схема ядра ЦАП

Микросхема работает с одним источником питания и внешним источником опорного напряжения (ИОН). Входной буферный повторитель опорного напряжения снижает ток потребления от внешнего источника ИОН. Выходной буфер транслирует напряжение делителя на аналоговый выход микросхемы.

### 3.1 Последовательный интерфейс

Микросхема 1273HA015 имеет трехвыводной последовательный интерфейс (SYNC#, SCLK, DIN). На рисунке 3.3 приведена временная диаграмма работы последовательного интерфейса в режиме записи.

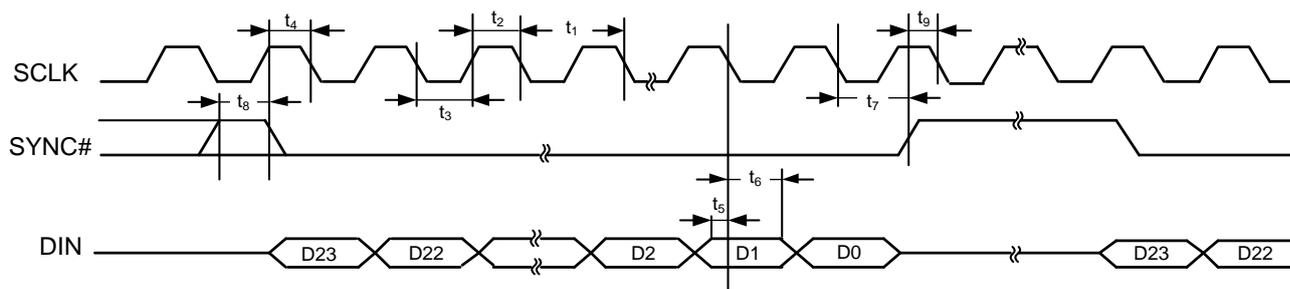


Рисунок 3.3 – Временная диаграмма работы последовательного интерфейса микросхемы 1273HA015

Временные характеристики микросхемы 1273HA015 указаны в таблице 3.1. Все входные сигналы заданы для  $t_r = t_f = 1$  нс/В и для уровня напряжения  $(U_{IL} + U_{IH})/2$ .

Т а б л и ц а 3.1 – Временные характеристики микросхемы 1273HA015

Параметры	Предельные значения, не менее	Пояснения
$t_1$	33 нс	Период SCLK
$t_2$	5 нс	Длительность высокого состояния SCLK
$t_3$	3 нс	Длительность низкого состояния SCLK
$t_4$	10 нс	Время установления SYNC# до спада SCLK
$t_5$	3 нс	Время установления данных
$t_6$	2 нс	Время удержания данных
$t_7$	0	Время между спадом SCLK и фронтом SYNC#
$t_8$	12 нс	Минимальное время нахождения SYNC# в высоком состоянии
$t_9$	9 нс	Время между фронтом SYNC# и следующим игнорируемым спадом SCLK

Последовательность записи начинается с приведения SYNC# к низкому уровню. Данные из порта входа DIN защелкиваются в 24-разрядный сдвиговый регистр по заднему фронту SCLK. Последовательная тактовая частота может достигать 30 МГц, делая ЦАП совместимым с DSP. После 24 такта последовательность разрядов записывается в регистр и выполняется программируемая функция (это изменение содержания регистров и/или изменение в режиме операции).

На данном этапе SYNC# может находиться в низком уровне или переключиться в высокий уровень. SYNC# должен переключиться в высокий уровень как минимум за 12 нс до начала следующей записи, так чтобы задний фронт SYNC# мог инициировать начало следующей записи.

На рисунке 3.4 приведен регистр ЦАП, имеющий 24 разряда. PD0 и PD1 являются управляющими разрядами, контролирующими те режимы работы, в которых находится устройство (нормальный режим или один из трех режимов пониженного потребления).



Рисунок 3.4 – Регистр ЦАП

### 3.2 Конфигурация выводов

На рисунке 3.5 приведена конфигурация выводов микросхемы 1273HA015.

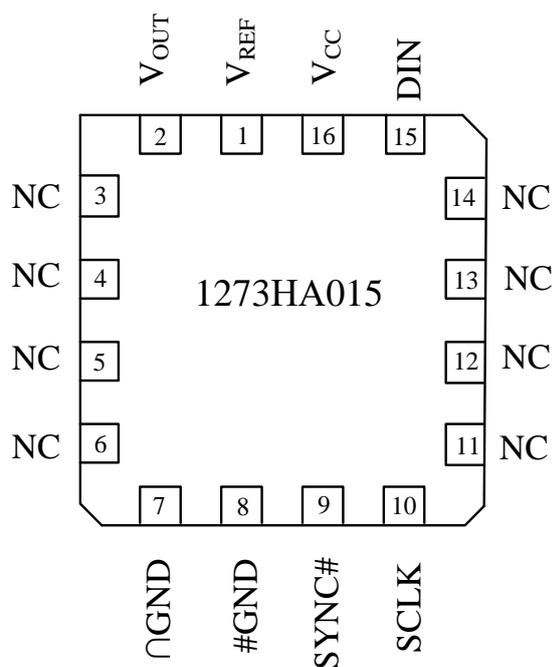


Рисунок 3.5 – Конфигурация выводов микросхемы 1273HA015

### 3.3 Режим пониженного потребления питания

Микросхема 1273HA015 имеет 4 отдельных режима работы. Эти режимы программируются установкой двух разрядов (DB17 и DB16) в регистре управления. В таблице 3.2 показано, как состояние битов соответствует режиму работы устройства.

Т а б л и ц а 3.2 – Режимы операций

DB17	DB16	Режим операции
0	0	Нормальная работа
0	1	Режим пониженного потребления: 3 состояние
1	0	100 кОм к GND
1	1	1 кОм к GND

Когда оба разряда установлены в 0, то происходит работа в нормальном режиме с соответствующим энергопотреблением. Но для трех режимов пониженного потребления питания ток потребления падает до значения ниже 1 мкА при напряжении 5 В (265 нА при 3 В). Помимо этого, выходной каскад внутренне переключается с выхода усилителя на резисторную цепь с известным значением. Существуют три различных варианта. Выход соединен внутренне с GND через резистор в 1 кОм или резистор 100 кОм, или он остается разомкнутым (третье состояние). Выходной каскад показан на рисунке 3.6.

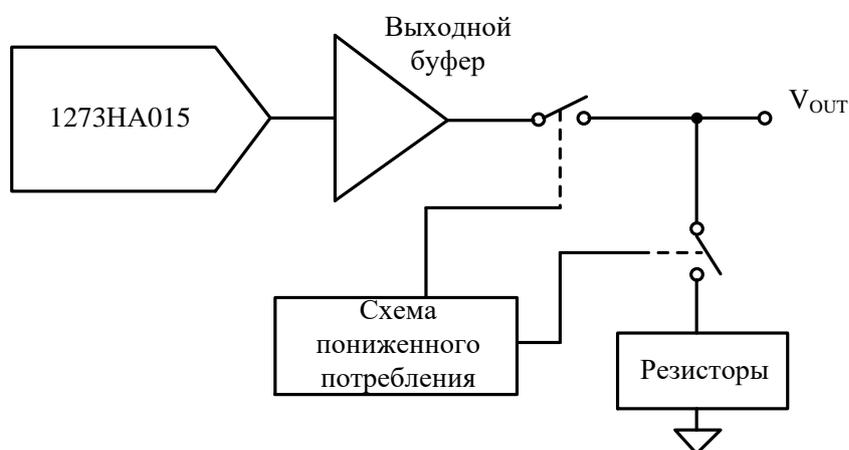


Рисунок 3.6 – Выходной каскад в режиме пониженного потребления питания

Генератор напряжений смещения, ядро ЦАП и другие связанные линейные цепи выключаются в режиме пониженного потребления. Однако режим пониженного потребления не влияет на содержимое регистров ЦАП. Время выхода из режима пониженного потребления обычно 2,5 мкс для  $U_{CC} = 5$  В и 5 мкс для  $U_{CC} = 3$  В. На рисунке 3.7 представлен график прерывания SYNC#.

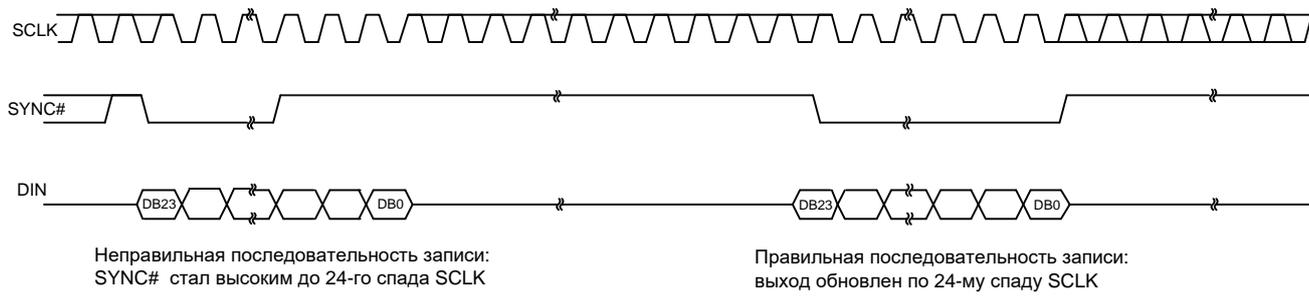


Рисунок 3.7 – График прерывания SYNC#

## 4 Информация по применению

Для достижения оптимальной производительности микросхемы 1273HA015 нужно использовать источник точного опорного напряжения.

Есть четыре возможных ошибки при выборе опорного напряжения: первоначальная точность, температурный дрейф, долгосрочный дрейф, шум выходного напряжения. Погрешность выходного напряжения источника опорного напряжения микросхемы приводит к ошибке полной шкалы в ЦАП. Чтобы минимизировать эту ошибку, предпочтительным является использование источника опорного напряжения с высокой точностью. Также для устранения других ошибок может быть использована подстройка при изменении рабочей температуры.

Долгосрочный дрейф является величиной того, насколько опорный источник изменяется на протяжении всего времени. Опорный источник с низким долгосрочным дрейфом обеспечивает относительно стабильную работу на протяжении всего времени. Температурный коэффициент опорного источника напряжения влияет на INL, DNL, и TUE.

В применениях, где требуется высокая точность с низким запасом по шуму, необходимо учитывать шум опорного выходного напряжения.

### 4.1 Биполярные операции

Микросхема 1273HA015 предназначена для работы с однополярным питанием, но возможно с помощью внешней схемы создать и биполярный выходной диапазон. Схема на рисунке 4.1 обеспечивает диапазон выходного напряжения  $\pm 5$  В. Выходное напряжение для любого входного кода рассчитывается по формуле

$$U_o = \left[ U_{cc} \times \left( \frac{D}{65536} \right) \times \left( \frac{R1 + R2}{R1} \right) - U_{cc} \times \left( \frac{R2}{R1} \right) \right], \quad (1)$$

где D – входной код от 0 до 65535;

$U_{CC} = U_{REF} = 5 \text{ В}, R1 = R2 = 10 \text{ кОм}.$

$$U_o = \left( \frac{10 \times D}{65536} \right) - 5 \text{ В}$$

Диапазон выходного напряжения  $\pm 5 \text{ В}$ , где 0000h соответствует выходному напряжению минус 5 В и FFFFh соответствует напряжению 5 В.

На рисунке 4.1 представлен биполярный режим микросхемы 1273HA015.

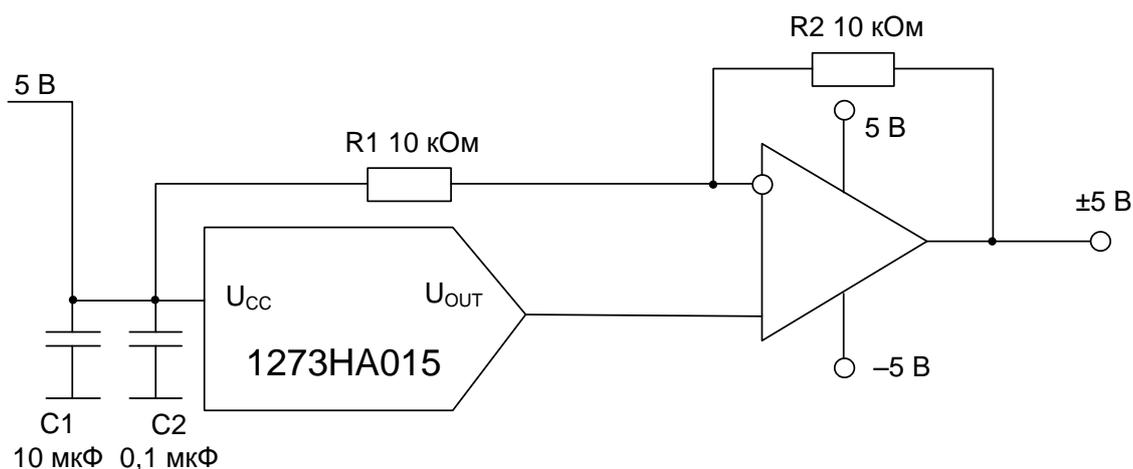


Рисунок 4.1 – Биполярный режим микросхемы 1273HA015

## 4.2 Развязка питания и заземления

Когда в схеме важна точность, необходимо тщательно относиться к выбору блока питания и расположению заземления на плате. Печатная плата, содержащая микросхему 1273HA015, должна иметь отдельные аналоговые и цифровые земли, каждая из которых должна иметь свое соответствующее расположение на печатной плате. Если микросхема находится в схеме, в которой соединения с аналоговой и цифровой землей используются и другими устройствами, то это соединение должно производиться только в одной точке, а точка заземления должна находиться как можно ближе к схеме.

Блок питания должен быть шунтирован конденсаторами с 10 мкФ и 0,1 мкФ. Конденсаторы должны располагаться как можно ближе к микросхеме, в идеале

конденсатор в 0,1 мкФ должен располагаться рядом с микросхемой. А конденсатор в 10 мкФ должен быть танталовым. Важно, чтобы конденсатор 0,1 мкФ имел низкое эффективное последовательное сопротивление ESR и эффективную последовательную индуктивность ESI (керамические конденсаторы). На высоких частотах, вызванных переходными токами из-за внутренней логики переключения, такой конденсатор обеспечит шунтирование с низким сопротивлением.

Сама шина питания должна иметь достаточную ширину для обеспечения низкого сопротивления и уменьшения глитча воздействия на шину питания. Такты и другие быстрые переключения цифровых сигналов должны быть защищены от других частей платы через собственную цифровую землю. По возможности нужно избегать пересечения цифровых и аналоговых сигналов. Если все же шины пересекаются на противоположных сторонах платы, нужно гарантировать их расположение под прямым углом друг к другу во избежание возникновения эффекта взаимного проникания цифровых сигналов через плату. Лучшей технологией расположения элементов на плате является технология микрополосковых линий, где компоненты находятся только со стороны заземления, а все сигнальные шины помещены на сторону распайки.