

МАКЕТНО-ОТЛАДОЧНОЕ УСТРОЙСТВО
ДЛЯ МИКРОКОНТРОЛЛЕРА K1921BK01T

Руководство по эксплуатации

КФДЛ.441461.010РЭ

Инд. № подл.	Подп. и дата	Взам. инв. №	Инд. № дубл.	Подп. и дата

Содержание

1 НАЗНАЧЕНИЕ И УСЛОВИЯ ПРИМЕНЕНИЯ	3
2 ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ	3
3 СОСТАВ МАКЕТНО-ОТЛАДочНОЙ ПЛАТЫ.....	4
4 УСТРОЙСТВО И ПРИНЦИП ДЕЙСТВИЯ.....	8
5 КОМПЛЕКТ ПОСТАВКИ	23
6 РАЗРАБОТКА ПРИКЛАДНЫХ ПРОГРАММ	23
7 УКАЗАНИЯ ПО ЭКСПЛУАТАЦИИ	24
ПРИЛОЖЕНИЕ А (ОБЯЗАТЕЛЬНОЕ)	
СХЕМЫ ЭЛЕКТРИЧЕСКИЕ И РАСПОЛОЖЕНИЕ ЭЛЕМЕНТОВ НА ПЕЧАТНЫХ ПЛАТАХ.....	25
ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ	43

Перв. примен.

Справ. №

Подп. и дата

Инов. № дубл.

Взам. инв №

Подп. и дата

					КФДЛ.441461.010РЭ					
Изм.	Лист	№ докум.	Подп.	Дата						
Разраб.		Дыхно			Макетно-отладочное устройство для микроконтроллера К1921ВК01Т Руководство по эксплуатации			Лит.	Лист	Листов
Пров.		Смерек						А	2	43
Т. контр.										
Н. контр.										
Утв.		—								

1 Назначение и условия применения

Плата макетно-отладочная для ИС K1921BK01T предназначена для освоения и изучения 32-разрядных микроконтроллеров K1921BK01T, а также для макетирования и отладки систем пользователя на ее основе. С использованием платы возможно подключение внешних элементов к портам микроконтроллера, работа с внешними интерфейсами, программирование встроенной памяти, отладка и оценка работы прикладных программ.

Оценка работоспособности отлаживаемой системы на основе макетно-отладочной платы в режиме реального времени осуществляется в процессе работы управляющей программы, размещенной во внутренней или внешней памяти ИС.

На макетно-отладочной плате установлены интерфейсные разъемы портов COM1, COM2, CAN, Ethernet, USB micro_AB, обеспечен доступ ко всем портам ввода-вывода, возможно подключение дополнительных модулей внешней памяти программ (данных), графического дисплея разрешением 128*64 точек. Имеются пользовательские переключатели для конфигурирования системы, установки режима работы и подключаемые к портам светодиоды.

Макетно-отладочная плата имеет развитую систему коммутации, которая позволяет выборочно подключать к линиям портов микроконтроллера устройства ввода-вывода и формировать аппаратную конфигурацию отлаживаемой системы в соответствии с требованиями проекта.

На плате размещается макетное поле, где можно смонтировать фрагмент схемы и отладить систему в режиме реального времени.

2 Технические характеристики

Макетно-отладочная плата имеет следующие характеристики и конструктивные особенности:

- размер платы 200,5 × 225,0 мм;
- внешняя тактовая частота микроконтроллера 12 МГц;
- внешняя тактовая частота модуля RTC микроконтроллера 32,768 КГц;
- кнопки сброса микроконтроллера, приемо-передатчика МП;
- возможность подключения внешних устройств ко всем портам микроконтроллера;

И Inv. № подл.	Подп. и дата
Взам. Inv. №	И Inv. № дубл.
Подп. и дата	Подп. и дата

					КФДЛ.441461.010РЭ	Лист
Изм.	Лист	N документа	Подпись	Дата		3

- встроенный источник питания (питание от одного внешнего источника +7.5 В);
- интерфейсные разъемы последовательных портов COM1, COM2, CAN;
- на плате размещены поясняющие надписи, знаки и обозначения элементов, соответствующие схемам электрическим, см. рисунки А.1 – А.6 приложения А.

Плата макетно-отладочная питается от внешнего источника с типовым потреблением 1,0 А.

Наличие напряжений питания (+1.8В, +3.3В, +5.0В) индицируется свечением соответствующих светодиодов.

Все линии портов микроконтроллера и все управляющие сигналы на плате выведены на штыревые разъемы, к которым возможно подключение внешних элементов и плат. Для отображения информации на плате имеются подключаемые светодиоды (с возможностью их отключения) на линиях портов микроконтроллера (PG.8 – PG.15),

На плате макетно-отладочной предусмотрено подключение (разъем XS6) графического LCD дисплея MT-12864J, а также других дисплеев на основе контроллера KS0108.

Также имеется разъем XP4 для управления электроприводом (выведены 3 пары каналов ШИМ).

Для двунаправленного обмена информацией установлены драйверы и разъемы COM1, COM2, CAN.

Для программирования и отладки программ на плате расположен 20-ти выводной разъем XP1 для подключения аппаратного отладчика JEM-NT32 по интерфейсу JTAG/SWD.

Плата макетно-отладочная ИС K1921BK01T позволяет осуществлять оценку работы прикладных программ в режиме реального времени, кроме того, сама плата может использоваться в качестве контроллера конкретной управляющей системы.

3 Состав макетно-отладочной платы

В состав устройства входят следующие элементы:

- основная плата с разъемами портов ввода-вывода и макетным полем;
- плата модуля с микроконтроллером K1921BK01T;
- плата внешнего ОЗУ и ПЗУ;
- источник питания.

Инв. № подл.	Подп. и дата
Взам. Инв. №	Инв. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист
						4

Общий вид основной платы приведен на рисунке 1.

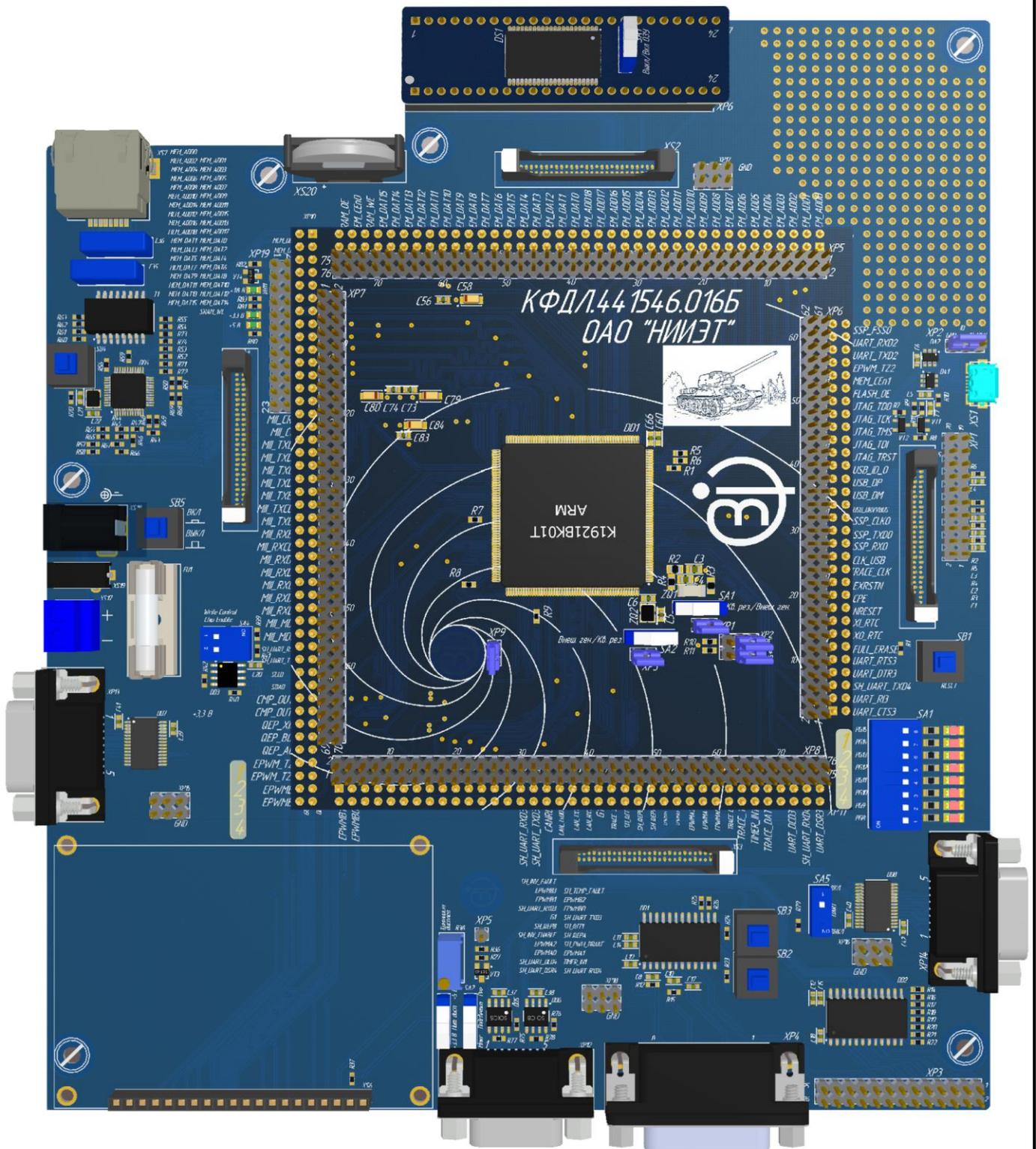


Рисунок 1 – Общий вид платы макетно-отладочной в сборе

Инв. № подл.	Подп. и дата
Взам. Инв. №	Инв. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист 5

Инв. № подл.	Подп. и дата
Взам. Инв. №	Инв. № дубл.
Подп. и дата	
Изм.	Лист
	N документа
	Подпись
	Дата

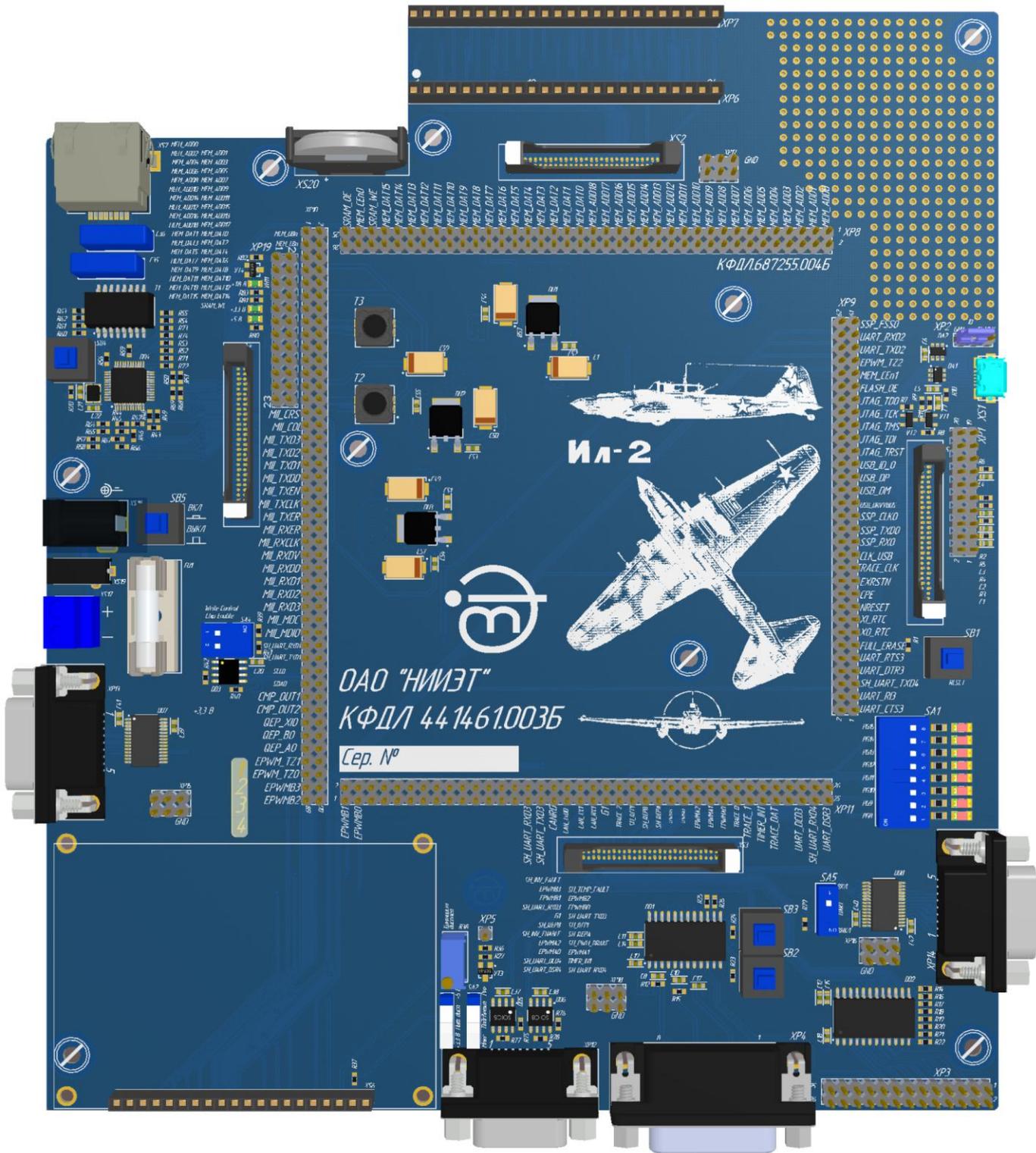


Рисунок 2 – Общий вид основной платы

КФДЛ.441461.010РЭ

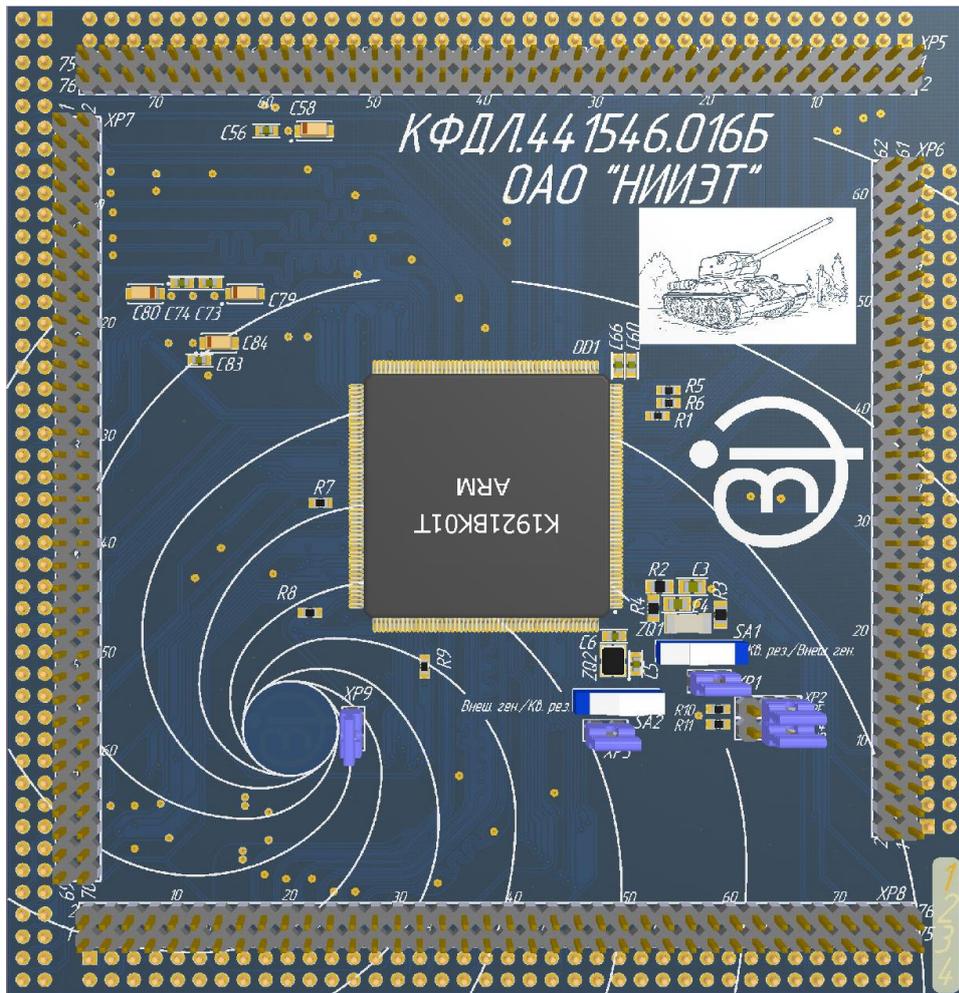


Рисунок 3 – Общий вид платы с микроконтроллером

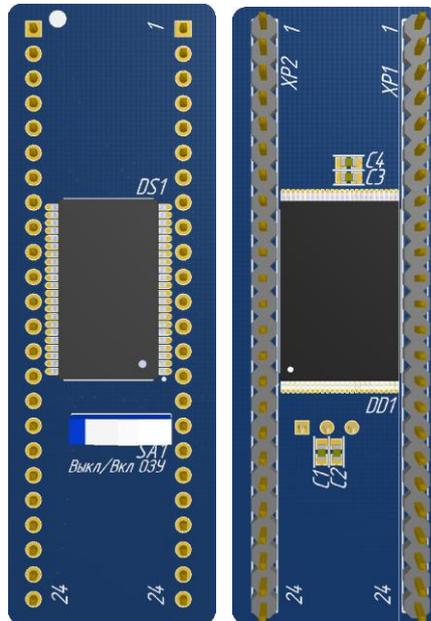


Рисунок 4 – Общий вид платы внешнего ОЗУ/ПЗУ

Инв. № подл.	Подп. и дата
Взам. Инв. №	Инв. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата
------	------	-------------	---------	------

КФДЛ.441461.010РЭ				
-------------------	--	--	--	--

Лист
7

На плате с микроконтроллером по периметру расположены порты GPIO контроллера (внутренний ряд выводов подключен к GND, а наружный – соответствует порту GPIO, первая альтернативная функция которого указана на основной плате вокруг разъема подключения платы контроллера).

4 Устройство и принцип действия

Питание макетно-отладочной платы осуществляется от источника постоянного тока напряжением (9 ± 0.3) В, поставляемого в комплекте. Назначение индикаторов питания (светодиодов) приведено в таблице 1.

Таблица 1 – Функциональное назначение индикаторов питания

Обозначение светодиода на схеме электрической (рисунок А.1)	Обозначение светодиода на плате (рисунок А.2)	Функциональное назначение
VH1	PG8	Индикация состояния вывода PG8
VH2	PG9	Индикация состояния вывода PG9
VH3	PG10	Индикация состояния вывода PG10
VH4	PG11	Индикация состояния вывода PG11
VH5	PG12	Индикация состояния вывода PG12
VH6	PG13	Индикация состояния вывода PG13
VH7	PG14	Индикация состояния вывода PG14
VH8	PG15	Индикация состояния вывода PG15
VH9	+5В	Индикация +5В
VH10	+3.3В	Индикация +3,3В
VH11	+1.8В	Индикация +1,8В

Таблица 2 – Назначение переключателей основной платы

Обозначение перемычки на схеме электрической (рисунок А.1)	Обозначение перемычки на плате (рисунок А.8, А.2)	Функциональное назначение перемычек	Состояние перемычек по «умолчанию» (при поставке устройства)
SA1A SA1B	SA1	Подключение ИС внешней Flash памяти с интерфейсом I2C	
SA2	SA2	Отключение буферной ИМС (DD2), подключенной на выводы PWM	
SA3	SA3	Отключение буферной ИМС (DD3), подключенной на выводы QEP	

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист
						8

Окончание таблицы 2

SA4A SA4B SA4C SA4D SA4E SA4F SA4G SA4H	SA4	Подключение индикаторов (светодиодов) к выводам PG8-PG15	
SA5	SA5	Переключение режима подсветки LCD дисплея	
SA6	SA6	Выбор напряжения питания LCD дисплея +3,3В или +5,0В	
SA7	SA7	Отключение приемопередатчика UART3 (DD8)	

Таблица 3 – Назначение кнопок основной платы

Обозначение переключки на схеме электрической (рисунок А.1)	Обозначение переключки на плате (рисунок А.8, А.2)	Функциональное назначение переключек
SB1	SB1	Сброс микроконтроллера
SB2	SB2	Разрыв цепи PWM_TZ1
SB3	SB3	Разрыв цепи PWM_TZ0
SB4	SB4	Сброс приемопередатчика МП(Ethernet)
SB5	SB5	Включение питания платы

Таблица 4 – Назначение разъемов основной платы

Обозначение на схеме электрической (рисунок А.1)	Обозначение на плате (рисунок А.2)	Функциональное назначение разъема
XP1	XP1	Разъем подключения отладчика JTAG/SWD (20-ти выводной)
XP2	XP2	Переключение режима USB OTG
XP3	XP3	Разъем подключения к выводам ШИМ контроллера (после буферной ИМС DD2)
XP4	XP4	Разъем подключения к выводам квадратурного декодера (после буферной ИМС DD3)
XP5	XP5	Вывод управления яркостью LCD дисплея (используется при переключении SA2 в положение 3)
XP6, XP7, XP8, XP9	XP6, XP7, XP8, XP9	Разъемы подключения платы микроконтроллера
XP10	XP10	Разъем DSB9 интерфейса CAN
XP11	XP11	Разъем DSB9 интерфейса UART2
XP12	XP12	Разъем DSB9 интерфейса UART3

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист 9
Изм.	Лист	N документа	Подпись	Дата		

Окончание таблицы 4

XP13, XP14, XP15, XP16	XP13, XP14, XP15, XP16	GND
XP17	XP17	Разъем подключения питания платы контроллера к линиям питания на основной плате
XS1	XS1	Разъем USB micro_AB
XS6	XS6	Разъем подключения LCD дисплея
XS7	XS7	Подключение платы внешней памяти (ОЗУ/ПЗУ) к первой альтернативной функции портов микроконтроллера
XS8	XS8	
XS9	XS9	Разъем RJ-45 Ethernet
XS10	XS10	Разъемы подключения внешнего питания платы макетно-отладочной
XS11	XS11	
XS12	XS12	
XS13	XS13	Разъем батарейного питания RTC

Таблица 5 – Назначение выводов отладочного разъема XP1 основной платы

Номер вывода	Функциональное назначение вывода разъема	Вывод микроконтроллера	Вывод GPIO
1	VCC	+3.3B	-
3	TRST	JTAG_TRST	PE.1
5	TDI	JTAG_TDI	PB.0
7	TMS	JTAG_TMS	PB.1
9	TCK	JTAG_TCK	PB.2
11	RTCK	-	-
13	TDO	JTAG_TDO	PE.10
15	NRESET	NRESET	-

Примечание: выводы 2, 17,19 не подключены
Выводы 4,6,8,10,12, 14,16,18,20 – подключены к GND

Таблица 6 – Назначение выводов разъема XP3 основной платы

Номер вывода	Функциональное назначение вывода разъема	Вывод микроконтроллера	Вывод GPIO
1	PWM1	PWM_A0	PG.2
2,4,6,8,10, 12,14,16,18, 20,25,26	GND		-
3	PWM2	PWM_B0	PF.0
5	PWM3	PWM_A1	PG.3
7	PWM4	PWM_B1	PF.2
9	PWM5	PWM_A2	PG.4
11	PWM6	PWM_B2	PF.4
13	PWM_BRAKE	PG.5	PG.5
15	INV_ENABLE	PG.6	PG.6
17	INV_FAULT	Управление кнопкой SB3	-
19	TEMP_FAULT	Управление кнопкой SB2	-
21,22,23,24	VCC	+3.3B	-

Изм.	Лист	N документа	Подпись	Дата
------	------	-------------	---------	------

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010PЭ	Лист
						10

Таблица 7 – Назначение выводов разъема ХР4 основной платы

Номер вывода	Функциональное назначение вывода разъема	Вывод микроконтроллера	Вывод GPIO
1,2,11,12	VCC	+5В	-
3	QEPA	SH_QEPA	PG.10
4	QEPB	SH_QEPB	PG.11
5	QEPI	SH_QEPI	PG.12
6,7,8,9,10	GND	GND	-
13	CAP1	SH_CAP1	PE.4
14	CAP2	SH_CAP2	PE.5
15	CAP3	SH_CAP3	PE.6
16	Корпус	GND	-

Инов. № подл.	Подп. и дата	Взам. Инов. №	Инов. № дубл.	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист
						11

Таблица 8 – Назначение выводов разъема ХР6(подключение платы микро-контроллера) основной платы

Номер вывода	Обозначение на плате	Обозначение на схеме	Вывод GPIO	Номер вывода МК
1	MEM_ADD0	MEM_ADD0	PA.8	33
3	MEM_ADD1	MEM_ADD1	PA.9	34
5	MEM_ADD2	MEM_ADD2	PA.10	38
7	MEM_ADD3	MEM_ADD3	PA.11	39
9	MEM_ADD4	MEM_ADD4	PA.12	40
11	MEM_ADD5	MEM_ADD5	PA.13	41
13	MEM_ADD6	MEM_ADD6	PA.14	42
15	MEM_ADD7	MEM_ADD7	PA.15	43
17	MEM_ADD8	MEM_ADD8	PB.4	57
19	MEM_ADD9	MEM_ADD9	PB.5	58
21	MEM_ADD10	MEM_ADD10	PB.6	59
23	MEM_ADD11	MEM_ADD11	PB.7	60
25	MEM_ADD12	MEM_ADD12	PB.8	64
27	MEM_ADD13	MEM_ADD13	PB.9	65
29	MEM_ADD14	MEM_ADD14	PB.10	66
31	MEM_ADD15	MEM_ADD15	PB.11	67
33	MEM_ADD16	MEM_ADD16	PB.12	68
35	MEM_ADD17	MEM_ADD17	PB.13	69
37	MEM_ADD18	MEM_ADD18	PB.14	70
39	MEM_DAT0	MEM_DAT0	PB.15	71
41	MEM_DAT1	MEM_DAT1	PC.6	98
43	MEM_DAT2	MEM_DAT2	PC.7	99
45	MEM_DAT3	MEM_DAT3	PC.8	103
47	MEM_DAT4	MEM_DAT4	PC.9	104
49	MEM_DAT5	MEM_DAT5	PC.10	105
51	MEM_DAT6	MEM_DAT6	PC.11	106
53	MEM_DAT7	MEM_DAT7	PC.12	107
55	MEM_DAT8	MEM_DAT8	PC.13	108
57	MEM_DAT9	MEM_DAT9	PC.14	109
59	MEM_DAT10	MEM_DAT10	PC.15	110
61	MEM_DAT11	MEM_DAT11	PD.12	127
63	MEM_DAT12	MEM_DAT12	PD.13	126
65	MEM_DAT13	MEM_DAT13	PD.14	125
67	MEM_DAT14	MEM_DAT14	PD.15	124
69	MEM_DAT15	MEM_DAT15	PE.12	145
71	SRAM_WE	SRAM_WE	PE.13	146
73	SRAM_CE	SRAM_CE	PE.14	147
75	SRAM_OE	SRAM_OE	PE.15	148

Примечание: все четные выводы разъема (внутренняя часть ряда) подключены к GND

Инв. № подл.	Подп. и дата
Взам. Инв. №	Инв. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист
						12

Таблица 9 – Назначение выводов разъема XP7(подключение платы микроконтроллера) основной платы

Номер вывода	Обозначение на схеме (рисунок А1)	Обозначение на плате (рисунок А2)	Вывод GPIO	Номер вывода МК
1	UART_CTS3	UART_CTS3	PH.3	18
3	UART_RI3	UART_RI3	PH.6	21
5	UART_TXD3	UART_TXD3	PF.12	164
7	UART_DTR3	UART_DTR3	PH.7	22
9	UART_RTS3	UART_RTS3	PG.9	197
11	H0	H0	PH.0	12
13	XO_RTC	XO_RTC	-	5
15	XI_RTC	XI_RTC	-	4
17	NRESET	NRESET	-	9
19	CPE	CPE	-	11
21	EXRSTN	EXRSTN	-	10
23	PWM_B7	PWM_B7	PH.1	13
25	CLK_USB	CLK_USB	PA.0	23
27	SSP_RX0	SSP_RX0	PA.7	32
29	SSP_TX0	SSP_TX0	PA.1	24
31	SSP_CLK0	SSP_CLK0	PA.6	31
33	USB_DRVVBUS	USB_DRVVBUS	PE.7	137
35	USB_DAT_N	USB_DM	-	48
37	USB_DAT_P	USB_DP	-	49
39	USB_ID_O	USB_ID_O	-	50
41	JTAG_TRST	JTAG_TRST	PE.1	131
43	JTAG_TDI	JTAG_TDI	PB.0	53
45	JTAG_TMS	JTAG_TMS	PB.1	54
47	JTAG_TCK	JTAG_TCK	PB.2	55
49	JTAG_TDO	JTAG_TDO	PE.10	143
51	FLASH_OE	FLASH_OE	PE.15	148
53	MEM_CEn1	MEM_CEn1	PF.7	156
55	PWM_TZ2	EPWM_TZ2	PA.2	25
57	UART_TXD1	UART_TXD1	PA.3	26
59	UART_RXD1	UART_RXD1	PA.4	29
61	SSP_FSS0	SSP_FSS0	PA.5	30

Примечание: все четные выводы разъема (внутренняя часть ряда) подключены к GND

Ив. № подл.	Подп. и дата
Взам. Ив. №	Ив. № дубл.
Подп. и дата	Подп. и дата
Ив. № подл.	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист
						13

Таблица 10 – Назначение выводов разъема XP8(подключение платы микроконтроллера) основной платы

Номер вывода	Обозначение на схеме (рисунок A1)	Обозначение на плате (рисунок A2)	Вывод GPIO	Номер вывода МК
1	MEM_UBn	MEM_UBn	PF.9	158
3	MEM_LBn	MEM_LBn	PF.8	157
5	+1.8 В CPU	+1.8 В CPU	-	17, 37, 63, 102, 121, 140, 159, 198
7	+3.3 В CPU	+3.3 В CPU	-	15, 35, 61, 100, 123, 142, 161, 200
9	+1.8 В USB	+1.8 В USB	-	51
11	+3.3 В USB	+3.3 В USB	-	46
13	+5 В USB*	+5 В USB*	-	45
15	+1.8 В ADC1_A*	+1.8 В ADC1_A*	-	72,79,84,91
17	+3.3 В CMP	+3.3 В CMP	-	27
19	+3.3 В BAT_MES	+3.3 В BAT_MES	-	6
21	+3.3 В POR	+3.3 В POR	-	8
23	+1.8 В PLL	+1.8 В PLL	-	1,3
25	+3.3 В*	+3.3 В*	-	???
27	+1.8 В ADC0_A*	+1.8 В ADC0_A*	-	170,177,182,189
29	MII_CRS	MII_CRS	PD.0	111
31	MII_COL	MII_COL	PD.1	112
33	MII_TXD3	MII_TXD3	PC.3	95
35	MII_TXD2	MII_TXD2	PC.2	94
37	MII_TXD1	MII_TXD1	PC.1	93
39	MII_TXD0	MII_TXD0	PC.0	92
41	MII_TXEN	MII_TXEN	PC.4	96
43	MII_TXCLK	MII_TXCLK	PB.3	56
45	MII_TXER	MII_TXER	PC.5	97
47	MII_RXER	MII_RXER	PD.10	129
49	MII_RXCLK	MII_RXCLK	PD.4	115
51	MII_RXDV	MII_RXDV	PD.9	120
53	MII_RXD0	MII_RXD0	PD.5	116
55	MII_RXD1	MII_RXD1	PD.6	117
57	MII_RXD2	MII_RXD2	PD.7	118
59	MII_RXD3	MII_RXD3	PD.8	119
61	MII_MDC	MII_MDC	PD.2	113
63	MII_MDIO	MII_MDIO	PD.3	114
65	UART_RXD0	UART_RXD0	PE.0	130
67	UART_TXD0	UART_TXD0	PD.11	128
69	I2C_SCL0	SCL0	PF.5	154
71	I2C_SDA0	SDA0	PG.0	168
73	CMP_OUT1	CMP_OUT1	PF.1	150
75	CMP_OUT2	CMP_OUT2	PE.11	144
77	QEP_XI0	QEP_XI0	PE.6	136
79	QEP_B0	QEP_B0	PE.5	135
81	QEP_A0	QEP_A0	PE.4	134
83	PWM_TZ1	PWM_TZ1	PE.9	139
85	PWM_TZ0	PWM_TZ0	PE.8	138
87	PWMB3	PWMB3	PF.3	152
89	PWMB2	PWMB2	PF.4	153
Примечание: все четные выводы разъема (внутренняя часть ряда) подключены к GND				

Инд. № подл.	Подп. и дата
Взам. Инв. №	Инв. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист
						14

Таблица 12 – Назначение выводов разъема XP10 (CAN) основной платы

Номер вывода	Функциональное назначение вывода разъема
1	-
2	CANL1
3	GND
4	CANL2
5	GND
6	GND
7	CANH1
8	CANH2
9	GND
0	Корпус

Таблица 13 – Назначение выводов разъема XP11 (UART2) основной платы

Номер вывода	Функциональное назначение вывода разъема	Вывод GPIO
1	UART_DCD2	-
2	UART_RxD2	PF.11
3	UART_TxD2	PF.10
4	UART_DTR2	-
5	GND	-
6	UART_DSR2	-
7	UART_RTS2	-
8	UART_CTS2	-
9	UART_RI2	-
0	Корпус	-

Таблица 14 – Назначение выводов разъема XP12 (UART3) основной платы

Номер вывода	Функциональное назначение вывода разъема	Вывод GPIO
1	UART_DCD3	PH.4
2	UART_RxD3	PF.13
3	UART_TxD3	PF.12
4	UART_DTR3	PH.7
5	GND	-
6	UART_DSR3	PH.5
7	UART_RTS3	PG.9
8	UART_CTS3	PH.3
9	UART_RI3	PH.6
0	Корпус	-

Ивл. № подл.	Подп. и дата
Взам. Ивл. №	Ивл. № дубл.

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист
						16

Таблица 15 – Назначение выводов разъема XP17 основной платы

Номер вывода	Функциональное назначение (питание на основной плате)	Номер вывода	Функциональное назначение (вход питания платы микроконтроллера)
1	+1,8В	2	+1,8В CPU
3	+3,3В	4	+3,3В CPU
5	+1,8В	6	+1,8В USB
7	+3,3В	8	+3,3В USB
9	+5В USB	10	+5В USB*
11	+1,8В ADC1_A	12	+1,8В ADC1_A*
13	+3,3В	14	+3,3В CMP
15	+3,3В BAT	16	+3,3В BAT_MES
17	+3,3В	18	+3,3В POR
19	+1,8В	20	+1,8В PLL
21	+3,3В	22	+3,3В*
23	+1,8В ADC0_A	24	+1,8В ADC0_A*

Примечание: на разъеме установлены перемычки, попарно соединяющие нечетные и четные выводы (1-2,3-4 и т.д.). Для измерения тока протекающего по одной из линий питания достаточно снять перемычку и в разрыв цепи подключить измерительный прибор

Таблица 16 – Назначение выводов разъема XS1 (USB micro_AB) основной платы

Номер вывода	Функциональное назначение вывода разъема	Вывод микроконтроллера
1	VCC	+5В
2	DATA-	USB_DM
3	DATA+	USB_DP
4	ID	USB_ID (через перемычку XP2)
5	GND	GND
6	Корпус	GND

Таблица 17 – Назначение выводов разъема XS6 (LCD дисплей) основной платы

Номер вывода	Функциональное назначение вывода разъема	Вывод микроконтроллера	Вывод GPIO
1	VCC	+3.3В или +5В (выбор - переключателем SA3)	-
2	GND	GND	-
3	V0	Подключен к Vcc через R38	-
4	DB0	PWM_B0	PF.0
5	DB1	CMP_OUT1	PF.1
6	DB2	PWM_B1	PF.2
7	DB3	PWM_B3	PF.3
8	DB4	PWM_B2	PF.4
9	DB5	UART_TXD3	PF.12
10	DB6	UART_RXD3	PF.13
11	DB7	SSP_FSS0	PA.5

Изм.	Лист	N документа	Подпись	Дата
Изм.	Лист	N документа	Подпись	Дата

КФДЛ.441461.010РЭ

Лист

17

Окончание таблицы 17

12	E1	PWM_TZ2	PA.2
13	E2	UART_TXD1	PA.3
14	RES	UART_RXD1	PA.4
15	RW	CMP_OUT2	PE.11
16	A0	H0	PH.0
17	E	PWM_B7	PH.1
18	Vee	Подключен к V0 через R38	-
19	LEDA	VCC	-
20	LEDK	GND или XP5 (выбор осуществляется переключателем SA2)	-

Таблица 18 – Назначение выводов разъема XS7 (подключение внешней памяти) основной платы

Номер вывода	Функциональное назначение вывода разъема	Вывод микроконтроллера	Вывод GPIO
1	A15	MEM_ADD15	PB.11
2	A14	MEM_ADD14	PB.10
3	A13	MEM_ADD13	PB.9
4	A12	MEM_ADD12	PB.8
5	A11	MEM_ADD11	PB.7
6	A10	MEM_ADD10	PB.6
7	A9	MEM_ADD9	PB.5
8	A8	MEM_ADD8	PB.4
9	RAM_Ubn	MEM_UBn	PF.9
10	RAM_Lbn	MEM_LBn	PF.8
11	WE/RAM_Wen	SRAM_WE	PE.13
12	RAM_Oen1	SRAM_OE	PE.15
13	RAM_Cen1	MEM_CEn1	PF.7
14	-	-	
15	-	-	
16	A18	MEM_ADD18	PB.14
17	A17	MEM_ADD17	PB.13
18	A7	MEM_ADD7	PA.15
19	A6	MEM_ADD6	PA.14
20	A5	MEM_ADD5	PA.13
21	A4	MEM_ADD4	PA.12
22	A3	MEM_ADD3	PA.11
23	A2	MEM_ADD2	PA.10
24	A1	MEM_ADD1	PA.9

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010PЭ	Лист
						18

Таблица 19 – Назначение выводов разъема XS8 (подключение внешней памяти) основной платы

Номер вывода	Функциональное назначение вывода разъема	Вывод микроконтроллера	Вывод GPIO
1	A16	MEM_ADD15	PB.12
2	-	-	-
3	GND	GND	-
4	DQ15	MEM_DAT15	PE.12
5	DQ7	MEM_DAT7	PC.12
6	DQ14	MEM_DAT14	PD.15
7	DQ6	MEM_DAT6	PC.11
8	DQ13	MEM_DAT13	PD.14
9	DQ5	MEM_DAT5	PC.10
10	DQ12	MEM_DAT12	PD.13
11	DQ4	MEM_DAT4	PC.9
12	Vdd	+3.3B	-
13	DQ11	MEM_DAT11	PD.12
14	DQ3	MEM_DAT3	PC.8
15	DQ10	MEM_DAT10	PC.15
16	DQ2	MEM_DAT2	PC.7
17	DQ9	MEM_DAT9	PC.14
18	DQ1	MEM_DAT1	PC.6
19	DQ8	MEM_DAT8	PC.13
20	DQ0	MEM_DAT0	PB.15
21	OE/RAM_Oe0	SRAM_CE	PE.14
22	GND	GND	-
23	CE/RAM_Cen0	SRAM_CE	PF.6
24	A0	MEM_ADD0	PA.8

Таблица 20 – Назначение выводов разъема XS9 (RJ45 Ethernet) основной платы

Номер вывода	Функциональное назначение вывода разъема
1	TX+
2	TX-
3	RX+
4	-
5	-
6	RX-
7	-
8	-
9	Корпус

Разъемы расширения позволяют подключить макеты приложений к основной плате, а также подключать модули памяти другого объема. В поставляемое изделие могут вноситься незначительные изменения, не влияющие на качество продукции.

Подп. и дата
Инв. № дубл.
Взам. Инв. №
Подп. и дата
Инв. № подл.

					КФДЛ.441461.010РЭ	Лист
						19
Изм.	Лист	N документа	Подпись	Дата		

Таблица 21 – Назначение переключателей платы микроконтроллера

Обозначение на схеме электрической (рисунок А.3)	Обозначение на плате (рисунок А.4)	Функциональное назначение перемычек
SA2	SA2	Выбор источника внешней тактовой частоты (кварц 12МГц или внешний сигнал с XP3)

Таблица 22 – Назначение разъемов платы микроконтроллера

Обозначение на схеме электрической (рисунок А.3)	Обозначение на плате (рисунок А.4)	Функциональное назначение разъема
XP2	XP2	Выбор источника системной частоты МК (внешний сигнал или внутренний RC генератор), вывод СРЕ
XP3	XP3	Разъем подключения внешней частоты тактирования микроконтроллера
XP4	XP4	Активация входа в режим аварийного стирания внутренней Flash

Назначение выводов разъемов XS1, XS2, XS3, XS4 платы микроконтроллера совпадает с разъемами XP6, XP7, XP8, XP9 основной платы, также назначение выводов разъемов XP5, XP6 платы микроконтроллера – с разъемами XP8, XP9 основной платы.

Назначение выводов разъема XP1, XP2 платы внешнего ОЗУ/ПЗУ соответствует разъемам XS7, XS8 основной платы.

Переключатель SA1 платы внешнего ОЗУ/ПЗУ отключает питание ОЗУ на время программирования Flash памяти в колодке программатора, например ChipProg-48.

И Inv. № подл.	Подп. и дата
Взам. Inv. №	И Inv. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист
						20

Таблица 23 – Назначение выводов разъема XP7 платы микроконтроллера

Номер вывода	Обозначение на схеме	Вывод GPIO	Номер вывода МК
1	MEM_UBn	PF.9	158
2	MEM_LBn	PF.8	157
3	ADC6_N	-	74
5	ADC6_P	-	75
6	ADC7_N	-	76
7	ADC7_P	-	77
8	ADC8_N	-	80
9	ADC8_P	-	81
10	ADC9_N	-	82
11	ADC9_P	-	83
12	ADC10_N	-	86
13	ADC10_P	-	87
14	ADC11_N	-	88
16	ADC11_P	-	89
19	MII_CRS	PD.0	111
21	MII_COL	PD.1	112
23	MII_TXD3	PC.3	95
25	MII_TXD2	PC.2	94
27	MII_TXD1	PC.1	93
29	MII_TXD0	PC.0	92
31	MII_TXEN	PC.4	96
33	MII_TXCLK	PB.3	56
35	MII_TXER	PC.5	97
37	MII_RXER	PD.10	129
39	MII_RXCLK	PD.4	115
41	MII_RXDV	PD.9	120
43	MII_RXD0	PD.5	116
45	MII_RXD1	PD.6	117
47	MII_RXD2	PD.7	118
49	MII_RXD3	PD.8	119
51	MII_MDC	PD.2	113
53	MII_MDIO	PD.3	114
55	UART_RXD0	PE.0	130
57	UART_TXD0	PD.11	128
59	I2C_SCL0	PF.5	154
61	I2C_SDA0	PG.0	168
63	CMP_OUT1	PF.1	150
65	CMP_OUT2	PE.11	144
67	QEP_XI0	PE.6	136
69	QEP_B0	PE.5	135
71	QEP_A0	PE.4	134
73	PWM_TZ1	PE.9	139
75	PWM_TZ0	PE.8	138
77	PWMB3	PF.3	152
79	PWMB2	PF.4	153

Примечание: выводы разъема 4,15,17 и четные с 18 по 70 - подключены к GND

Инд. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист
						21

Таблица 24 – Назначение выводов разъема XP8 платы микроконтроллера

Номер вывода	Обозначение на схеме	Вывод GPIO	Номер вывода МК
1	PWM_B1	PF.2	151
3	PWM_B0	PF.0	149
5	QEP_A0	PE.4	134
7	PWM_TZ1	PE.9	139
9	PWM_TZ0	PE.8	138
11	PWMB3	PF.3	152
13	PWMB2	PF.4	153
16	ADC0_P	-	172
17	ADC0_N	-	173
18	ADC1_P	-	174
19	ADC1_N	-	175
20	ADC2_P	-	178
21	ADC2_N	-	179
22	ADC3_P	-	180
23	ADC3_N	-	181
24	ADC4_P	-	184
25	ADC4_N	-	185
26	ADC5_P	-	186
27	ADC5_N	-	187
29	UART_RXD2	PF.11	163
31	UART_TXD2	PF.10	162
33	CAN_RXD0	PE.2	132
35	CAN_TXD0	PG.7	195
37	CAN_TXD1	PF.14	166
39	CAN_RXD1	PF.15	167
41	CMP_OUT0	PG.1	169
43	G15	PG.15	206
45	QEPXII	PG.12	203
47	QEPB1	PG.11	202
49	QEPA1	PG.10	201
51	PWM_A4	PG.6	194
53	PWM_A3	PG.5	193
55	PWM_A2	PG.4	192
57	PWM_A1	PG.3	191
59	PWM_A0	PG.2	190
61	G13	PG.13	204
63	G14	PG.14	205
65	TIMER_IN1	PG.8	196
67	SYSCLK	PH.0	12
69	-	-	-
71	UART_DCD3	PH.4	19
73	UART_RXD3	PF.13	165
75	UART_DSR3	PH.5	20

Примечание: выводы разъема 2,4,6,8,10,14,15 и четные с 28 по 76 - подключены к GND

Инд. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист
						22

5 Комплект поставки

В комплект поставки устройства входят компоненты, приведенные в таблице 25.

Таблица 25 – Комплект поставки макетно-отладочной платы ИС К1921ВК01Т

Наименование	Кол-во, шт.
1	2
1 Основная плата	1
2 Плата с микроконтроллером К1921ВК01Т	1
3 Плата внешнего ОЗУ/ПЗУ	1
4 Кабель соединительный «0-модемный»	1
5 Источник питания БПС 7.5В (12 Вт)	1
6 Руководство по эксплуатации	1

6 Разработка прикладных программ

Для создания ПО рекомендуется использование программного продукта «CodeMaster++(ARM)».

Программный продукт «CodeMaster++(ARM)» – набор программно-аппаратных средств, предназначенный для разработки и отладки систем на базе микроконтроллеров К1921ВК01Т ОАО «НИИЭТ».

Программирование внутренней Flash памяти микроконтроллера осуществляется аппаратным отладчиком JEM-NT32, подключенным к разъему XP1 по интерфейсу JTAG/SWD.

Программирование микросхемы Flash, установленной на плате внешнего ОЗУ/ПЗУ возможно с помощью программатора ChipProg48 путем установки платы внешней памяти в колодку программатора и переключения SA1 в положение off для отключения питания микросхемы ОЗУ.

Инд. № подл.	Подп. и дата
Взам. Инв. №	Инв. № дубл.
Подп. и дата	Подп. и дата

					КФДЛ.441461.010РЭ	Лист
						23
Изм.	Лист	N документа	Подпись	Дата		

7 Указания по эксплуатации

7.1 Все подключения к контактам разъемов портов ввода-вывода, монтаж и подключение элементов на макетном поле осуществлять только при отключенном напряжении питания контроллера.

7.2 Подключение RS232-интерфейса между PC-совместимым компьютером и контроллером осуществлять только при отключенном напряжении питания контроллера, так как между общим проводом компьютера и общим проводом источника питания может быть высокое напряжение. Наличие высокого напряжения может привести к отказу выходных портов RS232-интерфейса компьютера или контроллера.

Подключение RS232-интерфейсов:

- COM1 (XP13) – подключены только сигналы RxD (PF.11) и TxD (PF.10) модуля UART2,
- COM2 (XP14) – помимо сигналов RxD (PF.11) и TxD (PF.10) модуля UART3 подключены сигналы управления модемом: DCD (PH.4), DTR (PH.7), DSR(PH.5), RTS (PG.9), CTS(PH.3), RI (PH.6)

7.3 При подключении источника питания БПС 9-1,0 к электрической сети и при работе с устройством соблюдать требования техники безопасности.

7.4 При работе макетно-отладочной платы с источником питания БПС 9-1,0 суммарный ток потребления внешних устройств, подключаемых к GPIO микроконтроллера, не должен превышать 200 мА, а также подключенные устройства USB к разъему XS1 (режим работы USB-HOST) не должны превышать ток потребления 200мА.

7.5 При превышении тока потребления макетно-отладочной платы свыше 1А происходит оплавление предохранителя FU1. После устранения причины превышения тока потребления необходима его замена.

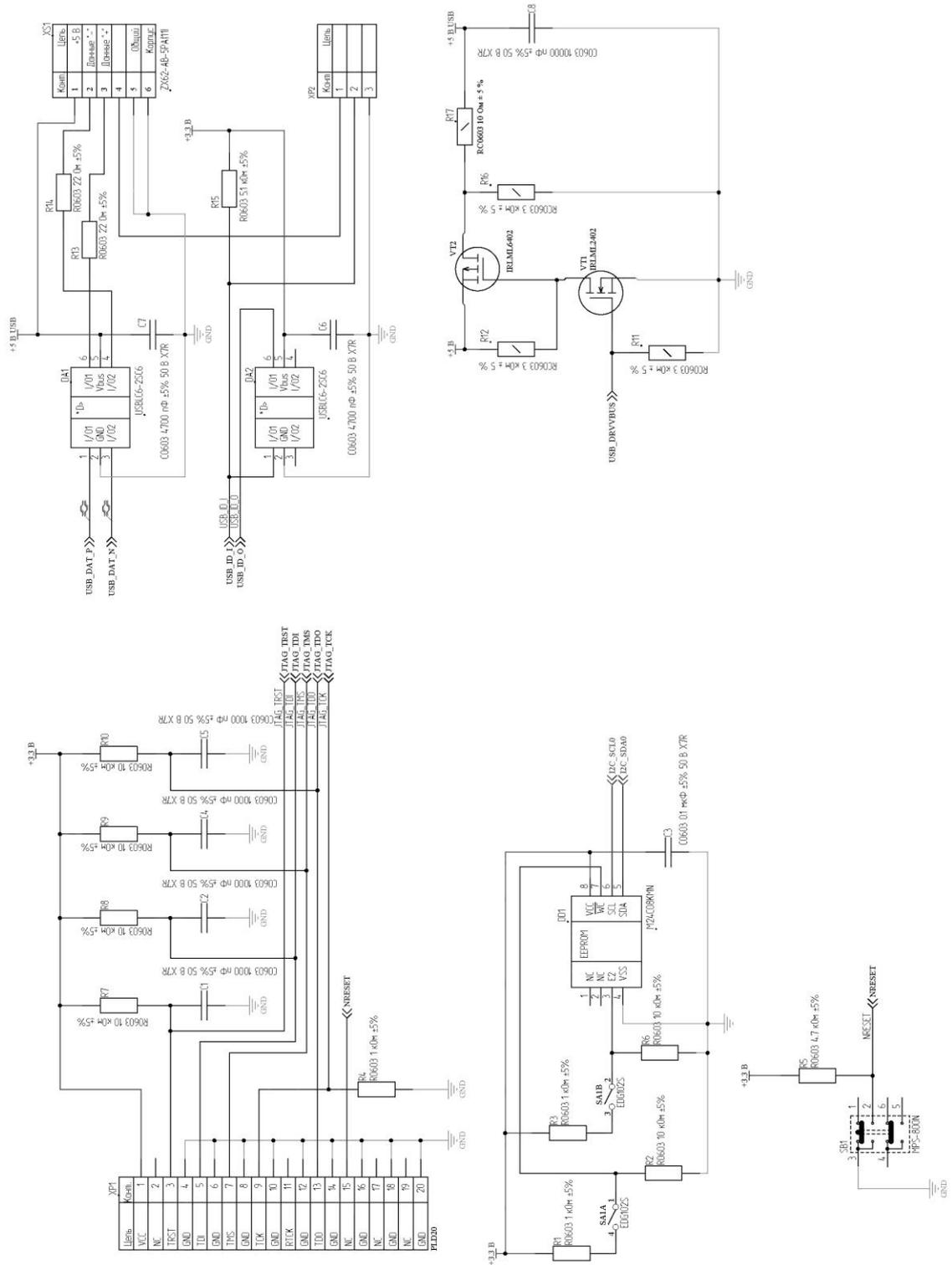
7.6 После выключения макетно-отладочной платы необходимо отключить источник питания от сети.

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата	КФДЛ.441461.010РЭ	Лист
						24
Изм.	Лист	N документа	Подпись	Дата		

Приложение А

(обязательное)

Схемы электрические и расположение элементов на печатных платах



Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата

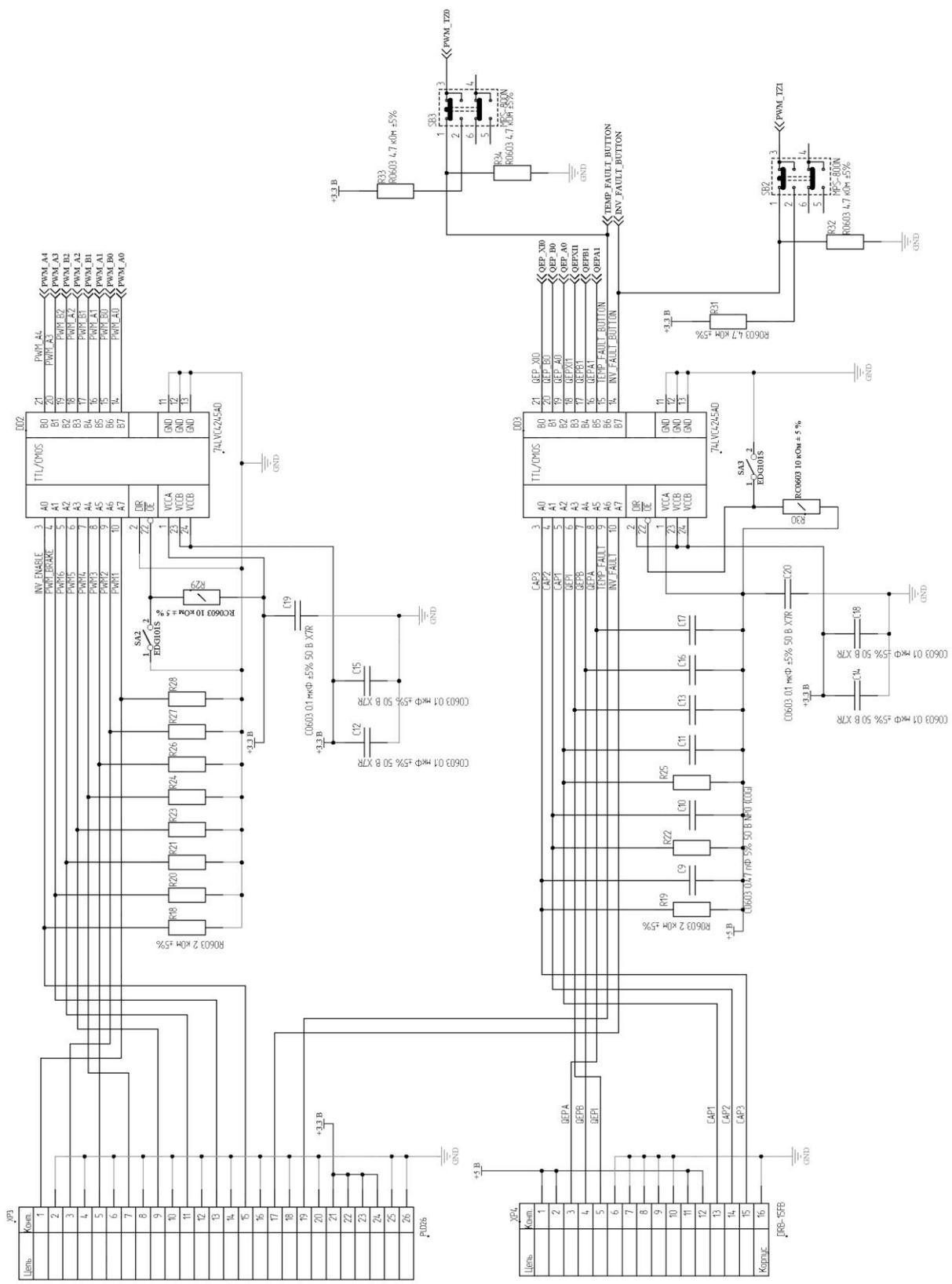
Изм.	Лист	N документа	Подпись	Дата

КФДЛ.441461.010РЭ

Рисунок А.1, лист 1 – Схема электрическая основной платы

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата

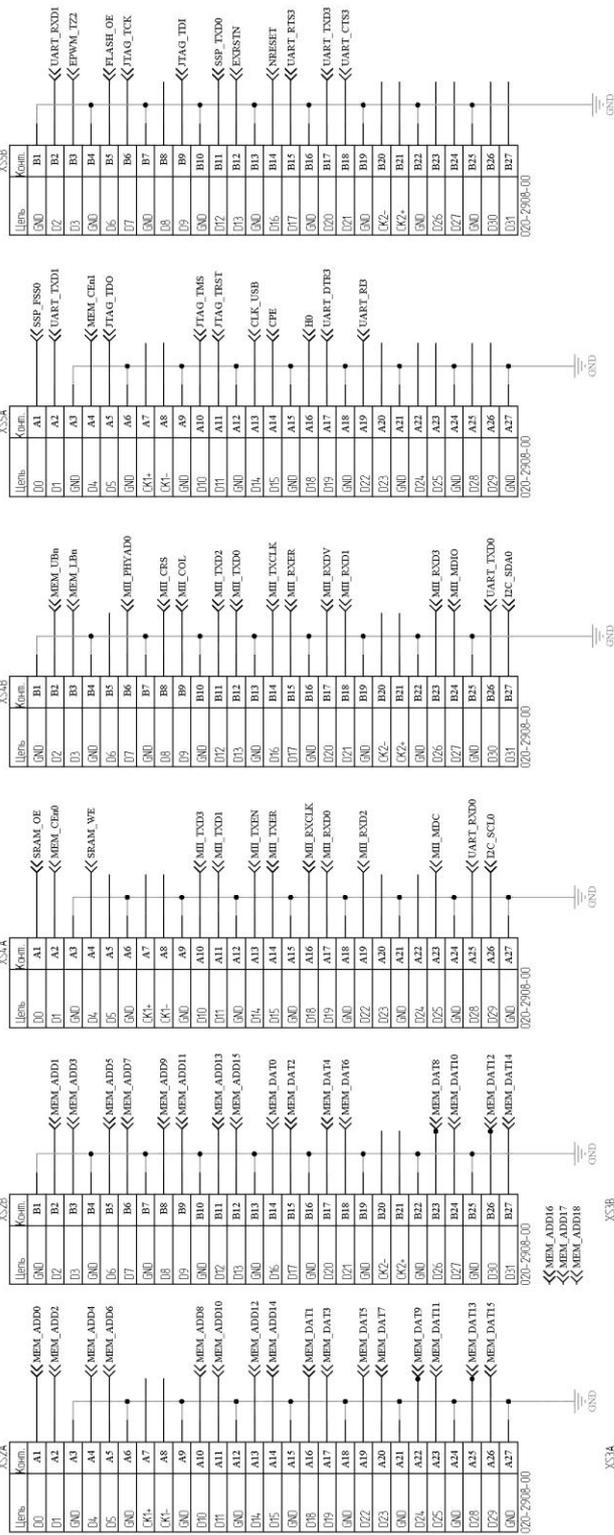


КФДЛ.441461.010РЭ

Рисунки А.1. лист 2 – Схема электрическая основной платы

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата



КФДЛ.441461.010РЭ

Рисунок А.1, лист 3 – Схема электрическая основной платы

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата

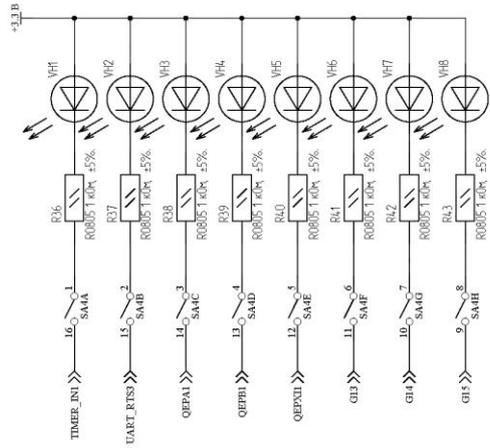
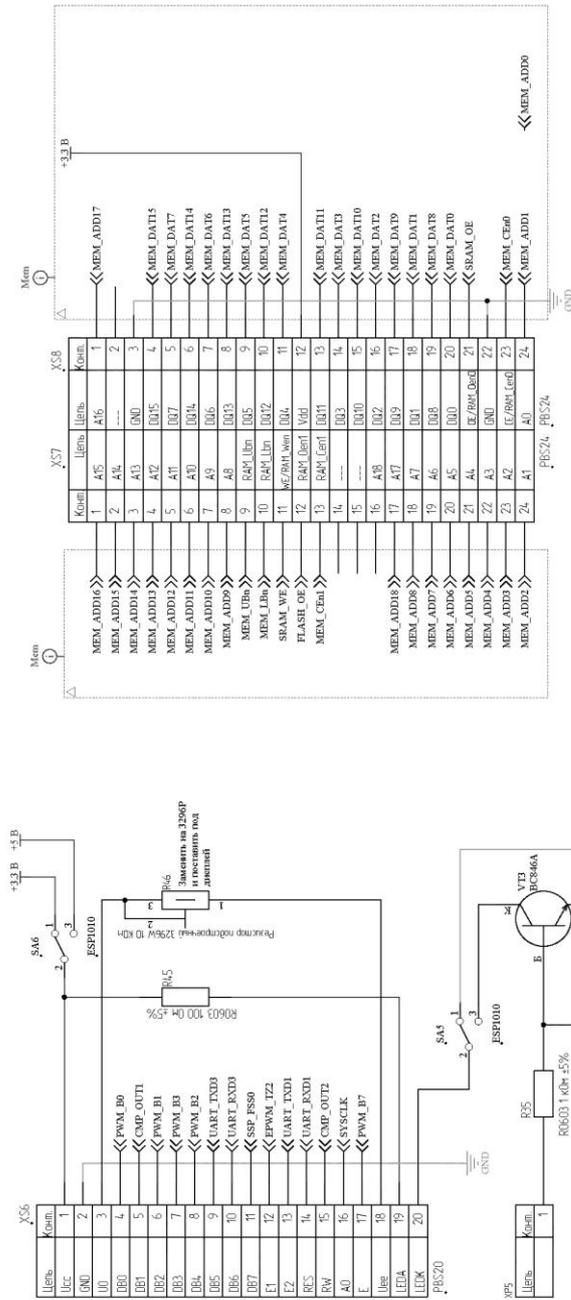
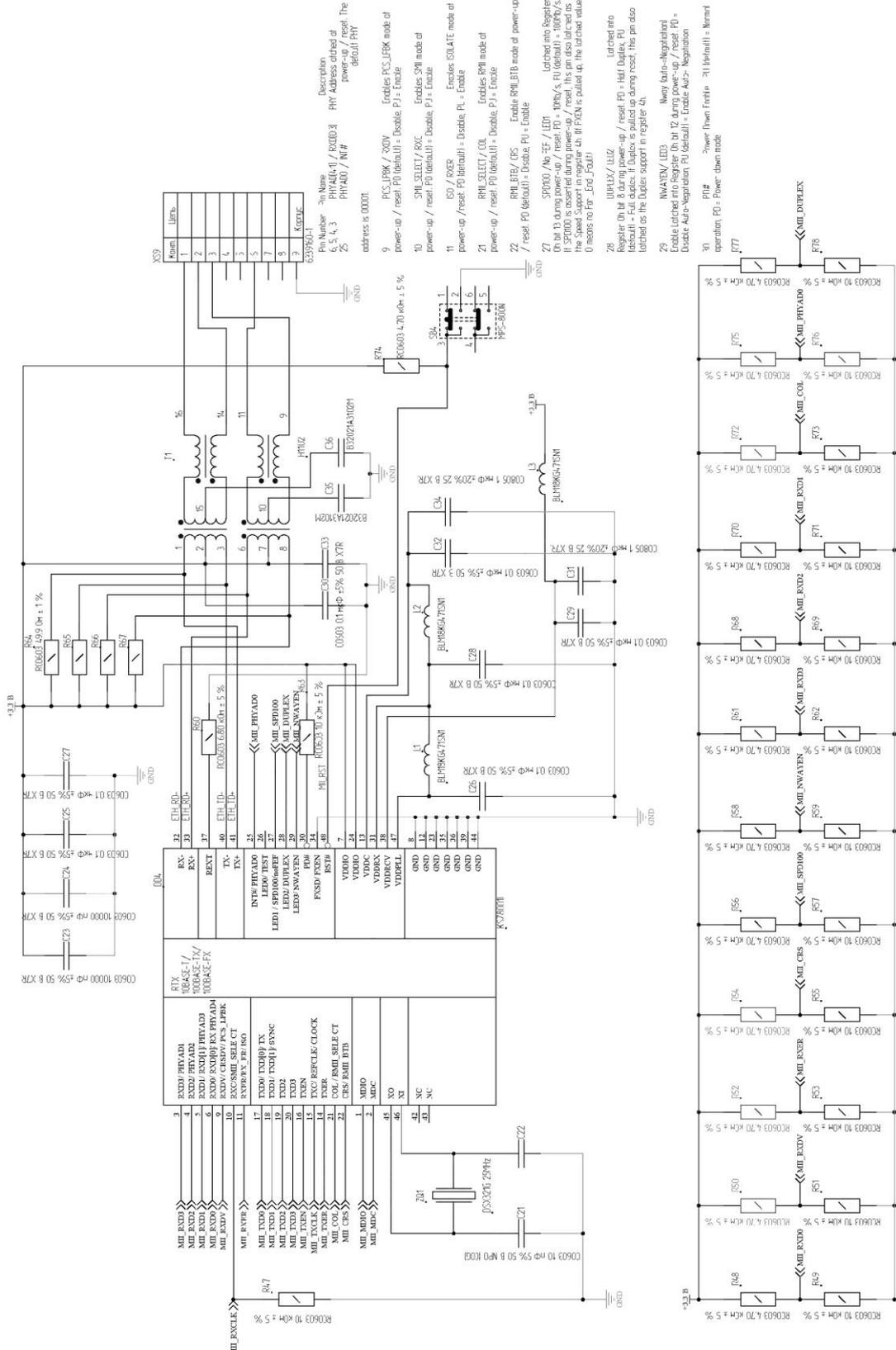


Рисунок А.1, лист 4 – Схема электрическая основной платы

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист 28

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата



1. В конфигурации по умолчанию не устанавливаются R46, R48, R50, R68.

КФДЛ.441461.010РЭ

Рисунок А.1, лист 6 – Схема электрическая основной платы

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата

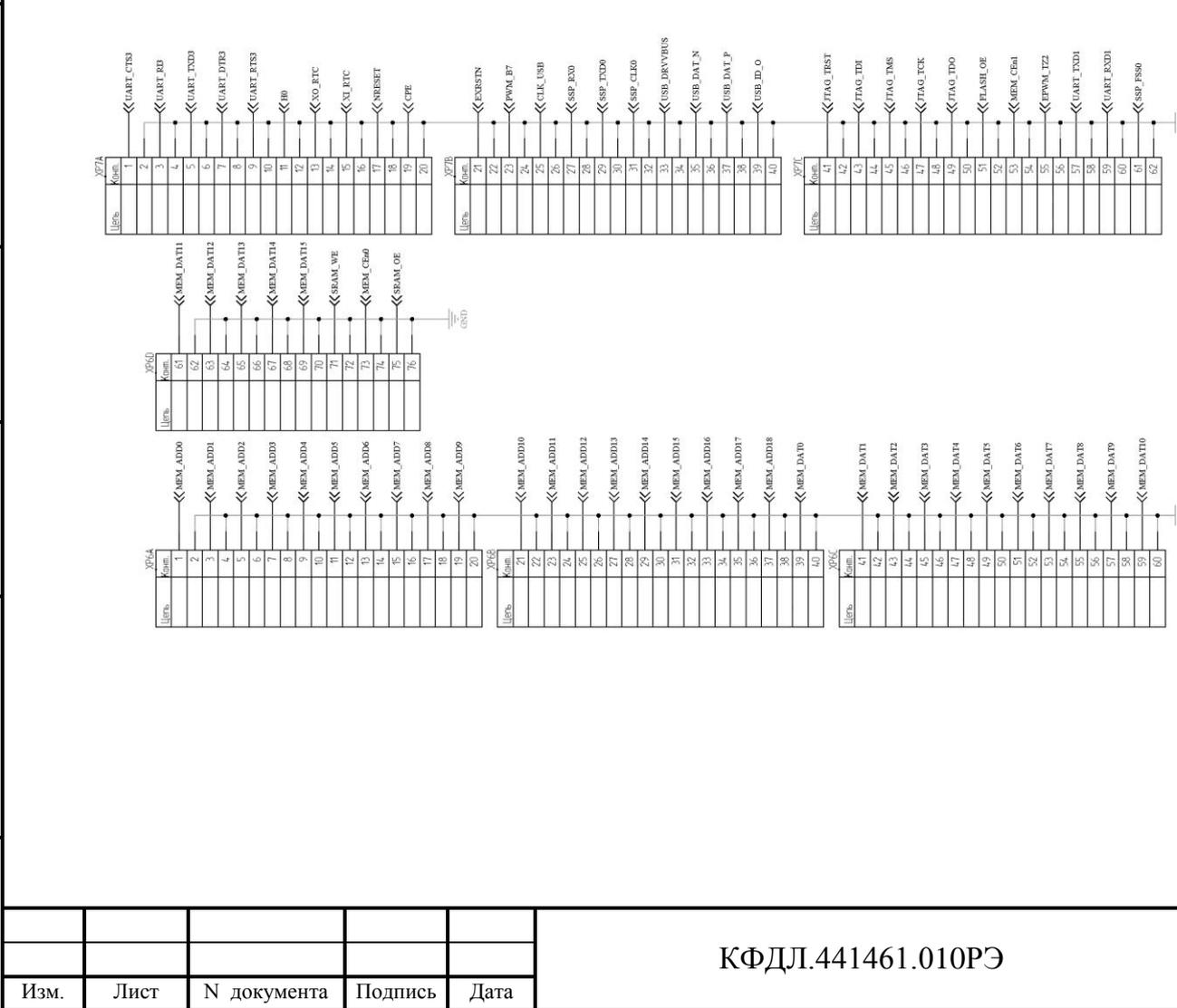


Рисунок А.1, лист 7 – Схема электрическая основной платы

Изм.	Лист	N документа	Подпись	Дата

КФДЛ.441461.010РЭ

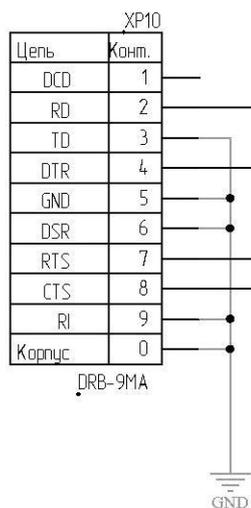
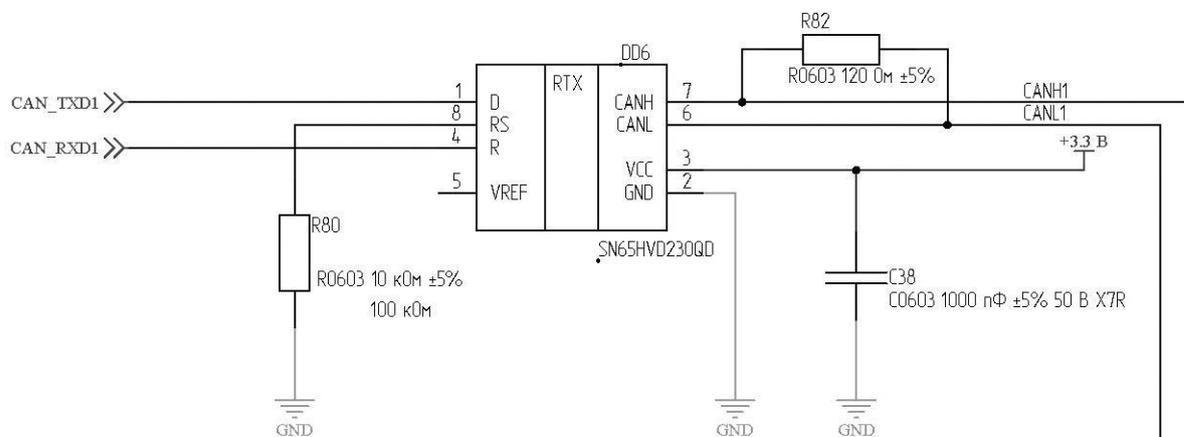
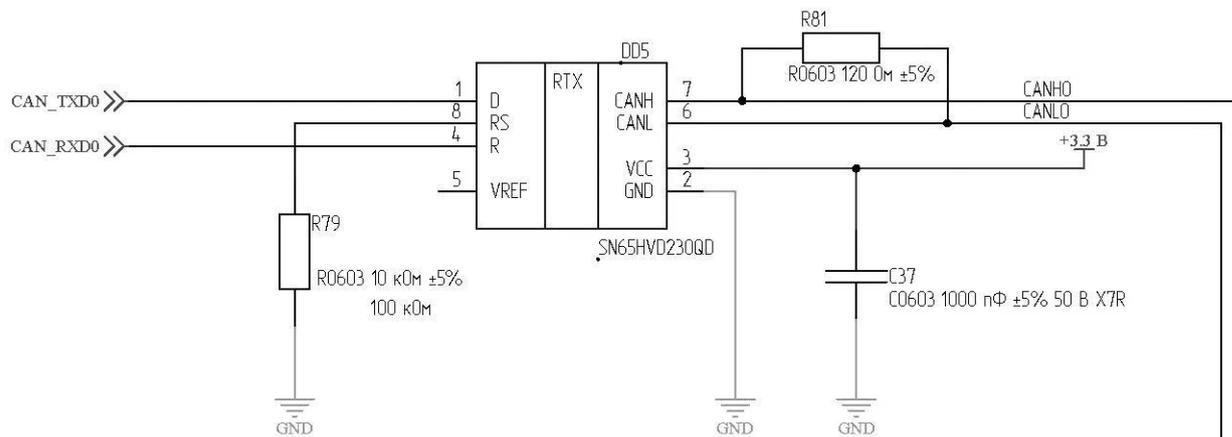


Рисунок А.1, лист 8 – Схема электрическая основной платы

Инв. № подл.	Подп. и дата
Взам. Инв. №	Инв. № дубл.
Подп. и дата	

Изм.	Лист	N документа	Подпись	Дата

КФДЛ.441461.010РЭ

Лист
31

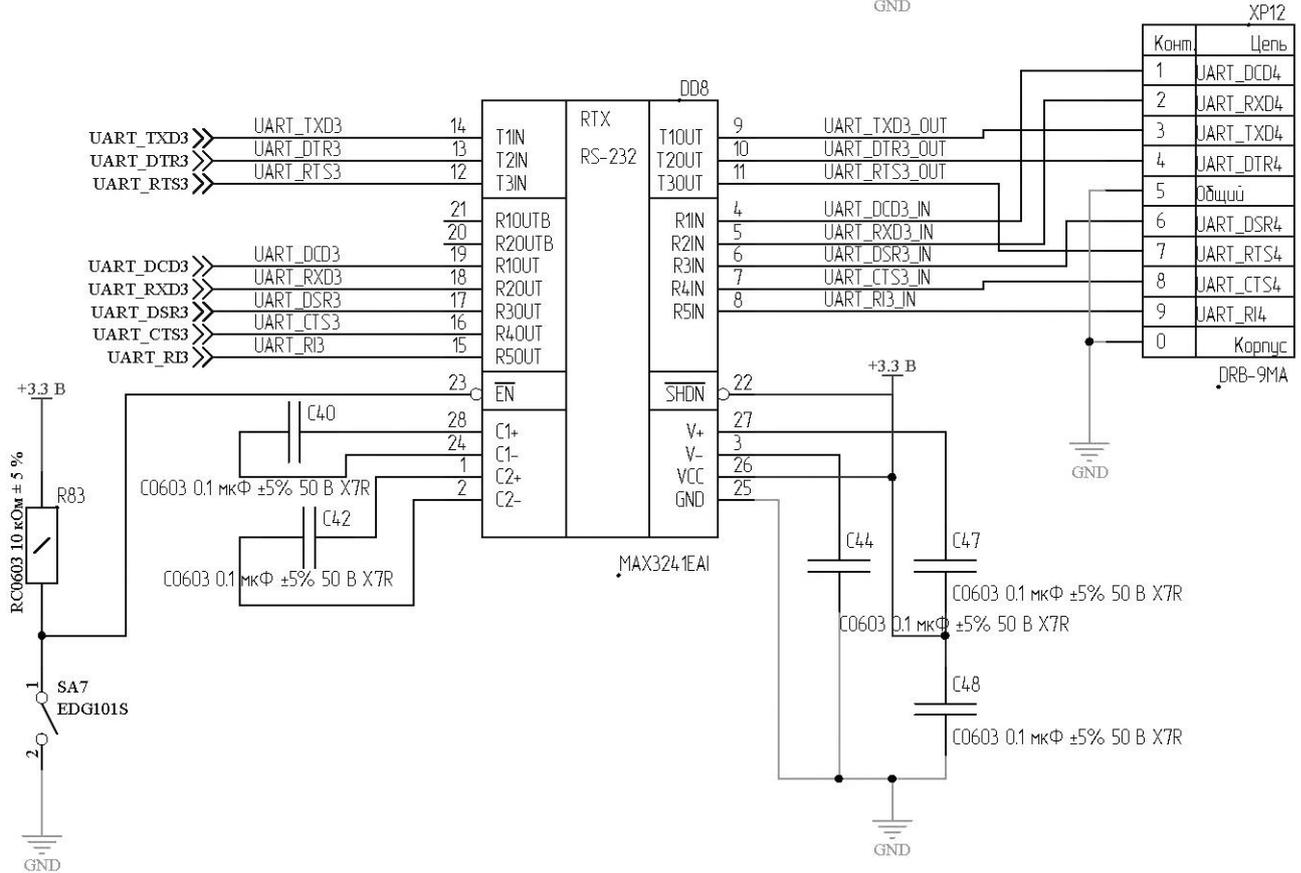
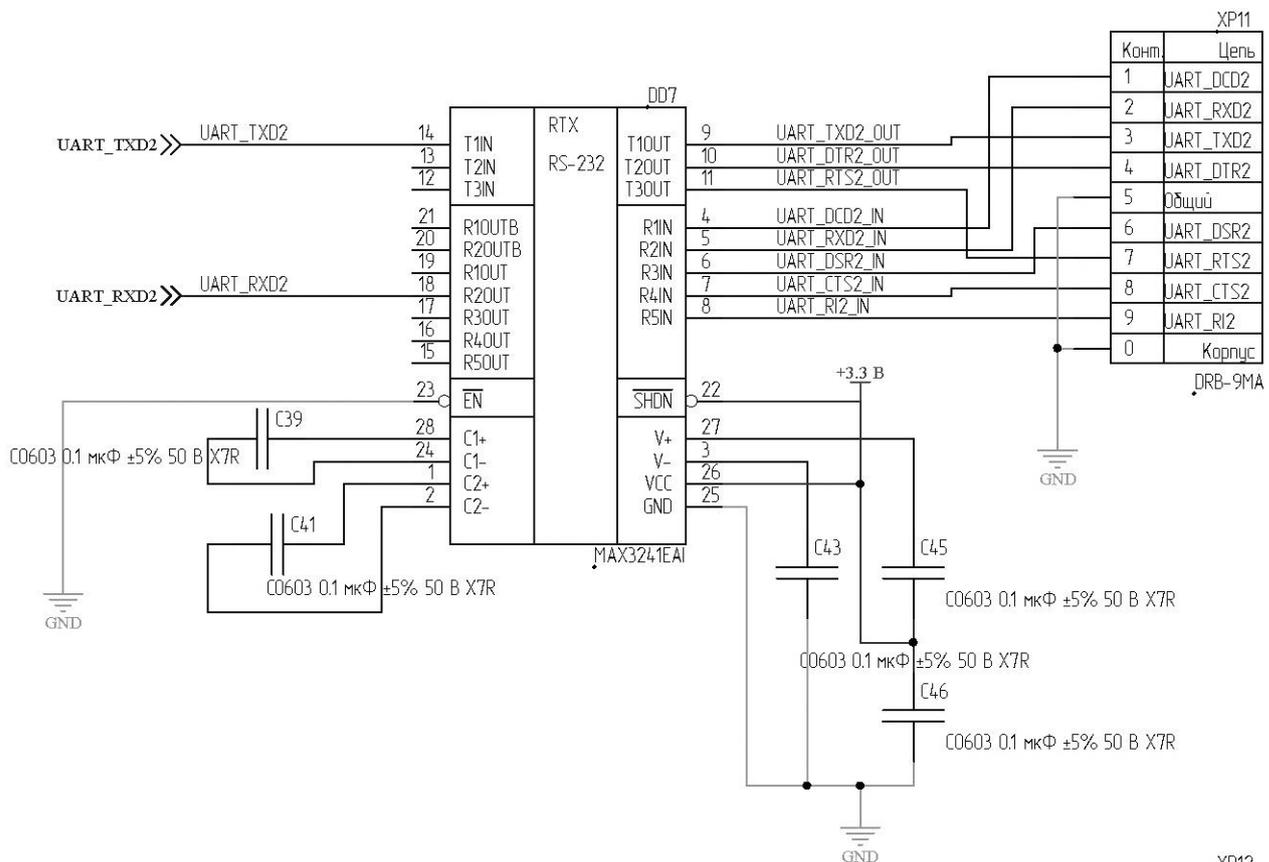


Рисунок А.1, лист 9 – Схема электрическая основной платы

Инв. № подл.	Подп. и дата
Взам. Инв. №	Инв. № дубл.
Подп. и дата	

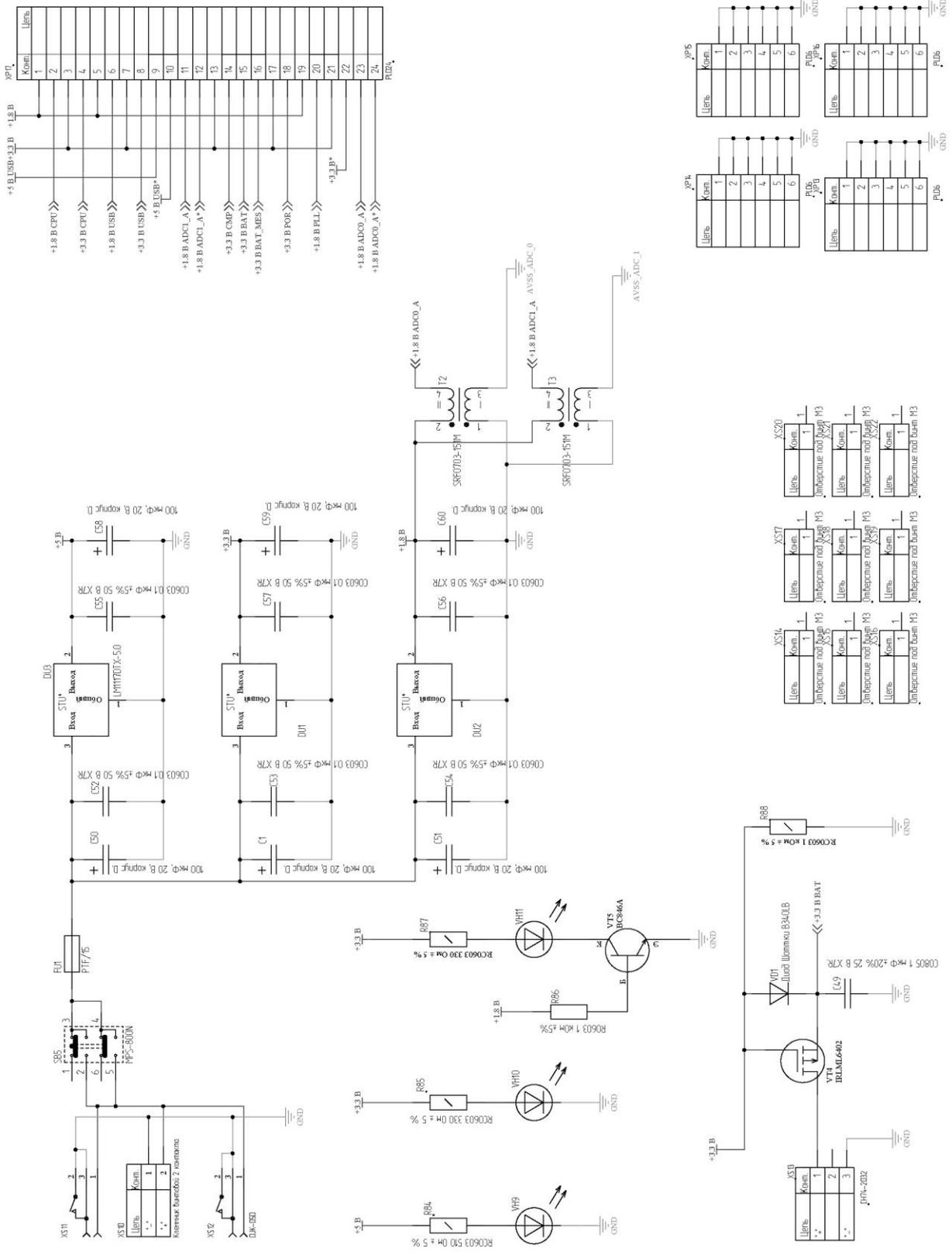
Изм.	Лист	N документа	Подпись	Дата
------	------	-------------	---------	------

КФДЛ.441461.010РЭ

Лист
32

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата



КФДЛ.441461.010РЭ

Рисунок А.1, лист 10 – Схема электрическая основной платы

Инв. № подл.	Подп. и дата
Взам. Инв. №	Инв. № дубл.
Подп. и дата	Подп. и дата

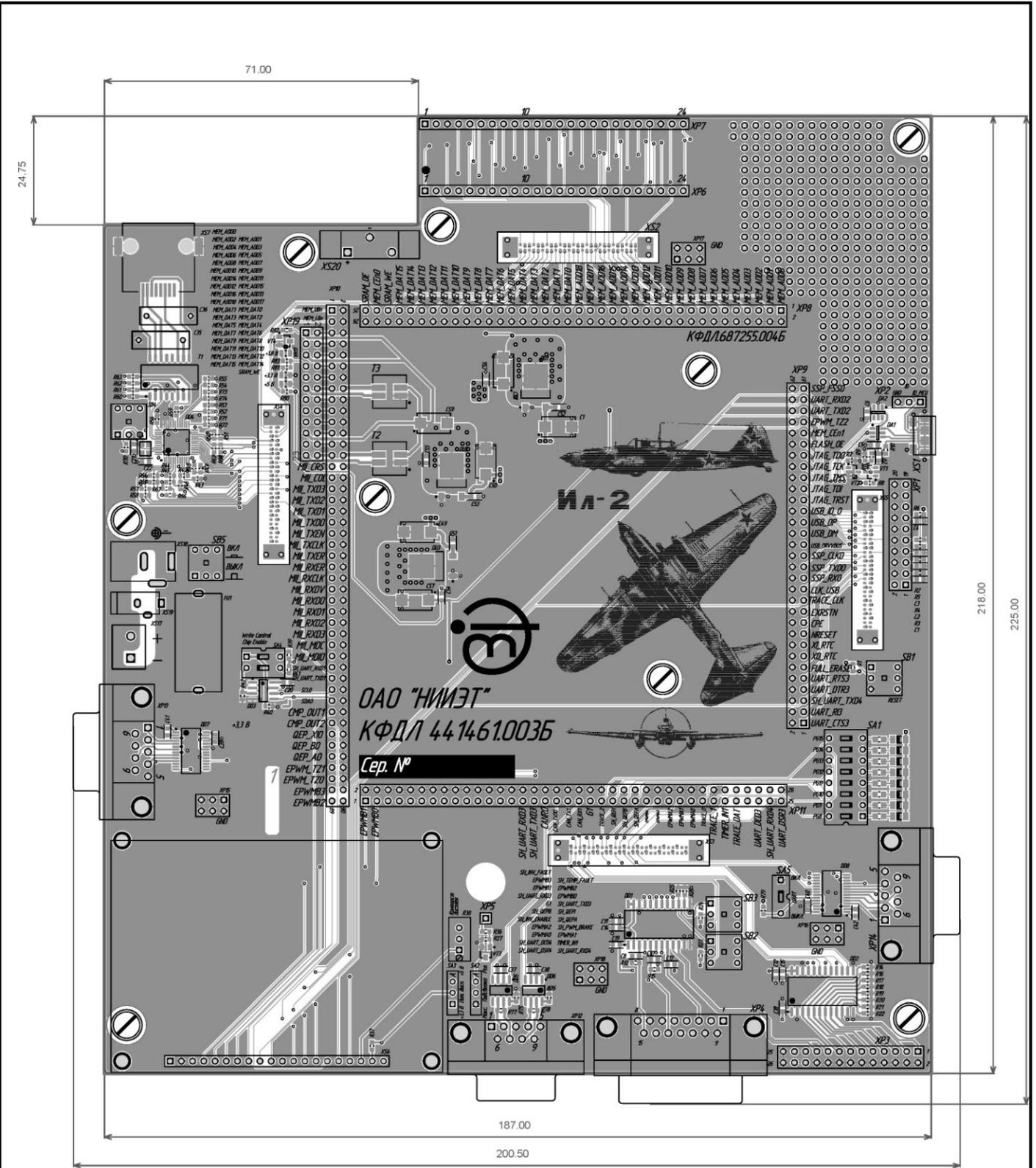


Рисунок А.2, лист 1 – Расположение элементов на основной плате

Инв. № подл.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист 34
Изм.	Лист	N документа	Подпись	Дата		

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата

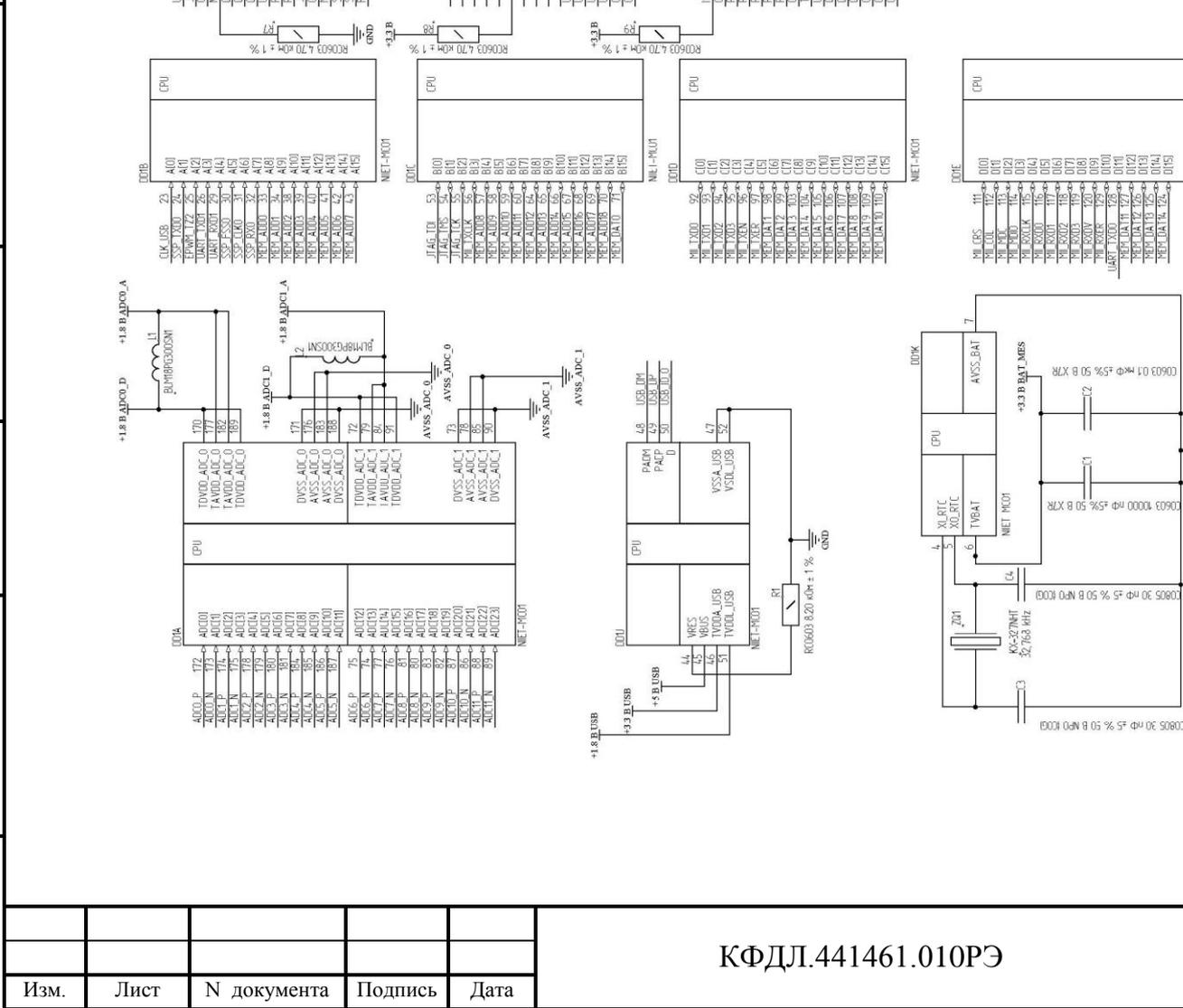


Рисунок А.3, лист 1 – Схема электрическая платы микроконтроллера

КФДЛ.441461.010РЭ

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата
Изм.	Лист	N документа	Подпись	Дата

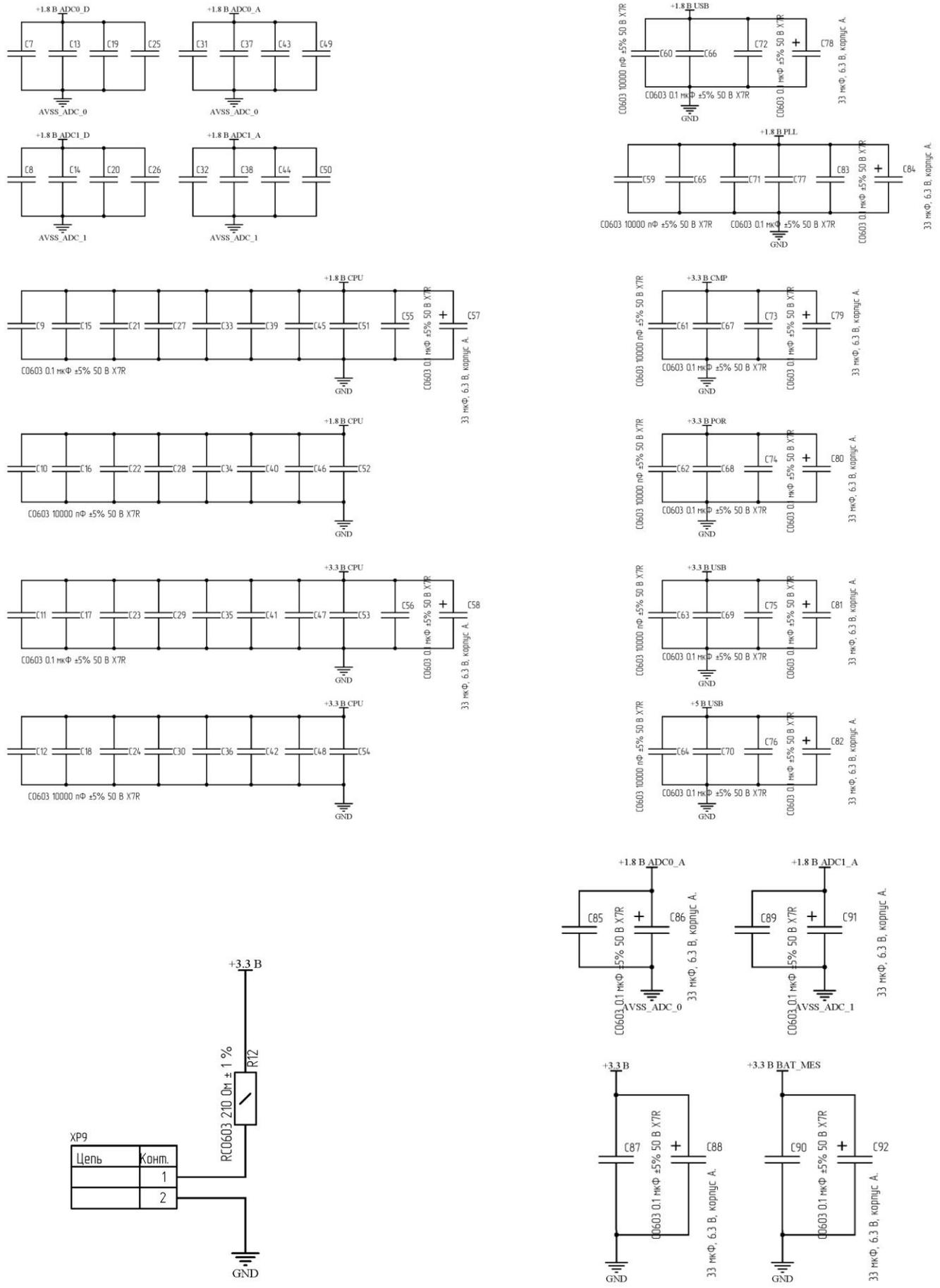


Рисунок А.3, лист 2 – Схема электрическая платы микроконтроллера

КФДЛ.441461.010РЭ

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата

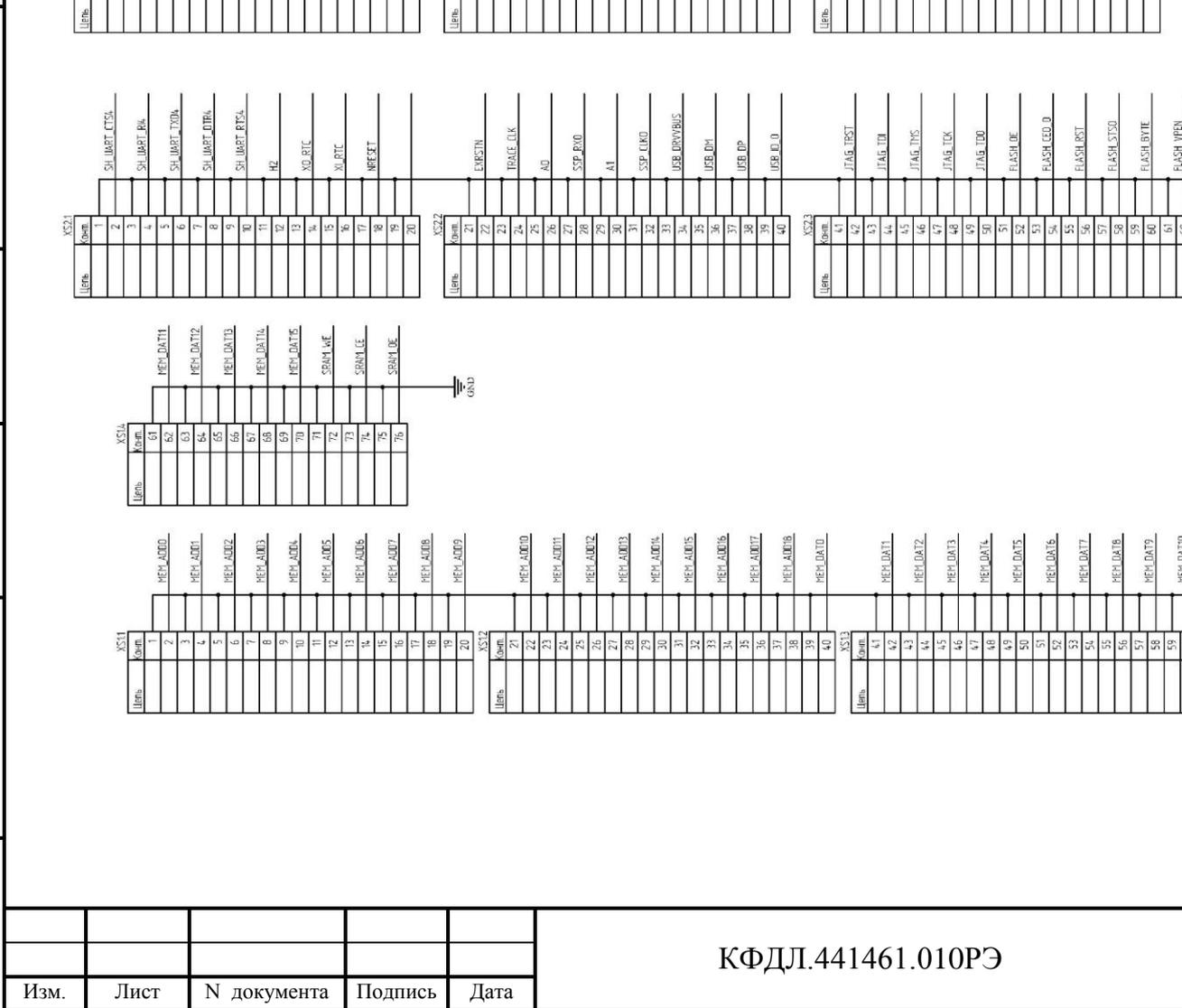


Рисунок А.3, лист 3 – Схема электрическая платы микроконтроллера

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата

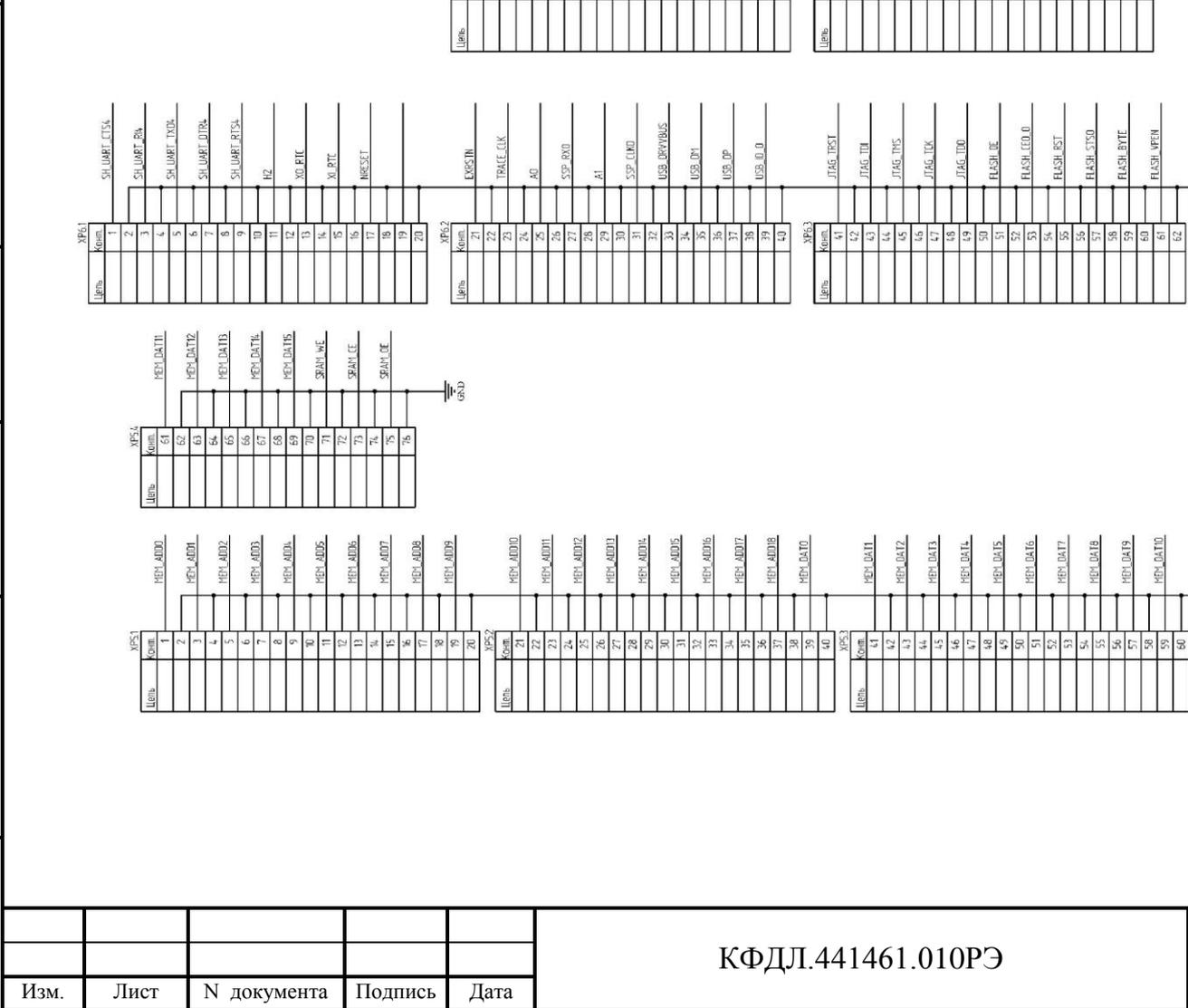


Рисунок А.3, лист 4 – Схема электрическая платы микроконтроллера

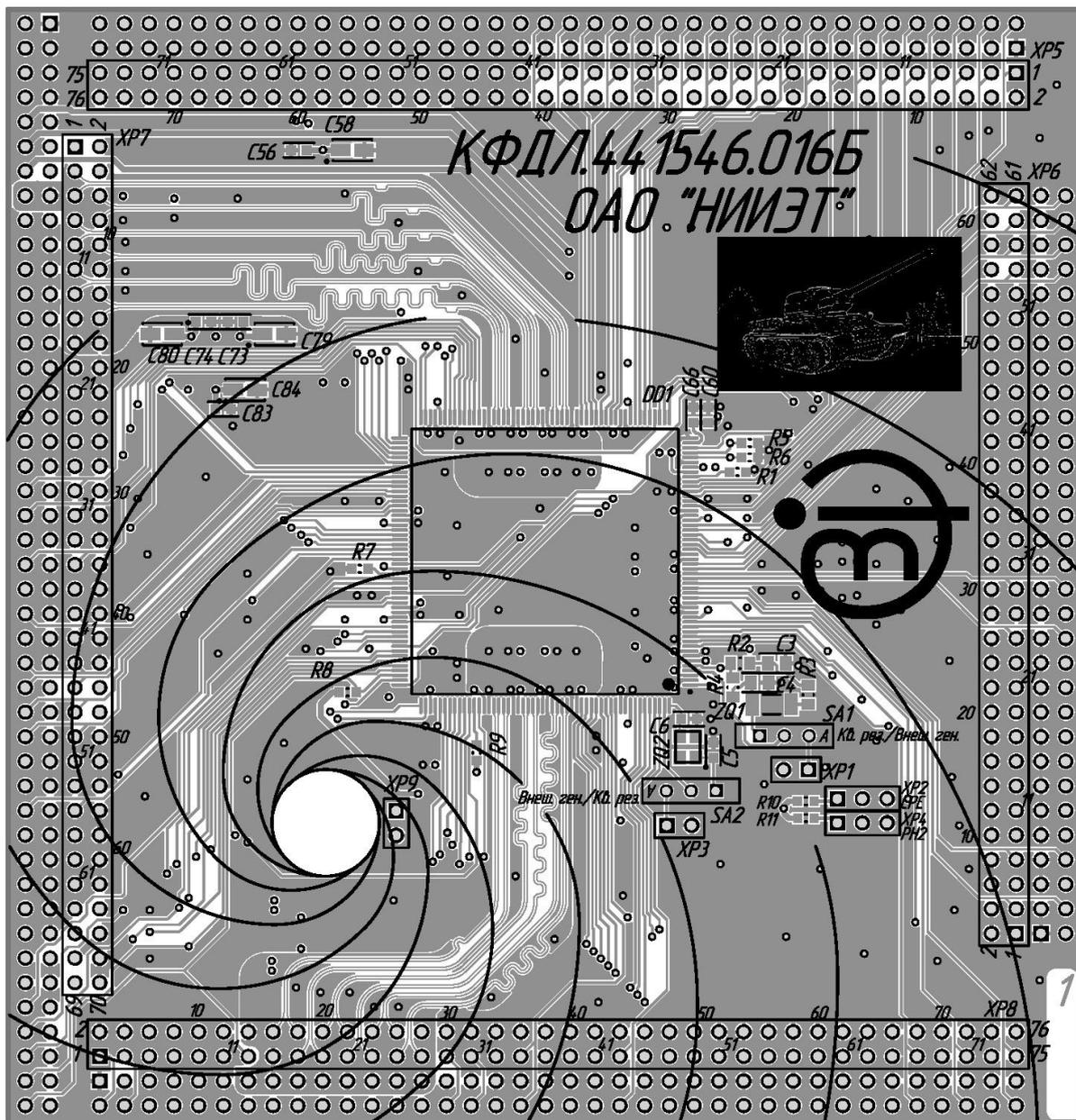


Рисунок А.4, лист 1 – Расположение элементов на плате микроконтроллера

Инв. № подл.	Подп. и дата
Взам. Инв. №	Инв. № дубл.
Подп. и дата	

Изм.	Лист	N документа	Подпись	Дата

КФДЛ.441461.010РЭ

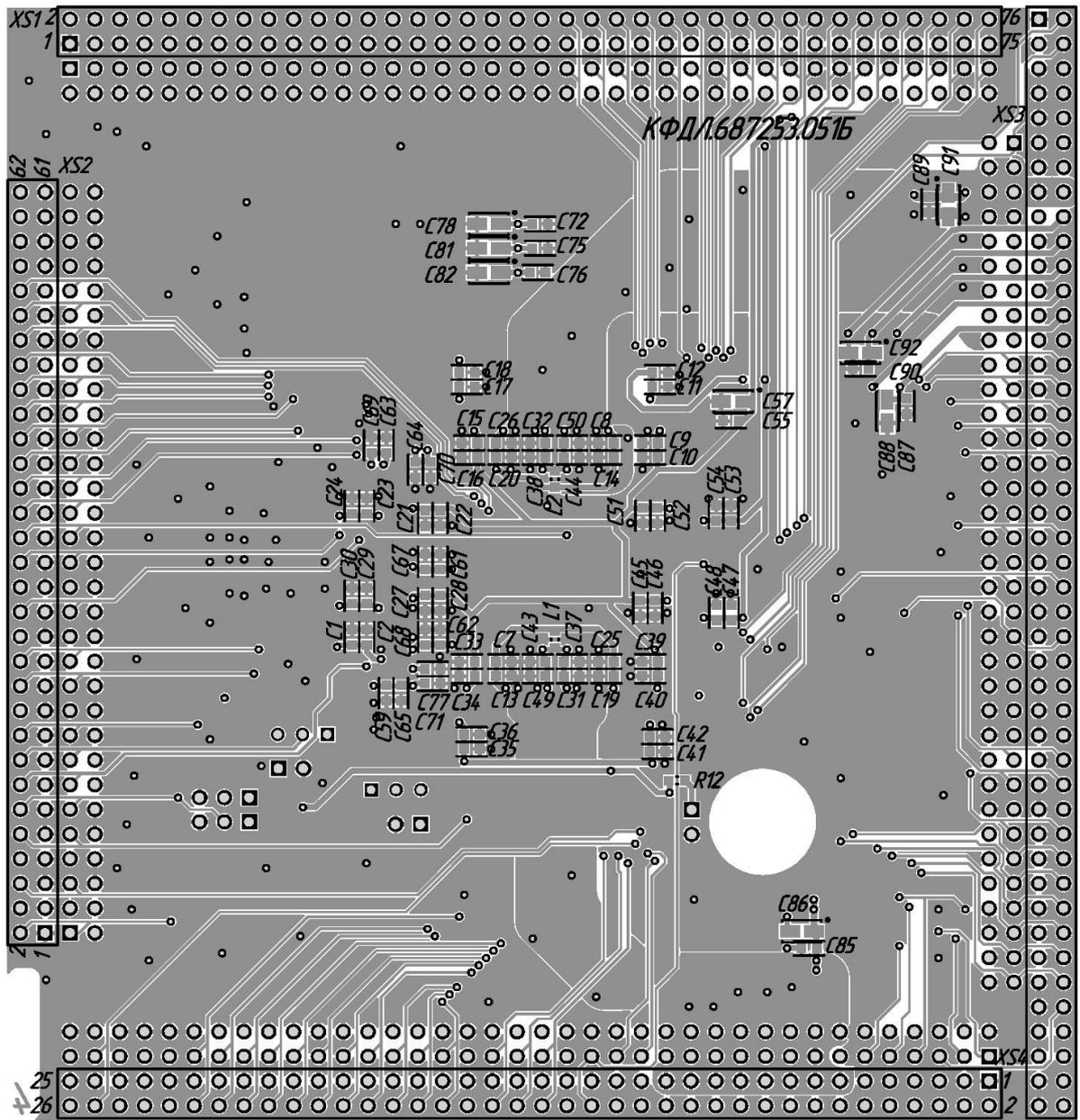


Рисунок А.4, лист 2 – Расположение элементов на плате микроконтроллера

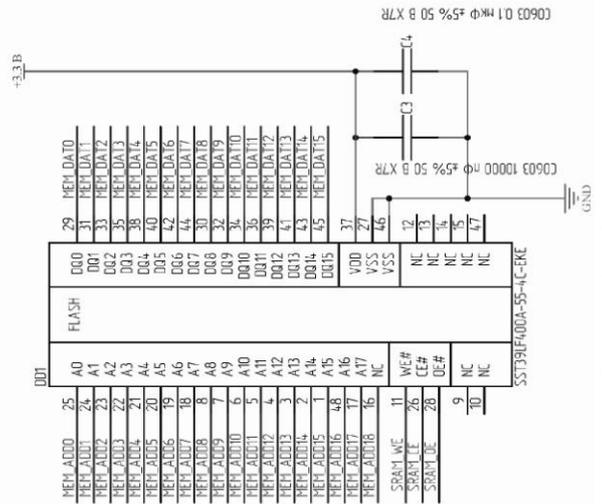
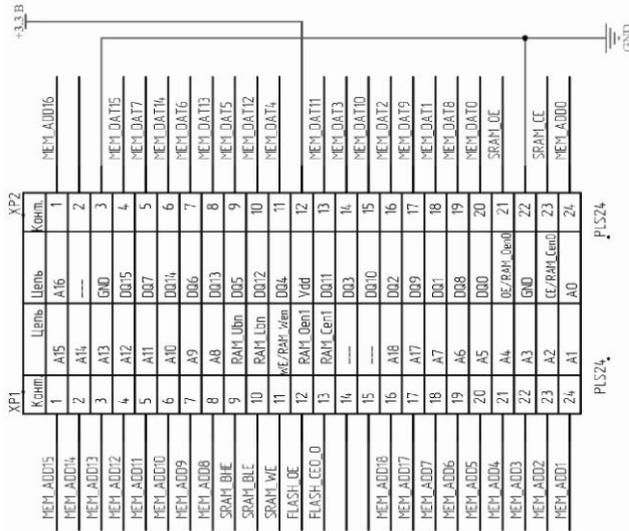
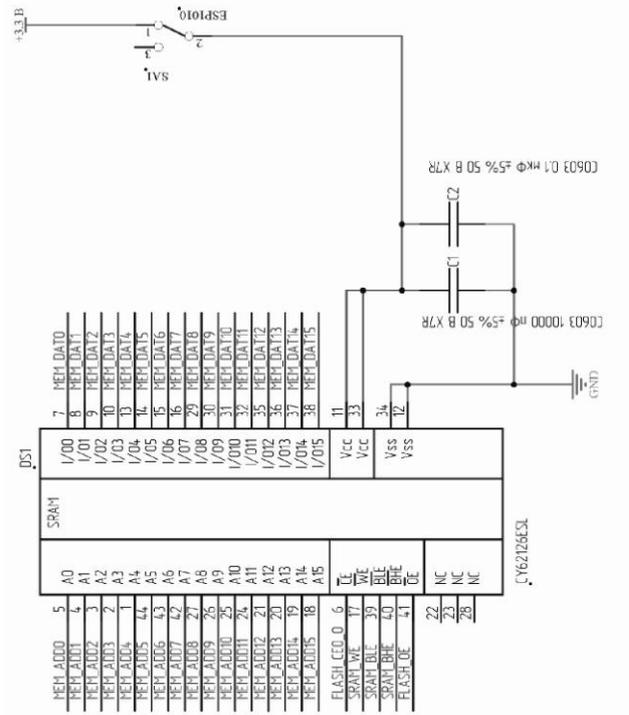
Инв. № подл.	Подп. и дата
Взам. Инв. №	Инв. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата

КФДЛ.441461.010РЭ

Лист
40

Инв. № подл.	Подп. и дата	Взам. Инв. №	Инв. № дубл.	Подп. и дата
Изм.	Лист	N документа	Подпись	Дата



КФДЛ.441461.010РЭ

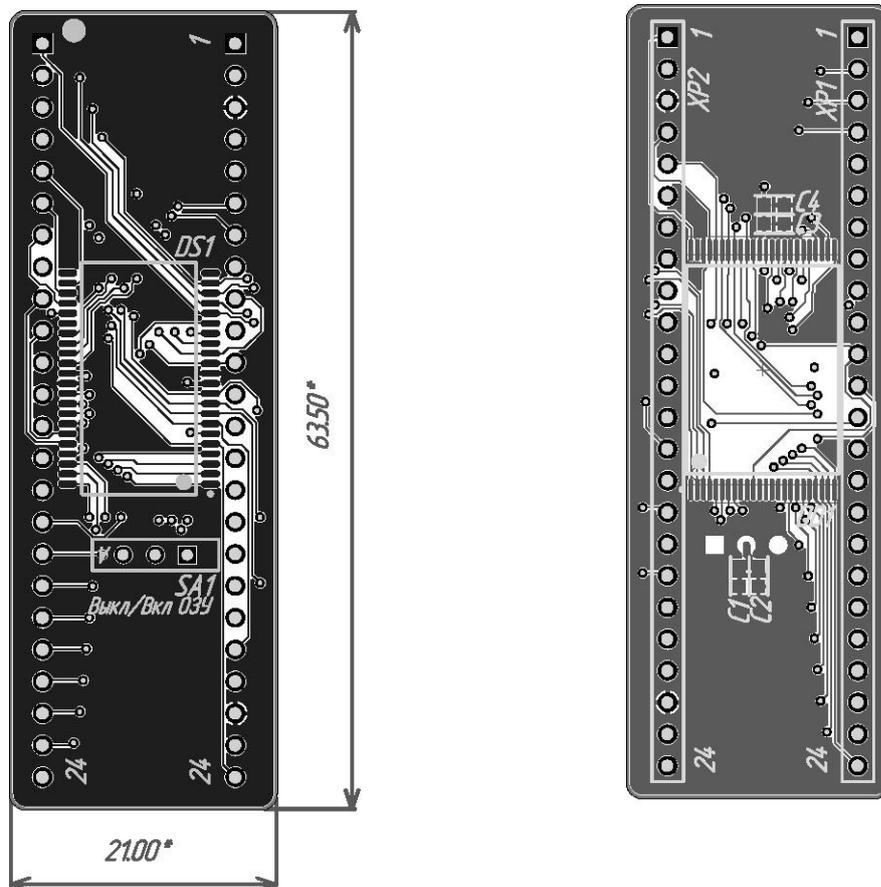


Рисунок А.6, лист 1 – Расположение элементов на плате внешнего ОЗУ/ПЗУ

Инв. № подл.	Подп. и дата
Взам. Инв. №	Инв. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	N документа	Подпись	Дата

КФДЛ.441461.010РЭ

Лист
42

Лист регистрации изменений

Изм.	Номера листов (страниц)				Всего листов (страниц) в докум.	№ документа	Подпись	Дата
	изменённых	заменённых	новых	аннулированных				

Изм.	Лист	N документа	Подпись	Дата

Изм.	Лист	N документа	Подпись	Дата	КФДЛ.441461.010РЭ	Лист
						43