

МИКРОСХЕМЫ ИНТЕГРАЛЬНЫЕ
1396ЕУ065, 1396ЕУ064, 1396ЕУ06Н4
Руководство пользователя

Содержание

1 Введение.....	3
2 Назначение.....	4
2.1 Основные характеристики микросхем.....	5
2.2 Конструктивные характеристики микросхем.....	5
2.3 Электрические характеристики микросхем.....	12
3 Описание работы микросхем.....	15
3.1 Установка адаптивной задержки на выводе ADS.....	15
3.2 Датчик тока.....	16
3.3 Конденсатор осциллятора/генератора.....	17
3.4 Задержка на выходах OUTA и OUTB, OUTC и OUTD.....	17
3.5 Программируемая задержка между комплементарными выходами и установка адаптивной задержки.....	23
DELAB, DELCD.....	18
3.6 Усилитель ошибки.....	19
3.7 Выходной драйвер MOS.....	19
3.8 Земля выходных каскадов PGND.....	20
3.9 Инвертирующий вход ШИМ компаратора.....	20
3.10 Источник опорного напряжения.....	20
3.11 Резистор осциллятора/генератора.....	21
3.12 Плавный запуск/выключение.....	21
3.13 Синхронизация генератора.....	22
3.14 Программирование задержек между противофазными выходами и установка адаптивной задержки.....	23
3.15 Временная диаграмма работы микросхем.....	26
4 Указания по применению и эксплуатации.....	26
5 Типовая схема включения.....	26

1 Введение

Ключевыми элементами вторичных источников питания (ВИП) являются микросхемы ШИМ-контроллеров. Основная функция микросхем ШИМ-контроллеров – это управление силовыми транзисторами и поддержание выходного напряжения на заданном уровне с использованием сигналов обратной связи.

Каждая из микросхем 1396EУ065, 1396EУ064, 1396EУ06Н4 представляет собой ШИМ-контроллер с фазовым сдвигом, который реализует управление силовым каскадом полного моста (full-bridge) посредством резонансного переключения при нулевом напряжении (ZVS – zero voltage switch) для обеспечения высокой эффективности на высоких частотах.

Данные микросхемы содержат устройство защиты по току нагрузки и от пониженного входного напряжения питания, схему адаптивной задержки, вход плавного запуска и внешнего отключения. Вывод внешней синхронизации может использоваться для формирования внутреннего тактового сигнала или в качестве внешнего тактового сигнала для синхронизации нескольких микросхем. Максимальная частота внутреннего тактового генератора 1 МГц

Настоящее техническое описание содержит описание принципа работы и технические характеристики микросхем 1396EУ065, 1396EУ064, 1396EУ06Н4 и другие сведения, необходимые для обеспечения полного использования технических возможностей микросхем ШИМ-контроллеров с фазовым сдвигом.

2 Назначение

Микросхемы ШИМ-контроллеров 1396EУ065, 1396EУ064, 1396EУ06Н4 могут использоваться для построения регуляторов напряжения или регуляторов тока. На этих микросхемах реализуется схема управления силовым каскадом полного моста посредством резонансного переключения при нулевом напряжении.

Применение микросхем:

- ВИП с резонансной топологией;
- ВИП с мостовой топологией;
- системы бесперебойного питания;
- системы питания с распределенной архитектурой;
- питание систем интернета вещей (internet of things, IoT).

2.1 Основные характеристики микросхем

Особенности работы:

- задержка включения выхода;
- программируемая адаптивная задержка;
- внешняя синхронизация;
- режим управления по напряжению, режим управления по пиковому току, режим управления по среднему току;
- программируемый плавный запуск, плавная остановка и выключение схемы через один вывод;
- управление циклом заполнения от 0 % до 100 %;
- работа на частоте до 1 МГц;
- рабочий ток 5 мА на частоте 500 кГц;
- низкий ток потребления 150 мкА при блокировке питания при пониженном напряжении (UVLO).

2.2 Конструктивные характеристики микросхем

Условное графическое обозначение микросхем 1396EY065, 1396EY064, 1396EY06H4 приведено на рисунке 2.1.

Функциональное назначение выводов микросхем приведено в таблице 2.1.

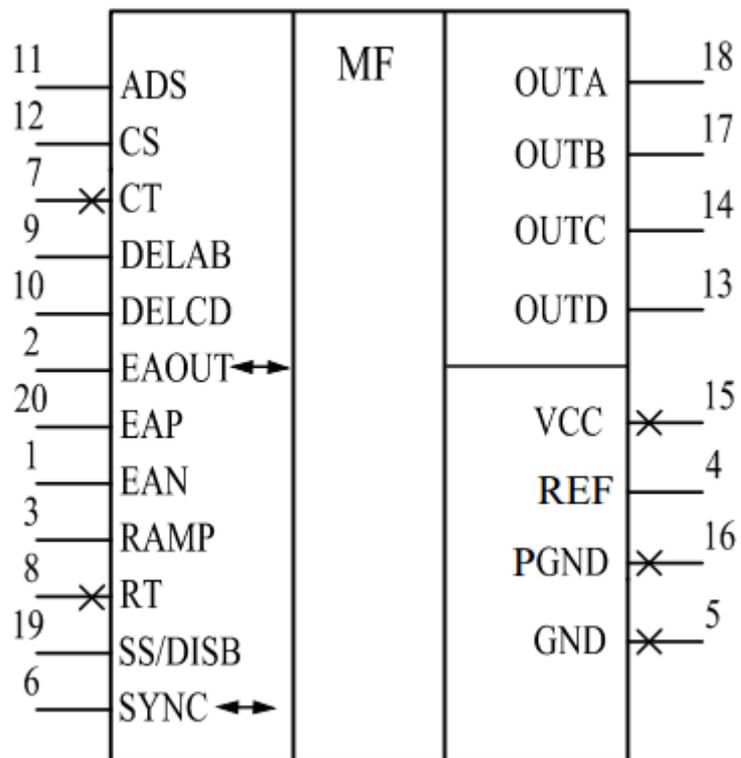


Рисунок 2.1 – Условное графическое обозначение микросхем 1396EУ065, 1396EУ064, 1396EУ06Н4

Таблица 2.1 – Функциональное назначение выводов микросхем

Номер вывода	Обозначение вывода	Тип вывода	Функциональное назначение вывода
1	EAN	I	Инвертирующий вход усилителя ошибки
2	EAOUT	I/O	Вход/выход усилителя ошибки
3	RAMP	I	Отрицательный вход компаратора ШИМ
4	REF	O	Выход источника опорного напряжения
5	GND	–	Общий вывод
6	SYNC	I/O	Вход/выход синхронизации генератора
7	CT	–	Вывод подключения времязадающего конденсатора
8	RT	–	Вывод подключения времязадающего резистора
9	DELAB	I	Вход программирования задержки между комплементарными выходами, DELAB программирует время задержки между переключением выхода А и выхода В
10	DELCD	I	Вход программирования задержки между комплементарными выходами, DELCD программирует время задержки между переключением выхода С и выхода D
11	ADS	I	Вход адаптивной задержки, устанавливает соотношение между максимальной и минимальной запрограммированными выходными задержками
12	CS	I	Вход датчика тока
13	OUTD	O	Выход драйвера D
14	OUTC	O	Выход драйвера С
15	VCC	–	Вывод питания
16	PGND	–	Вывод силовой земли
17	OUTB	O	Выход драйвера В
18	OUTA	O	Выход драйвера А
19	SS/DISB	I	Вход плавного запуска и отключения
20	EAP	I	Неинвертирующий вход усилителя ошибки
Примечание – В графе «Тип вывода»: I – вход, O – выход, I/O – вход/выход.			

Микросхема 1396ЕУ065 выполнена в 20-выводном металлокерамическом корпусе МК 5121.20-А.

Масса микросхемы 1396ЕУ065 в корпусе МК 5121.20-А – не более 1,0 г.

Габаритный чертеж микросхемы 1396ЕУ065 приведен на рисунке 2.2.

Обозначение комплекта конструкторской документации микросхемы 1396ЕУ065 – КФДЛ.431268.005.

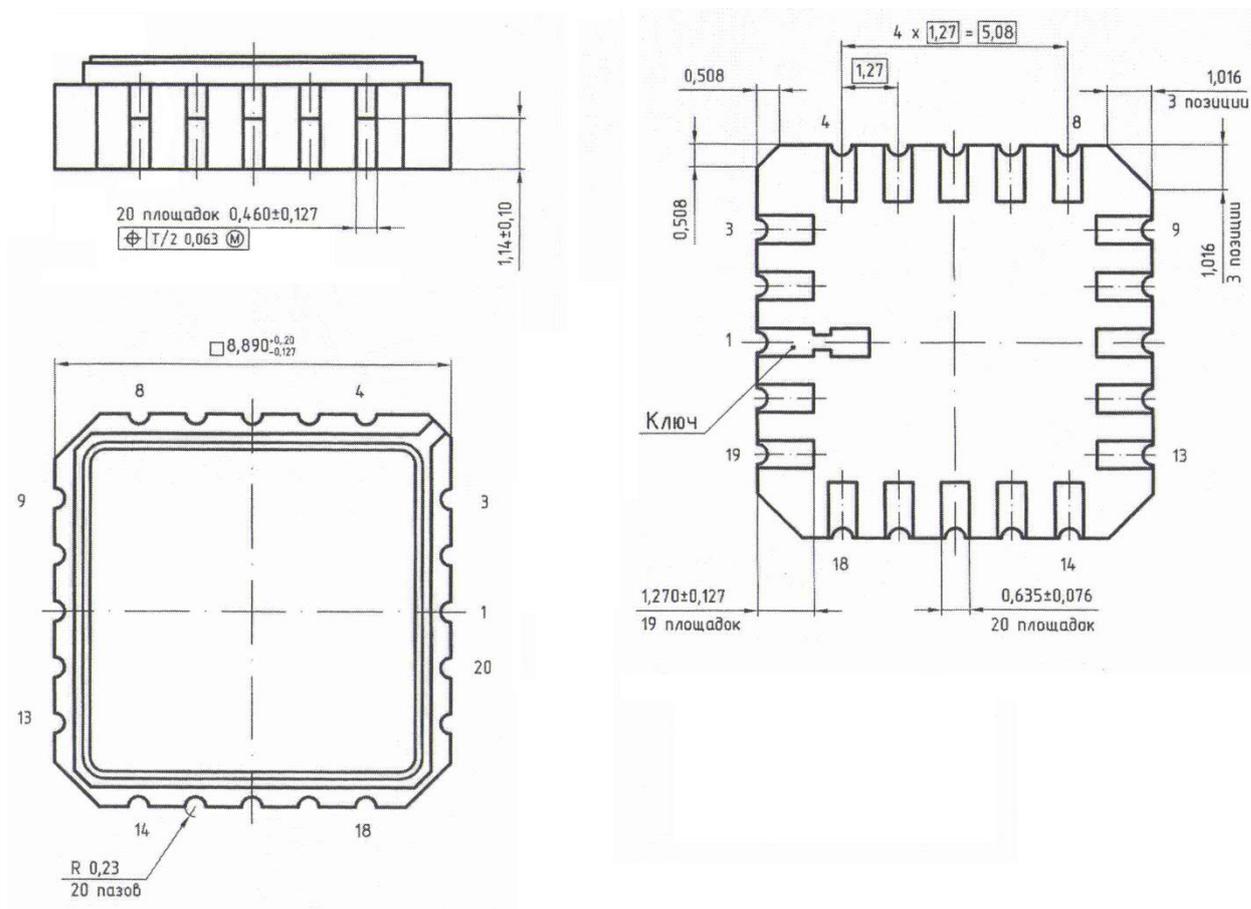


Рисунок 2.2 – Габаритный чертеж микросхемы 1396ЕУ065 в корпусе МК 5121.20-А

Микросхема 1396ЕУ064 выполнена в 20-выводном металлополимерном корпусе типа 4321.20-Е.

Масса микросхемы 1396ЕУ064 в корпусе 4321.20-Е – не более 1,0 г.

Габаритный чертеж приведен на рисунке 2.3.

Обозначение комплекта конструкторской документации микросхемы 1396ЕУ064– КФДЛ.431268.009.

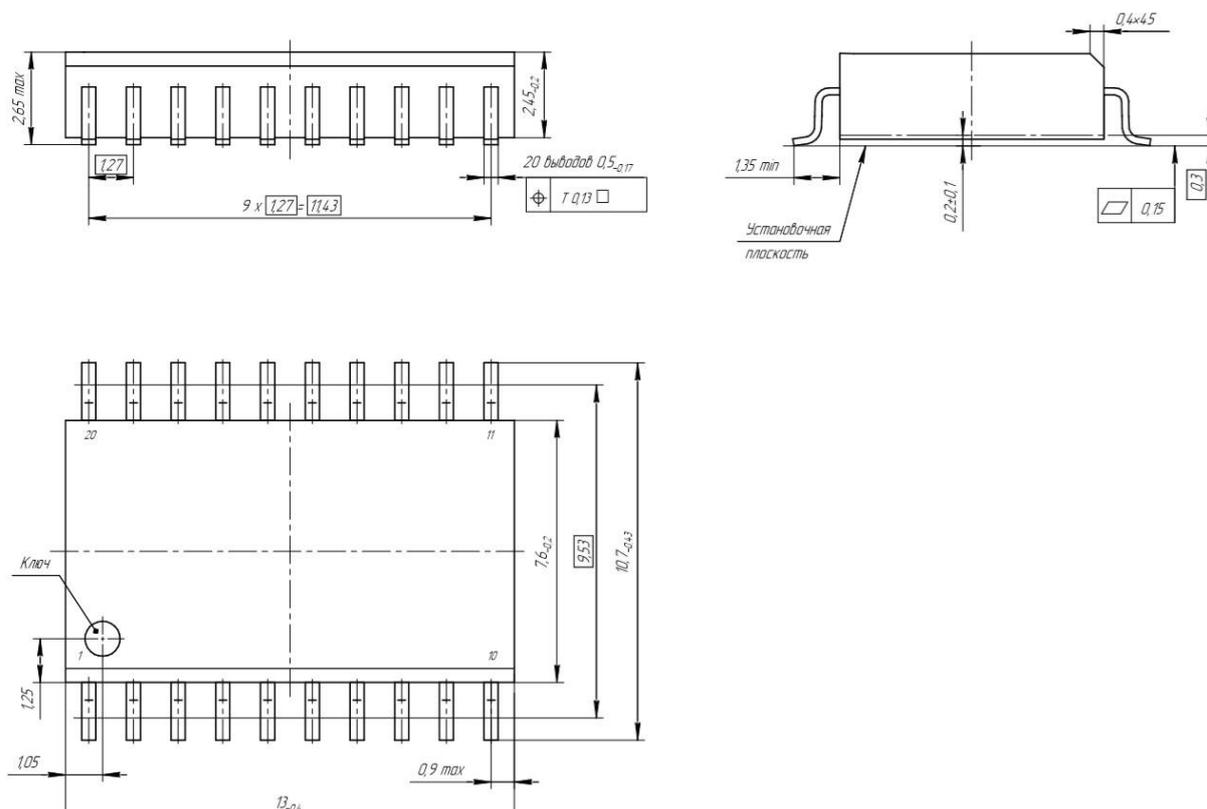


Рисунок 2.3 – Габаритный чертеж микросхемы 1396ЕУ064 в корпусе 4321.20-Е

Микросхема 1396ЕУ06Н4 выполнена в бескорпусном исполнении.

План кристалла КФДЛ.757644.482 с расположением контактных площадок приведен на рисунке 2.4. В таблице 2.2 представлены размеры и координаты контактных площадок кристалла.

Обозначение комплекта конструкторской документации микросхемы 1396ЕУ06Н4 – КФДЛ.431268.011-05.

Размер кристалла без линии реза 1850×3700 мкм. Количество контактных площадок – 27.

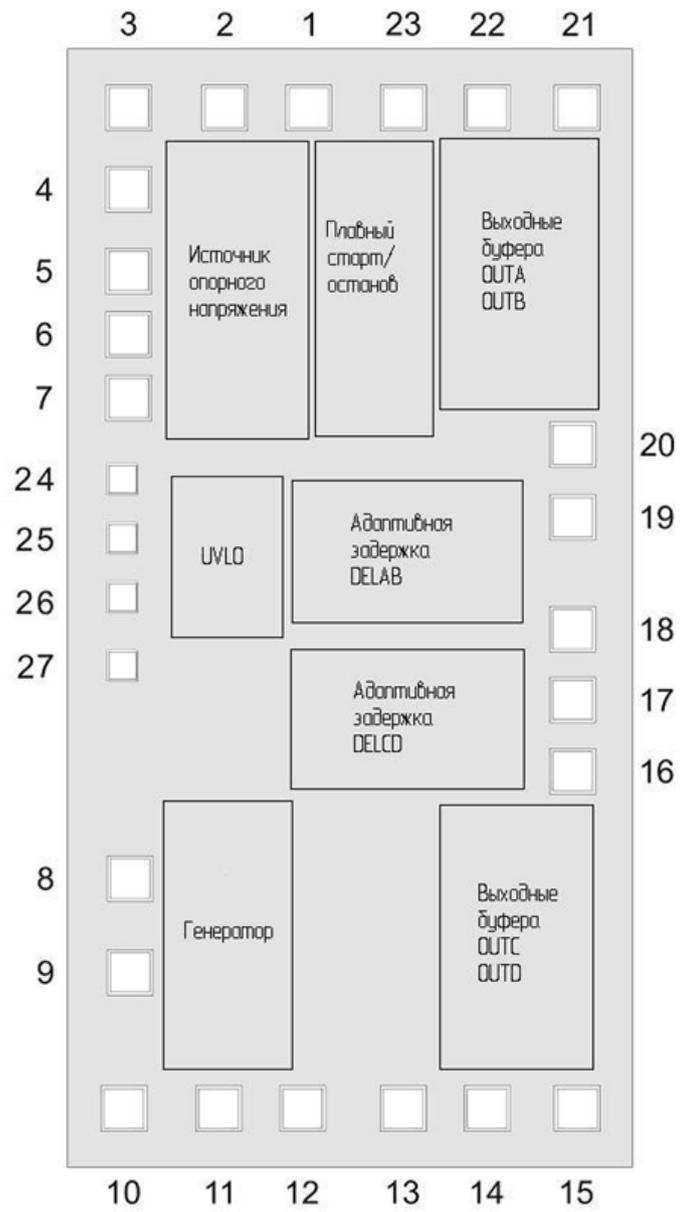


Рисунок 2.4 – План кристалла КФДЛ.757644.482

Таблица 2.2 – Координаты и размеры контактных площадок кристалла

Номер контактной площадки	Обозначение контактных площадок	Координата X, мкм	Координата Y, мкм	Размер окна вскрытия, мкм
1	EAN	-135.000	1655.000	130×130
2	EAOUT	-410.000	1655.000	130×130
3	RAMP	-725.000	1655.000	130×130
4	REF	-725.000	1385.000	130×130
5	GND	-725.000	1115.000	130×130
6	GND	-725.000	905.000	130×130
7	GND	-725.000	695.000	130×130
8	SYNC	-720.000	-895.000	130×130
9	CT	-720.000	-1205.000	130×130
10	RT	-740.000	-1655.000	130×130
11	DELAB	-430.000	-1655.000	130×130
12	DELCD	-155.000	-1655.000	130×130
13	ADS	175.000	-1655.000	130×130
14	CS	450.000	-1655.000	130×130
15	OUTD	745.000	-1655.000	130×130
16	OUTC	730.000	-540.000	130×130
17	VCC	730.000	-300.000	130×130
18	VCC	730.000	-65.000	130×130
19	PGND	730.000	300.000	130×130
20	OUTB	730.000	540.000	130×130
21	OUTA	730.000	1655.000	130×130
22	SS/DISB	450.000	1655.000	130×130
23	EAP	175.000	1655.000	130×130
24	P1 ¹⁾	-750.000	490.000	80×80
25	P2 ¹⁾	-750.000	310.000	80×80
26	P3 ¹⁾	-750.000	130.000	80×80
27	P4 ¹⁾	-750.000	-50.000	80×80
¹⁾ P1, P2, P3, P4 – сервисные контактные площадки – не используются.				

2.3 Электрические характеристики микросхем

Электрические характеристики микросхем 1396EY065, 1396EY064, 1396EY06H4 при приемке и поставке приведены в таблице 2.3.

Значения предельно допустимых электрических режимов эксплуатации в диапазоне рабочих температур приведены в таблице 2.4.

Термины, определения, сокращения и буквенные обозначения параметров – по ОСТ В 11 0998-99, ГОСТ Р 57435-2017 и ГОСТР 57441-2017.

Таблица 2.3 – Значения электрических параметров микросхем 1396EY065, 1396EY064, 1396EY06H4 при приемке и поставке

Наименование параметра, единица измерения, режим измерения	Буквенное обозначе- ние параметра	Норма параметра		Темпера- тура корпуса, °С
		не менее	не более	
1	2	3	4	5
1 Входное напряжение токового компаратора, В, $U_{\Pi} = 12$ В, без нагрузки по выходам	$U_{ВХ}$	1,9	2,1	-60 ± 3
		1,9	2,1	25 ± 10
		1,9	2,3	125 ± 5
2 Опорное напряжение, В, $U_{\Pi} = 12$ В, $I_{REF} = 1$ мА, без нагрузки по выходам	$U_{ОП}$	4,75	5,1	-60 ± 3
		4,9	5,1	25 ± 10
		4,9	5,25	125 ± 5
3 Остаточное напряжение верхних ключей, мВ, $U_{\Pi} = 12$ В, $I_O = -10$ мА	$U^1_{ВЫХ}$	–	500	-60 ± 3
		–	500	25 ± 10
		–	500	125 ± 5
4 Остаточное напряжение нижних ключей, мВ, $U_{\Pi} = 12$ В, $I_O = 10$ мА	$U^0_{ВЫХ}$	–	300	-60 ± 3
		–	300	25 ± 10
		–	500	125 ± 5
5 Ток потребления, мА, $U_{\Pi} = 12$ В, без нагрузки по выходам	$I_{ПОТ}$	–	6	-60 ± 3
		–	6	25 ± 10
		–	9	125 ± 5
6 Ток потребления по источнику питания в состоянии «Выключено», мкА, $U_{\Pi} = 8$ В, без нагрузки по выходам	$I_{ПОТ. ВЫКЛ}$	–	250	-60 ± 3
		–	250	25 ± 10
		–	310	125 ± 5

Окончание таблицы 2.3

1	2	3	4	5
7 Ток короткого замыкания, мА, $U_{П} = 12 \text{ В}$, $U_{ОП} = 0 \text{ В}$, без нагрузки по выходам	$I_{КЗ}$	10	–	-60 ± 3
		10	–	25 ± 10
		8	–	125 ± 5
8 Входной ток усилителя сигнала ошибки, мкА, $U_{П} = 12 \text{ В}$, без нагрузки по выходам	$I_{ВХ}$	-1,0	1,0	-60 ± 3
		-1,0	1,0	25 ± 10
		-1,5	1,5	125 ± 5
9 Входной ток токового компаратора, мкА, $U_{П} = 12 \text{ В}$, $U_{СS} = 2 \text{ В}$, $U_{АDС} = 2 \text{ В}$, без нагрузки по выходам	$I_{ВХ. СS}$	–	20	-60 ± 3
		–	20	25 ± 10
		–	20	125 ± 5
10 Частота генерирования, кГц, $U_{П} = 12 \text{ В}$, без нагрузки по выходам	$f_{Г}$	430	550	-60 ± 3
		450	550	25 ± 10
		450	570	125 ± 5
11 Время нарастания сигнала на выходах, нс, $U_{П} = 12 \text{ В}$, $C_{Н} = 100 \text{ пФ}$	$t_{НАР. ОУТ}$	–	50	-60 ± 3
		–	50	25 ± 10
		–	50	125 ± 5
12 Время спада сигнала на выходах, нс, $U_{П} = 12 \text{ В}$, $C_{Н} = 100 \text{ пФ}$	$t_{СП. ОУТ}$	–	50	-60 ± 3
		–	50	25 ± 10
		–	50	125 ± 5
Примечание – Параметры измеряются при $R_{Т} = 82 \text{ кОм}$, $C_{Т} = 220 \text{ пФ}$, $R_{ДЕЛАВ} = R_{ДЕЛСД} = 10 \text{ кОм}$, $C_{РЕФ} = C_{VCC} = 0,1 \text{ мкФ}$.				

Таблица 2.4 – Значения параметров предельно допустимых и предельных электрических режимов эксплуатации микросхем 1396EY065, 1396EY064, 1396EY06H4

Наименование параметра режима, единица измерения	Буквенное обозначение параметра	Предельно допустимый режим		Предельный режим	
		не менее	не более	не менее	не более
1 Напряжение питания, В ¹⁾	U _П	10	16	–	17
2 Выходной ток по выводам OUTA, OUTB, OUTC, OUTD, мА	I _{ВЫХ}	–90	90	–100	100
3 Рассеиваемая мощность, Вт ²⁾	P _{РАС} (P)	–	1	–	–
4 Температура перехода, °С	T _{ПЕР} (T _j)	–60	125	–60	150

¹⁾ Предельно допустимый режим указан для варианта питания ИС от источника с низким выходным сопротивлением. Из-за внутреннего ограничительного стабилизатора между выводом питания и общим выводом ИС значения предельного режима не нормируют. Вместо этого нормируют максимальный ток по выводу питания I_{ПОТ} = 10 мА для варианта питания с ограничением по току.

²⁾ Значение рассеиваемой мощности приведено для микросхем в корпусах МК 5121.20-А, 4321.20-Е при температуре корпуса 25 °С.

Рассеиваемую мощность рассчитывают по формуле

$$P_{РАС} = \frac{150 - T_{КОР}}{R_T},$$

где R_T – тепловое сопротивление кристалл-корпус, °С/Вт.

Тепловое сопротивление кристалл – корпус для микросхем:

- в корпусе МК 5121.20-А – не более 23,7 °С/Вт;
- в корпусе 4321.20-Е – не более 28,2 °С/Вт.

3 Описание работы микросхем

Каждая из микросхем 1396EY065, 1396EY064, 1396EY06H4 – это ШИМ-контроллер с фазовым сдвигом. Данный ШИМ-контроллер реализует управление силовым каскадом полного моста посредством резонансного переключения при нулевом напряжении для обеспечения высокой эффективности на высоких частотах.

Структурная электрическая схема микросхем 1396EY065, 1396EY064, 1396EY06H4 представлена на рисунке 3.1.

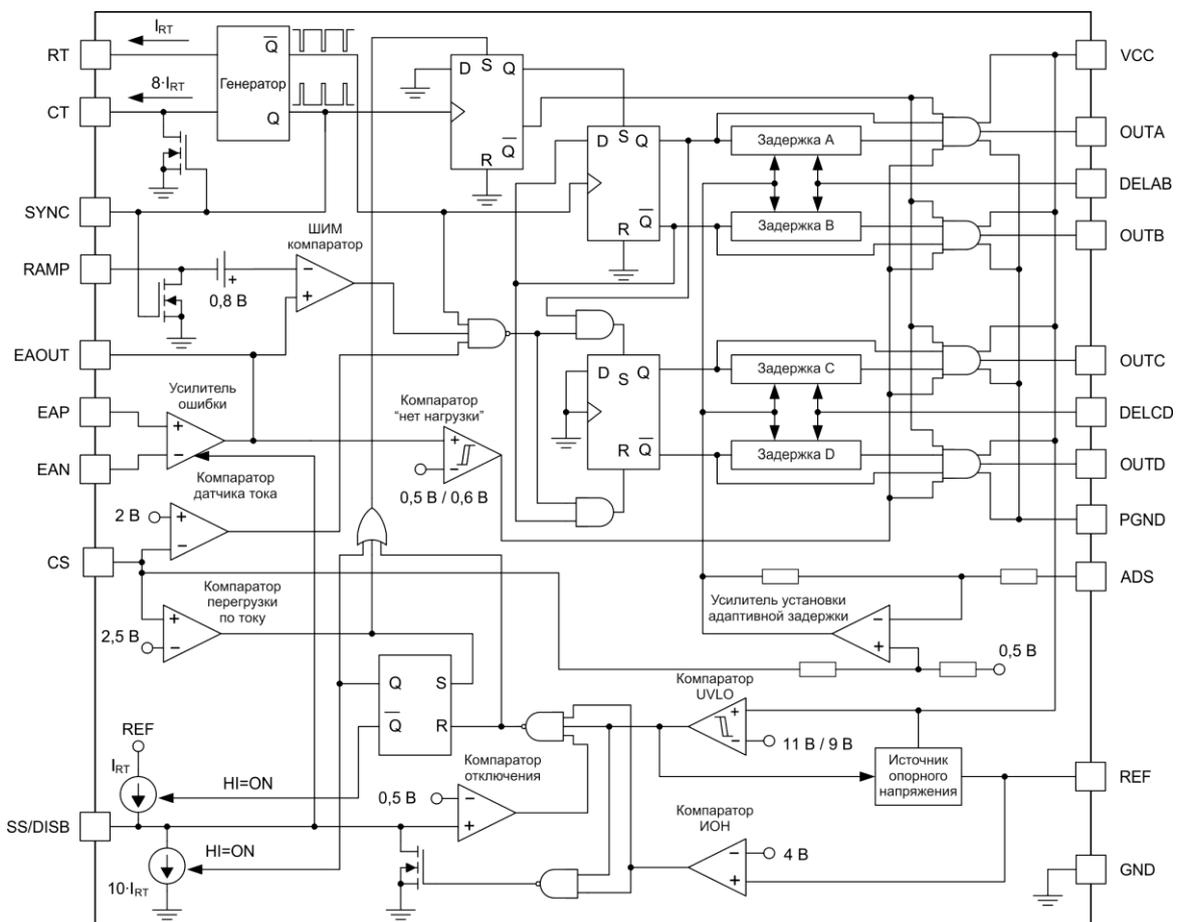


Рисунок 3.1 – Структурная электрическая схема микросхем 1396EY065, 1396EY064, 1396EY06H4

3.1 Установка адаптивной задержки на выводе ADS

Эта функция устанавливает отношение между максимальной и минимальной программируемой задержкой выходов. Когда вывод ADS напрямую подключен к выводу CS, задержки модуляции не происходит.

Максимальная задержка модуляции происходит, когда вывод ADS подключен к GND. В этом случае, когда напряжение на выводе CS равно 0 В, время задержки в четыре раза больше, чем когда $U_{CS} = 2$ В (порог пикового тока). Вывод ADS изменяет выходное напряжение на выводах задержки DELAB и DELCD по формуле

$$U_{DEL} = [0,75 \times (U_{CS} - U_{ADS})] + 0,5 \text{ В} \quad (1)$$

Напряжение на выводе ADS должно находиться в пределах от 0 до 2,5 В и быть меньше или равно напряжению на выводе CS. Напряжение на выводах DELAB и DELCD также должно быть зафиксировано на уровне не ниже 0,5 В.

3.2 Датчик тока

Вход CS подключается к инверсному входу компаратора датчика тока, к прямому входу компаратора перегрузки по току и к прямому входу усилителя ADS. Сигнал датчика тока используется в режиме управления по пиковому току для ограничения тока на каждом импульсе, а также для защиты от перегрузки по току во всех случаях со вторичным порогом для отключения выхода.

Отключение выхода, вызванное перегрузкой по току, также вызывает цикл перезапуска, называемый «плавным остановом», с полным циклом плавного запуска.

3.3 Конденсатор осциллятора/генератора

Конденсатор генератора СТ заряжается определенным током. Сигнал на выводе СТ пилообразный с пиковым напряжением 2,35 В. Период генератора рассчитывается по формуле

$$t_{osc} = \frac{5 \times R_T \times C_T}{48} + 120 \text{ нс} \quad (2)$$

где C_T – емкость времязадающего конденсатора генератора, Ф;

R_T – сопротивление времязадающего резистора генератора, Ом.

Следует иметь в виду, что сочетание больших значений $U_{СТ}$ и низких значений $U_{РТ}$ вызовет увеличение времени спада напряжения на конденсаторе. Увеличенное время спада увеличивает ширину импульса по выводу SYNC, следовательно, ограничивает максимальный сдвиг фазы между выходами OUTA, OUTB и OUTC, OUTD, что ограничивает максимальный рабочий цикл преобразователя.

3.4 Задержка на выходах OUTA и OUTB, OUTC и OUTD

Измерение задержки на выходе между сигналами OUTA и OUTC показано на рисунке 3.2 (задержка между сигналами OUTB и OUTD измеряется аналогично).

Измерение задержки на выходе между сигналами OUTA и OUTB показано на рисунке 3.3 (задержка между сигналами OUTC и OUTD измеряется аналогично).

Минимальный фазовый сдвиг определяется по формулам (3) и (4)

$$\Phi = 180 \times \frac{t_{f(OUTC)} - t_{f(OUTA)}}{t_{PERIOD}} \quad (3)$$

$$\Phi = 180 \times \frac{t_{f(OUTC)} - t_{f(OUTB)}}{t_{PERIOD}} \quad (4)$$

где $t_{f(OUTA)}$ – задний фронт сигнала OUTA;

$t_{f(OUTB)}$ – задний фронт сигнала OUTB;

- $t_{f(OUTC)}$ – задний фронт сигнала OUTC;
- $t_{f(OUTD)}$ – задний фронт сигнала OUTD;
- t_{PERIOD} – период сигнала OUTA или OUTB;
- $t_{R(OUTB)}$ – передний фронт сигнала OUTB;
- $t_{R(OUTD)}$ – передний фронт сигнала OUTD.

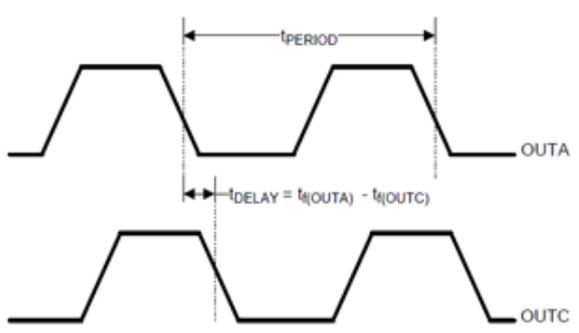


Рисунок 3.2 – Задержка между сигналами OUTA и OUTC

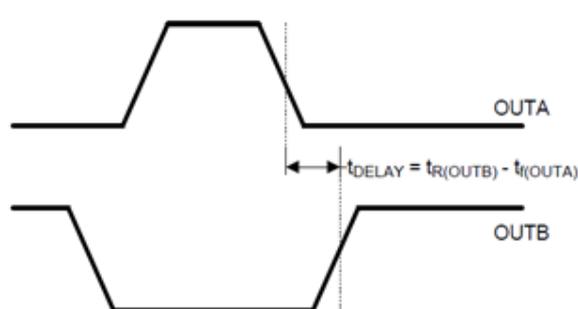


Рисунок 3.3 – Задержка между сигналами OUTA и OUTB

3.5 Программируемая задержка между комплементарными выходами DELAB, DELCD

Выход DELAB устанавливает задержку между выходами OUTA и OUTB. Вывод DELCD устанавливает задержку между выходами OUTC и OUTD. Эта задержка вводится между комплементарными выходами одного и того же плеча внешнего моста. Схема позволяет пользователю выбрать задержку, с которой происходит резонансное переключение внешних каскадов питания. Для двух полумостов предусмотрены отдельные задержки, чтобы учесть различия в зарядных токах резонансных конденсаторов. Задержка на каждом этапе устанавливается в соответствии с формулой

$$t_{DELAY} = \frac{(25 \times 10^{-12}) \times R_{DEL}}{V_{DEL}} + 25 \text{ нс} \quad (5)$$

При выборе резистора задержки нужно учитывать выходной ток по выводам DELAB и DELCD, который может достигать 1 мА.

Программируемую задержку на выходе можно обойти путем подключения вывода DELAB и/или DELCD к выводу REF. Для оптимальной работы паразитная емкость на этих выводах не должна превышать 10 пФ.

3.6 Усилитель ошибки

Входы усилителя ошибки: EAP (прямой), EAN (инвертирующий), выход усилителя ошибки – EAOUT.

Выход усилителя ошибки внутри подключается к прямому входу компаратора ШИМ и к компаратору отсутствия нагрузки. Вывод EAOUT внутренне подтягивается напряжением плавного запуска. Компаратор отсутствия нагрузки отключает выходные каскады, когда напряжение на выводе EAOUT падает ниже 500 мВ, и снова включает выходные каскады, когда напряжение на выводе EAOUT поднимается выше 600 мВ.

3.7 Выходной драйвер MOS

Четыре комплементарных выхода (OUTA, OUTB, OUTC, OUTD) являются драйверами управления MOS-транзистора с током до 100 мА. Выходы OUTA и OUTB работают с коэффициентом заполнения около 50 % с половинной частотой генератора.

Выходы OUTA и OUTB предназначены для управления одним плечом внешней мостовой схемы. Выходы OUTC и OUTD управляют другим плечом и имеют те же характеристики, что и выходы OUTA и OUTB.

Сигнал на выходе OUTC сдвинут по фазе относительно сигнала на выходе OUTA, а сигнал на выходе OUTD сдвинут по фазе по отношению к сигналу на выходе OUTB.

Надо иметь в виду, что изменение соотношения фаз сигналов OUTC и OUTD относительно сигналов OUTA и OUTB требует значения коэффициента заполнения, отличного от номинального, 50 % для сигналов OUTC и OUTD во время этих переходных процессов.

3.8 Земля выходных каскадов PGND

Чтобы защитить критические аналоговые цепи от выходного шума, микросхема имеет два разных заземляющих соединения. PGND – заземление для сильноточных выходных каскадов. GND и PGND должны быть электрически связаны друг с другом.

3.9 Инвертирующий вход ШИМ компаратора

Вывод RAMP – это инвертирующий вход ШИМ компаратора. На этот вход подается либо пилообразное напряжение с вывода СТ в режиме управления по току или по напряжению, либо сигнал тока (плюс компенсация наклона) в режиме управления по пиковому току. К входу RAMP подключен разрядный транзистор, включаемый во время паузы генератора.

3.10 Источник опорного напряжения

Вывод REF – выход источника опорного напряжения. Опорное напряжение $5\text{ В} \pm 1,2\%$ питает внутренние цепи и может отдавать до 5 мА во внешнюю нагрузку. Источник опорного напряжения отключается во время блокировки по пониженному напряжению, но работает во всех других режимах отключения. Для достижения наилучших результатов рекомендуется шунтировать вывод REF на землю конденсатором номиналом 0,1 мкФ с низким ESR (Equivalent Serial Resistance) и низким ESL (Equivalent Series Inductance). Чтобы обеспечить стабильность внутреннего источника опорного напряжения, не рекомендуется использовать конденсатор емкостью более 1,0 мкФ.

3.11 Резистор осциллятора/генератора

К выводу RT подключается времязадающий резистор. Работа генератора основана на заряде внешнего времязадающего конденсатора током I_{CT} , программируемым с помощью резистора RT. Ток через вывод RT рассчитывается по формуле

$$I_{RT} = \frac{3 \text{ В}}{R_T(\Omega)} \quad (6)$$

Сопротивление резистора генератора нужно выбирать в диапазоне от 40 до 120 кОм. Токи заряда и разряда плавного запуска также устанавливаются I_{RT} .

3.12 Плавный запуск/выключение

Вывод SS/DISB объединяет две независимые функции – плавный запуск и отключение.

Режим отключения: для отключения микросхемы требуется либо принудительно снизить напряжение на выводе SS/DISB ниже 0,5 В, либо принудительно снизить напряжение на выводе REF ниже 4,0 В. Также отключение микросхемы происходит при падении напряжения на выводе VCC ниже порога отсечки UVLO (таблица 2.5) или срабатывании датчика перегрузки по току (напряжение на выводе CS = 2,5 В). Если обнаружена неисправность из-за перегрузки по току (напряжение на выводе CS = 2,5 В), инициируется плавный запуск.

Т а б л и ц а 2.5 – Значения параметров $U_{СРБ}$, $U_{ОТП}$, $U_{ГИСТ}$ блока UVLO в диапазоне температур

Наименование параметра, единица измерения	Буквенное обозначение параметра	Норма		Температура среды, °С
		не менее	не более	
Напряжение срабатывания, В	$U_{СРБ}$	10,2	11,8	-60 ± 3, 25 ± 10, 125 ± 5
Напряжение отпускания, В	$U_{ОТП}$	8,2	9,8	
Напряжение гистерезиса, В	$U_{ГИСТ}$	1	3	

В случае если на выводе REF принудительно устанавливается напряжение ниже 4 В или напряжение на выводе VCC падает ниже порога срабатывания схемы защиты от пониженного напряжения питания (UVLO), внутренний МОП-транзистор замыкает вывод SS/DISB на землю. Если возникает перегрузка по току, вывод будет отбирать ток ($10 \times I_{RT}$) до тех пор, пока напряжение на нем не упадет ниже 0,5 В. Если на вывод SS/DISB подается напряжение ниже 0,5 В, то на вывод REF подается ток, равный I_{RT} .

Режим плавного запуска: после того, как условие отключения прошло, VCC становится выше порога запуска и/или когда напряжение $U_{SS/DISB}$ падает ниже 0,5 В во время «плавного останова», сигнал SS/DISB переключается в режим плавного запуска. В этой ситуации вывод REF генерирует вытекающий ток, равный I_{RT} . Подключаемый к выводу SS/DISB конденсатор определяет длительность плавного запуска.

3.13 Синхронизация генератора

Вывод SYNC является двунаправленным. При использовании этого вывода в качестве выхода сигнал с SYNC можно использовать как тактовый сигнал, который совпадает с внутренним тактовым сигналом

микросхемы. При использовании этого вывода в качестве входа сигнал с SYNC подавляет внутренний генератор микросхемы и действует как тактовый сигнал. Эта двунаправленная функция позволяет синхронизировать несколько источников питания. Кроме того, сигнал SYNC через внутренние цепи разряжает конденсатор, подключенный к выводу CT, и фильтрующие конденсаторы, подключенные к выводу RAMP. Внутренние цепи на выводе SYNC чувствительны к уровню напряжения с нижним порогом чувствительности в 1,9 В и верхним порогом в 2,1 В. Для снижения длительности импульса достаточно подключить вывод SYNC на землю через резистор номиналом 3,9 кОм.

3.14 Программирование задержек между противофазными выходами и установка адаптивной задержки

Схема позволяет пользователю устанавливать задержку между командами переключения в каждом участке цепи питания полного моста в соответствии с формулой

$$t_{\text{DELAY}} = \frac{(25 \times 10^{-12}) \times R_{\text{DEL}}}{V_{\text{DEL}}} + 25 \text{ нс} \quad (7)$$

U_{DEL} определяется в сочетании с желанием использовать (или нет) функцию сигнала ADS по формуле

$$U_{\text{DEL}} = [0,75 \times (U_{\text{CS}} - U_{\text{ADS}})] + 0,5 \text{ В} \quad (8)$$

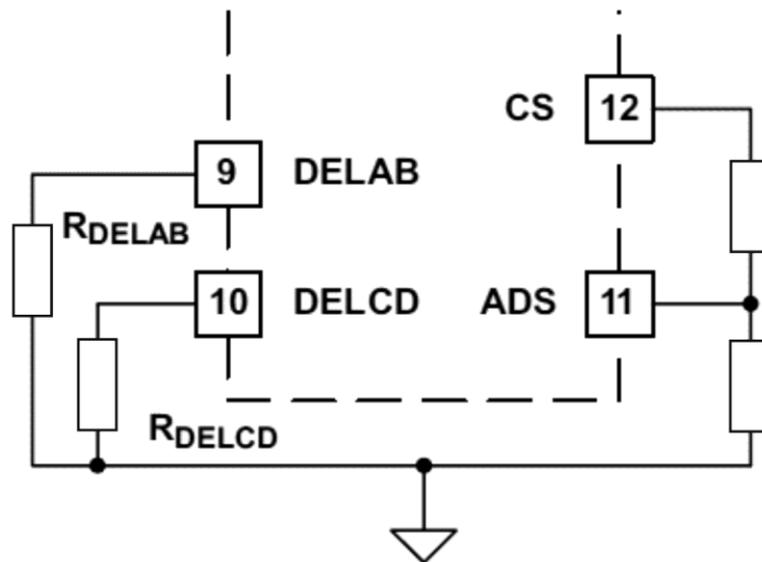


Рисунок 3.4 – Программирование задержек с использованием выводов DELAB, DELCD

Выход ADS позволяет пользователю изменять время задержки между командами переключения в каждом из двух плеч преобразователя. Модуляция задержки времени реализуется путем подключения вывода ADS (вывод 11) к выводам CS, GND или резистивного делителя от вывода CS через ADS к GND для установки U_{ADS} , как показано на рисунке 3.4.

Когда ADS соединен с GND, U_{DEL} увеличивается прямо пропорционально U_{CS} , вызывая уменьшение времени задержки t_{DELAY} по мере увеличения нагрузки. В этом состоянии максимальное значение U_{DEL} составляет 2 В и рассчитывается по формуле (8)

$$U_{DEL} = [0,75 \times (U_{CS} - U_{ADS})] + 0,5 \text{ В} \quad (8)$$

Если вывод ADS подключен к резистивному делителю между выводами CS и GND, напряжение $(U_{CS} - U_{ADS})$ становится меньше, снижая уровень U_{DEL} . Это уменьшает задержку модуляции.

Когда вывод ADS напрямую соединяется с выводом датчика тока CS, $U_{DEL} = 0,5 \text{ В}$ и никакой задержки модуляции не происходит.

На рисунке 3.5 графически показано время задержки в зависимости от нагрузки для различных значений адаптивной задержки (где A определяется как отношение напряжения на выводе ADS к напряжению на выводе CS), заданных характеристиками U_{ADS} .

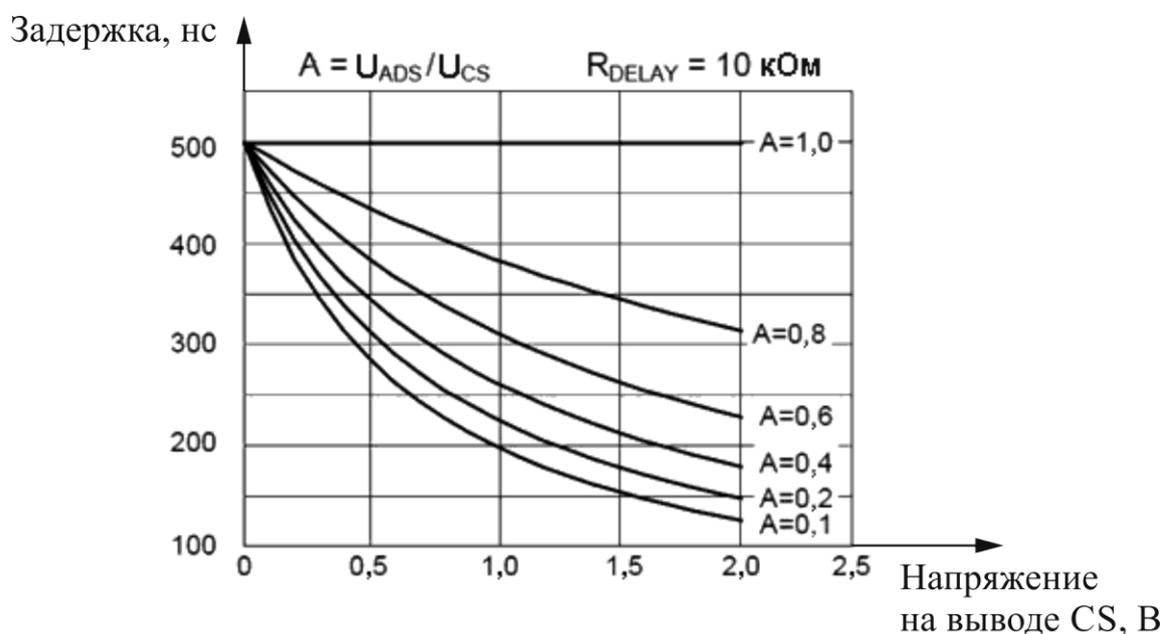


Рисунок 3.5 – Время задержки в зависимости от нагрузки

В случае максимальной задержки модуляции ($U_{ADS} = U_{GND}$), когда цепь переходит от малой нагрузки к большой нагрузке, изменение U_{DEL} составляет от 0,5 до 2 В. Это изменение приводит к изменению времени задержки в соотношении 4:1.

Возможность программирования адаптивной задержки является желательной характеристикой, поскольку оптимальное время задержки является функцией тока, протекающего в первичной обмотке трансформатора, и изменяется в отношении 10:1 или более раз при изменении нагрузки цепи. Реализация этой адаптивной функции дает пользователю возможность настроить время задержки в соответствии с конкретным приложением, используя минимум внешних компонентов.

3.15 Временная диаграмма работы микросхем

Временная диаграмма работы микросхем представлена на рисунке 3.6.

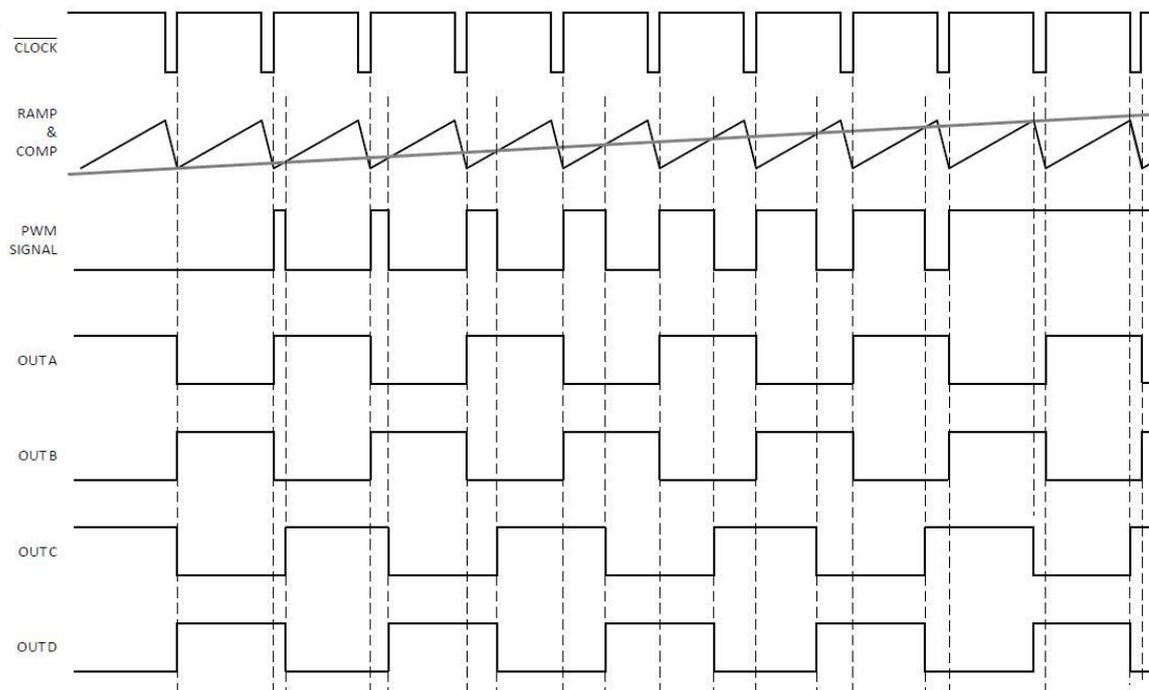


Рисунок 3.6 – Временная диаграмма работы микросхем

4 Указания по применению и эксплуатации

При ремонте аппаратуры и измерении параметров замену микросхем необходимо проводить только при отключенных источниках питания.

5 Типовая схема включения

Типовая схема включения микросхем представлена на рисунке 5.1.

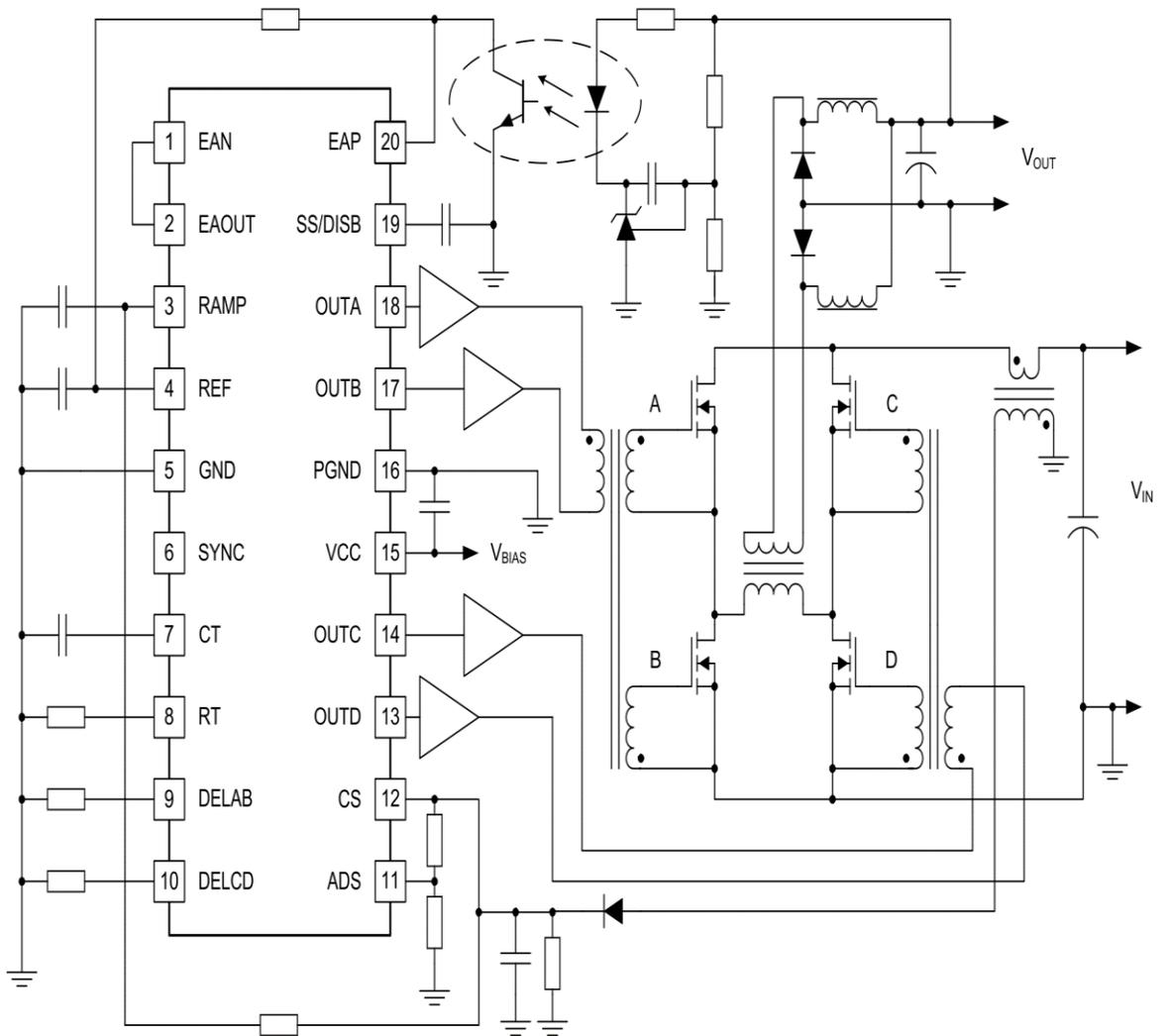


Рисунок 5.1 – Типовая схема включения микросхем