

Комплексный проект «Разработка и освоение в серийном производстве серии 32-разрядных микроконтроллеров»

Срок реализации комплексного проекта: 1 октября 2022 – 30 сентября 2029.

Цель выполнения проекта: разработка и освоение в серийном производстве серии микроконтроллеров в следующем составе: двухъядерный 32-разрядный контроллер для АСУ ТП, промышленных систем и автоэлектроники, универсальный энергоэффективный 32-разрядный микроконтроллер с функциями управления двигателями, универсальный 32-разрядный микроконтроллер для портативных систем, маловыводной 32-разрядный микроконтроллер для IoT и устройств сенсорики. Проект направлен на решение задачи импортозамещения ЭКБ в перспективных устройствах гражданского назначения. Для обеспечения целевой стоимости микросхемы будут собираться в пластиковые корпуса.

Проект направлен на импортозамещение в гражданской аппаратуре, в которой применялись зарубежные 32-разрядные микроконтроллеры серий STM32F0, STM32F1, STM32F2, STM32F3, STM32F7, STM32H7 ф. ST Microelectronics и широкая номенклатура универсальных микроконтроллеров ф. NXP (например, LPC1313FBD48, LPC1754FBD80, LPC1343FBD48, LPC4078FBD144 и т. д.).

Краткое описание серии 32-разрядных микроконтроллеров:

Двухъядерный 32-разрядный контроллер, предназначенный для построения на его основе АСУ ТП, промышленных систем и автоэлектроники представляет собой систему на кристалле, содержащую два универсальных 32-разрядных процессорных ядра архитектуры RISC-V, встроенную энергонезависимую память объемом 4096 Кбайт, широкий набор универсальных и специализированных устройств и периферийных интерфейсов.

Разрабатываемая микросхема должна содержать следующие функциональные элементы и особенности:

- два процессорных ядра RISC-V 32-бита, 32 регистра, со встроенным умножителем, блоком плавающей точки, поддержкой DSP инструкций, отладчиком (с TAP-контроллером и интерфейсом JTAG);
- 32-канальный DMA контроллер общего назначения;
- контроллер внешней памяти (EMC), поддерживающий SRAM, ROM, NOR Flash и SDRAM;
- оперативную память SRAM данных объемом 512 Кбайт с поддержкой ECC;
- Flash-память программ объемом 4096 Кбайт с поддержкой ECC;
- Flash-память данных объемом от 64 Кбайт;
- интерфейс ввода-вывода общего назначения GPIO;
- восемь 32-разрядных мультифункциональных таймера с поддержкой PWM;
- восемь 16-разрядных мультифункциональных таймера с поддержкой PWM;
- часы реального времени RTC с батарейным питанием с тактированием от внешнего генератора 32,768 кГц, контролем генерации и автоматическим переходом на внутренний генератор в случае сбоя;
- блок ускорения криптографии, включающий генератор случайных чисел (TRNG), модули вычисления контрольной суммы CRC32 и шифрования по алгоритмам AES 128/256, Кузнечик, Магма, HASH;
- два порта последовательного интерфейса Quad SPI;
- восемь портов UART;
- восемь портов LIN;
- восемь портов SPI;
- два контроллера интерфейса I2C/I3C;
- два двадцатичетырехканальных 12-битных АЦП;
- двенадцатиразрядный ЦАП;
- четыре аналоговых компаратора;

- два порта USB 2.0/3.0 Full speed, Host/Point с интегрированным модулем PHY;
- интерфейс Ethernet 10/100/1000 с интегрированным модулем PHY (количество портов устанавливается на этапе технического проектирования);
- восемь портов интерфейса CAN;
- два порта интерфейса I2S;
- датчик температуры.

Универсальный энергоэффективный 32-разрядный микроконтроллер с функциями управления двигателями представляет собой систему на кристалле, содержащую универсальное 32-разрядное процессорное ядро архитектуры RISC-V, встроенную энергонезависимую память объемом 1 Мбайт, широкий набор универсальных и специализированных под задачи управления двигателями блоков и интерфейсов.

Разрабатываемая микросхема должна содержать следующие функциональные элементы и особенности:

- микропроцессорное ядро RISC-V 32-бита, 32 регистра, со встроенным умножителем, блоком плавающей точки, отладчиком (с TAP-контроллером и интерфейсом JTAG);
- 24-канальный DMA контроллер общего назначения;
- контроллер внешней памяти (EMC), поддерживающий SRAM, ROM, NOR Flash и SDRAM;
- оперативную память SRAM данных объемом 256 Кбайт с поддержкой ECC;
- Flash-память программ объемом от 1 Мбайт с поддержкой ECC;
- Flash-память данных объемом от 32 Кбайт;
- интерфейс ввода-вывода общего назначения GPIO;
- шестнадцать 32-разрядных мультифункциональных таймера с функциями временных компараторов;

- девять модулей ШИМ, шесть из которых поддерживают режим высокого разрешения (возможность изменения длительности импульсов на величину менее периода тактового сигнала);
- два импульсных квадратурных декодера, используемых для обработки сигналов датчиков положения ротора в высокопроизводительных системах для определения положения, направления и скорости вращения;
- шесть модулей захвата/сравнения;
- часы реального времени RTC с батарейным питанием с тактированием от внешнего генератора 32,768 кГц, контролем генерации и автоматическим переходом на внутренний генератор в случае сбоев;
- блок ускорения криптографии, включающий генератор случайных чисел (TRNG), модули вычисления контрольной суммы CRC32 и шифрования по алгоритмам AES 128/256, Кузнечик, Магма, HASH;
- четыре порта SPI;
- шесть портов UART;
- четыре порта LIN;
- порт QSPI;
- два контроллера интерфейса I2C;
- тридцатидвухканальный 12-битный АЦП;
- три аналоговых компаратора;
- порт USB 2.0 Full speed, Host/Point с интегрированным модулем PHY;
- интерфейс Ethernet 10/100/1000 с интегрированным модулем PHY;
- четыре порта интерфейса CAN;
- датчик температуры.

Универсальный 32-разрядный микроконтроллер, предназначенный для применения в портативных системах с ограничениями по размерам представляет собой систему на кристалле, содержащую универсальное 32-разрядное процессорное ядро архитектуры

RISC-V, встроенную энергонезависимую память объемом 64 Кбайт, набор универсальных и специализированных блоков и интерфейсов.

Разрабатываемая микросхема должна содержать следующие функциональные элементы и особенности:

- микропроцессорное ядро RISC-V 32-бита, 32 регистра, с встроенным умножителем, блоком плавающей точки, отладчиком (с TAP-контроллером и интерфейсом JTAG);

- 16-канальный DMA контроллер общего назначения;

- оперативную память SRAM данных объемом 16 Кбайт;

- Flash-память объемом 64 Кбайт;

- интерфейс ввода-вывода общего назначения GPIO;

- четыре 32-разрядных мультифункциональных таймера;

- три двухканальных блока ШИМ;

- импульсный квадратурный декодер QEP;

- три блока захвата ECAP;

- часы реального времени RTC с батарейным питанием с тактированием от внешнего генератора 32,768 кГц, контролем генерации и автоматическим переходом на внутренний генератор в случае сбоя;

- два порта SPI;

- контроллер интерфейса I2C;

- четырехканальный 12-битный АЦП;

- два порта UART;

- два порта интерфейса CAN.

Маловыводной 32-разрядный микроконтроллер, предназначенный для построения на его основе систем IoT представляет собой систему на кристалле, содержащую универсальное 32-разрядное процессорное ядро архитектуры RISC-V, встроенную энергонезависимую память объемом 128 Кбайт, набор универсальных и специализированных под задачи управления двигателями блоков и интерфейсов.

Разрабатываемая микросхема должна содержать следующие функциональные элементы и особенности:

- микропроцессорное ядро RISC-V 32-бита, 32 регистра, с встроенным умножителем, блоком плавающей точки, отладчиком (с TAP-контроллером и интерфейсом JTAG);

- 8-канальный DMA контроллер общего назначения;

- оперативную память SRAM данных объемом не менее 64 Кбайт;

- Flash-память объемом 256 Кбайт;

- интерфейс ввода-вывода общего назначения GPIO;

- два 32-разрядных мультифункциональных таймера с поддержкой ШИМ;

- три 16-разрядных мультифункциональных таймера с поддержкой ШИМ;

- часы реального времени с батарейным питанием;

- два порта SPI;

- два контроллера интерфейса I2C;

- восьмиканальный 12-битный АЦП;

- двенадцатиразрядный ЦАП;

- два порта UART;

- порт интерфейса CAN;

- поддержка RF interface Tx/Rx;

- сторожевой таймер WatchDog;

- не менее 2 входов внешних прерываний;

- датчик температуры.

Объем производства и реализации продукции, создаваемой в рамках комплексного проекта (с НДС, накопленным итогом), рублей: 1 405 771 680.

Количество вновь создаваемых и (или) модернизируемых в рамках реализации комплексного проекта высокотехнологичных рабочих мест (накопленным итогом), ед.: 20.

Количество создаваемых результатов интеллектуальной деятельности, охраняемых патентами или иными охраняемыми документами (не менее одного) и (или) охраняемых в качестве секретов производства (ноу-хау) (накопленным итогом), ед. 24.

Объем экспорта продукции, созданной в рамках реализации комплексного проекта (накопленным итогом), долларов США: 0.

В рамках комплексного проекта планируется привлечение следующих соисполнителей: АО «Микрон», АО «НИИМЭ», АО «НИИМА «ПРОГРЕСС», ООО «Новатор», ООО «Новатор ИТ».