

МИКРОСХЕМЫ ИНТЕГРАЛЬНЫЕ

1273ПА7Т

Руководство пользователя

2009

Содержание

1	Введение	3
2	Назначение и основные технические характеристики микросхем 1273ПА7Т	4
2.1	Архитектурные характеристики микросхем	4
2.2	Конструктивные характеристики микросхем	5
2.3	Электрические характеристики микросхем	6
3	Общая характеристика микросхем	9
4	Описание устройства микросхем.....	10
4.1	Структура ЦАП.....	10
4.2	Источник опорного напряжения.....	13
4.3	Управляющий усилитель.....	15
4.4	Токовые выходы	15
4.5	Цифровые входы	17
4.6	Энергопотребление микросхемы.....	18
5	Указания по применению и эксплуатации	18
5.1	Различные виды подключения выходных цепей	19
5.1.1	Дифференциальное подключение с помощью трансформатора.....	19
5.1.2	Дифференциальное подключение с помощью операционного усилителя.....	20
5.1.3	Подключение с несимметричным небуферизированным выходом напряжения.....	21
5.1.4	Подключение с несимметричным буферизированным выходом напряжения.....	22
5.2	Временные диаграммы динамических параметров	23
5.3	Рекомендации по обеспечению питания, заземления и экранирования	23
6	Заключение	26
	Приложение А (обязательное)	27
	Лист регистрации изменений	29

1 Введение

Быстрое развитие цифровой техники и цифровых методов обработки сигналов определяет современные тенденции в разработке разнообразных устройств и приборов, при этом значительная роль принадлежит аналого-цифровому и цифро-аналоговому преобразованию. Оно широко используется во всех областях радиоэлектроники, в различной измерительной и контрольной аппаратуре, системах связи, радиовещании и телевидении.

Цифро-аналоговые преобразователи (ЦАП) предназначены для преобразования сигнала, определенного, как правило, в виде двоичного кода, в напряжение или ток, пропорциональные значению цифрового кода.

Настоящее руководство пользователя предназначено для изучения интегральных микросхем 1273ПА7Т, содержит описание принципа работы, технические характеристики и другие сведения, необходимые для обеспечения полного использования технических возможностей микросхем.

Разработанные в ходе ОКР микросхемы ЦАП позволят уменьшить вес аппаратуры, обеспечить требуемые показатели по надежности и сроку службы.

2 Назначение и основные технические характеристики микросхем 1273ПА7Т

1273ПА7Т – интегральная микросхема 14-разрядного параллельного цифро-аналогового преобразователя на источниках тока.

Микросхема имеет параллельный интерфейс, встроенный источник опорного напряжения и дифференциальный токовый выход.

Основной областью применения микросхем 1273ПА7Т является одно-канальное и многоканальное передающее коммуникационное оборудование, использующее цифровую модуляцию. К нему относятся как беспроводные передающие системы базовых станций сотовой связи, так и кабельные передатчики, модемы и другое оборудование.

2.1 Архитектурные характеристики микросхем

Характеристики микросхемы ЦАП:

- напряжение питания аналоговой части микросхемы $(3,3 \pm 0,3)$ В;
- напряжение питания цифровой части микросхемы $(3,3 \pm 0,3)$ В;
- напряжение внутреннего источника опорного напряжения 1,2 В;
- максимальная частота обновления выходных данных 210 МГц;
- максимальная частота обновления входных данных 210 МГц;
- интерфейс параллельный;
- время установления (0,1 %) равно 0,011 мкс;
- интегральная нелинейность (типовое значение) $\pm 0,8$ ЕМР;
- дифференциальная нелинейность (типовое значение) $\pm 0,5$ ЕМР;
- 14-бит разрешение (16 384 значений выходного тока);
- дифференциальные токовые выходы: максимум тока от 2 до 20 мА;
- режим пониженного потребления: 15 мВт при 3,3 В;
- срабатывающие по фронту тактового сигнала входные триггеры-защелки;
- диапазон температур окружающей среды: от минус 60 до плюс 85 °С;
- потребляемая мощность: 160 мВт при 3,6 В.

2.2 Конструктивные характеристики микросхем

Микросхема выполнена в 28-выводном металлокерамическом корпусе 4119.28-1.

Масса микросхемы должна быть не более 3 г.

Условное графическое обозначение микросхемы приведено на рисунке 2.1.

Функциональное назначение выводов приведено в таблице 2.1.

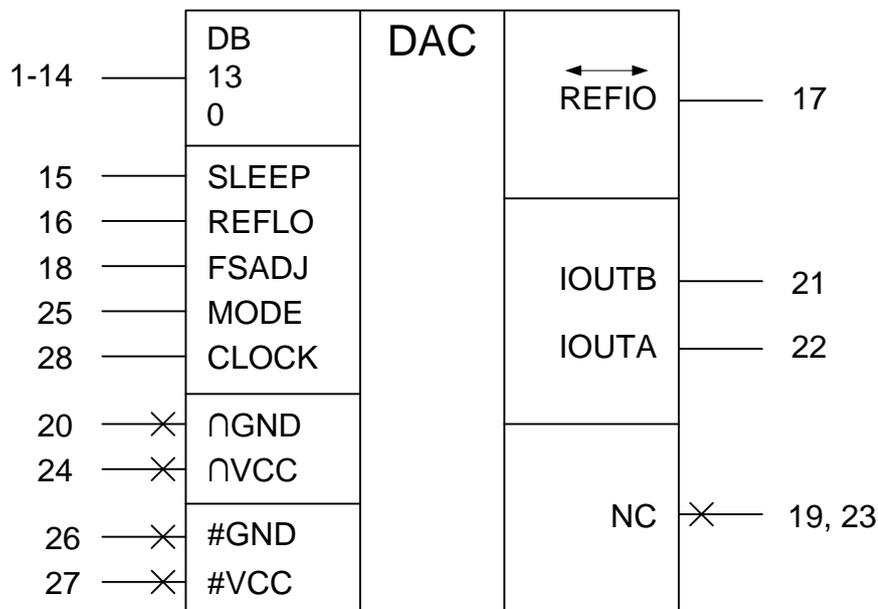


Рисунок 2.1 – Условное графическое обозначение ИМС 1273ПА7Т

Таблица 2.1 – Функциональное назначение выводов микросхемы 1273ПА7Т

Номер вывода	Обозначение вывода	Функциональное назначение вывода	Тип вывода
1	DB13	Старший значащий бит входных данных (MSB)	I
2–13	DB12–DB1	Биты данных 12–1	I
14	DB0	Младший значащий бит входных данных (LSB)	I
15	SLEEP	Вход включения режима низкого потребления энергии	I
16	REFLO	Вход управления внутренним ИОН (подключается к лГND, когда используется внутреннее опорное напряжение 1,2 В)	I
17	REFIO	Вход/выход ИОН	I/O
18	FSADJ	Вход установки тока полной шкалы	I
21	IOUТВ	Дополнительный токовый выход ЦАП	O
22	IOUТA	Прямой токовый выход ЦАП	O
20	лГND	Общий вывод аналоговой части микросхемы	–
24	лVCC	Вывод питания аналоговой части микросхемы	–
25	MODE	Выбор формата входных данных	I
26	#GND	Общий вывод цифровой части микросхемы	–
27	#VCC	Вывод питания цифровой части микросхемы	–
28	CLOCK	Тактовый вход	I
19, 23	NC	Выводы не задействованы	–

Примечание – В графе «Тип вывода»: I – вход, O – выход, I/O – вход/выход.

2.3 Электрические характеристики микросхем

Электрические характеристики микросхем 1273ПА7Т при приемке и поставке приведены в таблице 2.2.

Значения предельно-допустимых электрических режимов эксплуатации в диапазоне рабочих температур приведены в таблице 2.3.

Термины, определения, сокращения и буквенные обозначения параметров – по ОСТ В 11 0998-99, ОСТ 11 0583-88, ГОСТ 17021-88 и ГОСТ 19480-89.

Термины, определения и буквенные обозначения параметров, неустановленные действующими стандартами, представлены в таблице А.1 приложения А.

Таблица 2.2 – Значения электрических параметров микросхем 1273ПА7Т при приемке и поставке

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °С
		не менее	не более	
1	2	3	4	5
1 Выходное опорное напряжение на выводе REFIO, В $U_{\text{nvcc}} = 3,6 \text{ В}$, $U_{\text{\#vcc}} = 3,6 \text{ В}$, $I_{\text{outfs}} = 20 \text{ мА}$	U_{REFIO}	1,14	1,26	-60 ± 3 25 ± 10 85 ± 3
2 Входной ток низкого уровня на входах, мкА $U_{\text{nvcc}} = 3,6 \text{ В}$, $U_{\text{\#vcc}} = 3,6 \text{ В}$, $I_{\text{outfs}} = 20 \text{ мА}$	SLEEP, REFLO, MODE DB13–DB0, CLOCK	-25	–	
		-10	–	
3 Входной ток высокого уровня на входах, мкА $U_{\text{nvcc}} = 3,6 \text{ В}$, $U_{\text{\#vcc}} = 3,6 \text{ В}$, $I_{\text{outfs}} = 20 \text{ мА}$	SLEEP, REFLO, MODE DB13–DB0, CLOCK	–	25	
		–	10	
4 Динамический ток потребления по выводу VCC , мА $U_{\text{nvcc}} = 3,6 \text{ В}$, $U_{\text{\#vcc}} = 3,6 \text{ В}$, $I_{\text{outfs}} = 20 \text{ мА}$, $f_{\text{IN}} = 25 \text{ МГц}$	I_{onvcc}	–	40	
5 Динамический ток потребления по выводу \#VCC , мА $U_{\text{nvcc}} = 3,6 \text{ В}$, $U_{\text{\#vcc}} = 3,6 \text{ В}$, $I_{\text{outfs}} = 20 \text{ мА}$, $f_{\text{IN}} = 25 \text{ МГц}$	$I_{\text{on\#vcc}}$	–	10	

Окончание таблицы 2.2

1	2	3	4	5	
6 Интегральная нелинейность, ЕМР $U_{\text{nvcc}} = 3,0 \text{ В}$, $U_{\text{\#vcc}} = 3,0 \text{ В}$, $I_{\text{outfs}} = 20 \text{ мА}$	E_L	- 5	5	-60 ± 3 25 ± 10 85 ± 3	
7 Дифференциальная нелинейность, ЕМР $U_{\text{nvcc}} = 3,0 \text{ В}$, $U_{\text{\#vcc}} = 3,0 \text{ В}$, $I_{\text{outfs}} = 20 \text{ мА}$	E_{LD}	- 3	3		
8 Погрешность коэффициента усиления, % от полной шкалы $U_{\text{nvcc}} = 3,6 \text{ В}$, $U_{\text{\#vcc}} = 3,6 \text{ В}$, $I_{\text{outfs}} = 20 \text{ мА}$	GE	- 0,5	0,5		
9 Погрешность смещения, % от полной шкалы $U_{\text{nvcc}} = 3,6 \text{ В}$, $U_{\text{\#vcc}} = 3,6 \text{ В}$, $I_{\text{outfs}} = 20 \text{ мА}$	OE	- 0,02	0,02		
10 Общие гармонические искажения, дБ $U_{\text{nvcc}} = 3,6 \text{ В}$, $U_{\text{\#vcc}} = 3,6 \text{ В}$, $I_{\text{outfs}} = 20 \text{ мА}$, $f_{\text{in}} = 25 \text{ МГц}$, $f_{\text{out}} = 1 \text{ МГц}$	THD	-	- 77		
11 Выходной шум, $\text{рА}/\sqrt{\text{Hz}}$ $U_{\text{nvcc}} = 3,5 \text{ В}$, $U_{\text{\#vcc}} = 3,5 \text{ В}$, $I_{\text{outfs}} = 20 \text{ мА}$	ON	-	80		
12 Функциональный контроль $U_{\text{nvcc}} = (3,0; 3,6) \text{ В}$, $U_{\text{\#vcc}} = (3,0; 3,6) \text{ В}$, $f_{\text{in}} = 0,01 \text{ МГц}$	ΦK	-	-		
13 Время переключения на выходах I_{OUTA} , I_{OUTB} , нс время спада время нарастания $U_{\text{nvcc}} = 3,0 \text{ В}$, $U_{\text{\#vcc}} = 3,0 \text{ В}$, $I_{\text{outfs}} = 20 \text{ мА}$, $f_{\text{in}} = 10 \text{ МГц}$	t_f t_r	- -	3 3		
<p>Примечания</p> <p>1 Параметры I_{IL}, I_{IH}, E_L, E_{LD}, GE, OE при температуре минус 60 °С не измеряются, а гарантируются нормами при температуре (25 ± 10) °С.</p> <p>2 Параметры времени переключения на выходах I_{OUTA}, I_{OUTB} (время спада t_f, время нарастания t_r) гарантируют обеспечение параметров f_c, t_{INMAX}, t_s.</p>					

Таблица 2.3 – Значения предельно-допустимых режимов эксплуатации микросхем в диапазоне рабочих температур от минус 60 до 85 °С

Наименование параметра режима, единица измерения	Буквенное обозначение	Предельно- допустимый режим		Предельный режим	
		не менее	не более	не менее	не более
1 Напряжение питания цифровой части микросхемы, В	$U_{\#VCC}$	3,0	3,6	-0,3	7,0
2 Напряжение питания аналоговой части микросхемы, В	$U_{\#VCC}$	3,0	3,6	-0,3	7,0
3 Входное напряжение высокого уровня на входах DB13–DB0, SLEEP, REFLO, MODE, CLOCK, В	U_{IH}	2,1	$U_{\#VCC}$	–	$U_{\#VCC} + 0,3$
4 Входное напряжение низкого уровня на входах DB13–DB0, SLEEP, REFLO, MODE, CLOCK, В	U_{IL}	0	0,9	-0,3	–
5 Диапазон выходных напряжений, В	ΔU_{OCR}	-1	1,25	–	–
6 Выходной ток по выводу REFIO, мкА	I_{REFIO}	–	0,1	–	–
7 Выходной ток полной шкалы, мА	I_{OUTFS}	2	20	–	–
8 Длительность фронта и длительность спада входных сигналов, нс	t_{LH}	–	500*	–	–
	t_{HL}	–	500*	–	–
<p>* При эксплуатации микросхем в режимах, превышающих предельно-допустимые, значения динамических параметров не гарантируются.</p>					

3 Общая характеристика микросхем

1273ПА7Т – интегральная микросхема 14-разрядного параллельного цифро-аналогового преобразователя на источниках тока.

ЦАП имеет параллельный интерфейс, встроенный источник опорного напряжения и дифференциальный токовый выход. Выходной ток полной шкалы может регулироваться от 2 до 20 мА без ухудшения параметров. Токовый выход может использоваться в несимметричном или дифференциальном включении.

Цифро-аналоговое преобразование осуществляется суммированием токов внутренних стабилизированных источников тока. Источники тока выполнены на р-канальных транзисторах, образующих матрицу источников токов. Выходные противофазные вытекающие токи формируются с помощью дифференциальных токовых переключателей, выходы которых объединены в две выходные шины, а входы каждого соединяются с отдельным источником тока матрицы.

Матрица источников тока содержит 31 одинаковый источник старших токов, определяющих 5 старших разрядов, 15 одинаковых источников тока средних разрядов, определяющих 4 средних разряда, и формирователь пяти двоично-взвешенных токов младших разрядов.

Номинальное значение токов матрицы задается с помощью опорного источника тока, представляющего собой преобразователь напряжение-ток. В качестве токозадающего элемента используется внешний резистор. На токозадающем резисторе падает напряжение, равное опорному, и задается опорный ток, равный U_{REFIO}/R_{REF} .

Дифференциальные токовые переключатели выполнены на р-канальных транзисторах. Для уменьшения выбросов выходного тока управляющие переключателями сигналы имеют уровни меньше, чем U_{OVCC} .

Входной цифровой код запоминается в линейке триггеров-защелок. Дешифратор двоичного кода в линейный позиционный код выполнен на комбинационной логике.

4 Описание устройства микросхем

4.1 Структура ЦАП

Микросхема содержит следующие функциональные блоки (см. рисунок 4.1):

- источник опорного напряжения (ИОН);
- управляющий усилитель (УУ);
- матрицу источников тока;
- переключатели тока;
- триггеры-защелки.

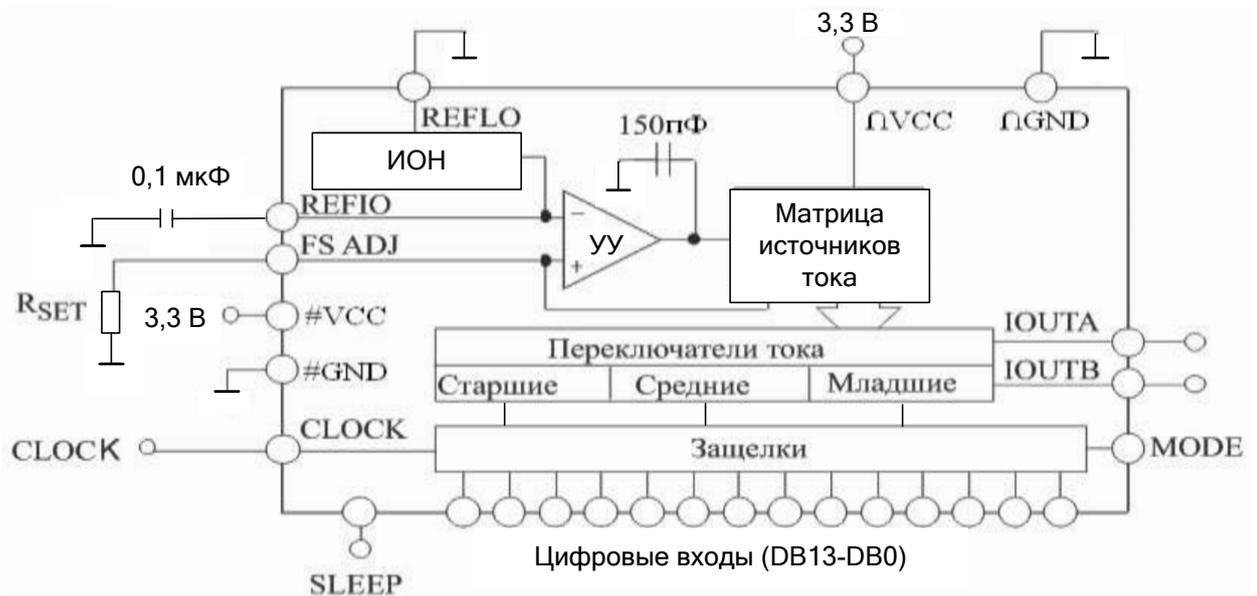


Рисунок 4.1 – Структурная схема микросхемы 1273ПА7Т

Выводы питания

Микросхема имеет независимые выводы для питания аналоговых и цифровых блоков. Для питания аналоговых блоков используются выводы Ω VCC и Ω GND. Для питания цифровых блоков используются выводы #VCC и #GND. Обычно напряжение питания цифровых и аналоговых блоков одинаково и может находиться в диапазоне от 3,0 до 3,6 В.

Цифровые входы

Входной код подается на цифровые входы DB13-DB0. По положительному фронту тактового сигнала на входе CLOCK входной код записывается в триггеры-защелки и хранится в них до приема следующего кода. Микросхема обеспечивает частоту обновления данных в триггерах до 210 МГц.

Источник опорного напряжения

Микросхема может работать либо от внутреннего источника опорного напряжения ИОН либо от внешнего источника. При работе от внутреннего источника на вход REFLO подается низкий уровень напряжения U_{NGND} . Выходное напряжение внутреннего источника выдается на выход REFIO с нагрузочной способностью не более 100 нА. При работе от внешнего источника на вход REFLO подается высокий уровень напряжения U_{NVCC} , напряжение внешнего источника прикладывается к выводу REFIO.

Управляющий усилитель

Управляющий усилитель позволяет регулировать выходной ток полной шкалы I_{OUTFS} в диапазоне от 2 до 20 мА. Для установки тока полной шкалы используется внешний регулировочный резистор R_{SET} , подключаемый между выводами FSADJ и NGND . При величине сопротивления резистора 2 кОм обеспечивается максимальный ток полной шкалы 20 мА, при сопротивлении 20 кОм – минимальный ток 2 мА. Амплитудно-частотная характеристика (АХЧ) усилителя корректируется внутренней емкостью 150 пФ.

Ток полной шкалы I_{OUTFS} является функцией опорного напряжения и сопротивления внешнего резистора:

$$I_{\text{OUTFS}} = 32 \cdot I_{\text{REFIO}}, \quad (1)$$

где

$$I_{\text{REFIO}} = U_{\text{REFIO}}/R_{\text{SET}}. \quad (2)$$

Токовые выходы

Цифро-аналоговый преобразователь имеет комплементарные токовые выходы IOUTA и IOUTB. Сумма токов на выходах ($I_{\text{OUTA}}+I_{\text{OUTB}}$) равна

току полной шкалы I_{OUTFS} . Токи вытекают из выходов во внешнюю нагрузку, подключаемую к общему выводу $\cap GND$.

Ток выхода I_{OUTA} практически равен I_{OUTFS} , когда все биты входных данных установлены в состояние «1» (т. е код ЦАП =16383), в то время как на выходе I_{OUTB} нет тока. Ток выходов является функцией входного кода и тока полной шкалы (см. таблицу А.1 в приложении А).

Токовые выходы обычно подключаются напрямую к нагрузочным сопротивлениям или нагружаются дифференциально на трансформатор. Если требуется соединение по постоянному току, выходы I_{OUTA} и I_{OUTB} должны быть напрямую подключены к правильно подобранным нагрузочным сопротивлениям R_{LOADA} , R_{LOADB} , подключаемым вторым выводом к выводу аналоговой земли $\cap GND$. В качестве нагрузки может использоваться кабель с сопротивлением 50 Ом или 75 Ом. Напряжения несимметричного выхода I_{OUTA} и I_{OUTB} соответственно рассчитываются:

$$U_{OUTA} = I_{OUTA} \cdot R_{LOADA}, \quad (3)$$

$$U_{OUTB} = I_{OUTB} \cdot R_{LOADB}. \quad (4)$$

Напряжения U_{OUTA} и U_{OUTB} во всем диапазоне выходных токов должны быть в пределах от минус 1,0 до 1,25 В.

Дифференциальное выходное напряжение U_{DIFF} определяется разностью токов I_{OUTA} и I_{OUTB} , соответственно:

$$U_{DIFF} = (I_{OUTA} - I_{OUTB}) \cdot R_{LOAD}, \quad (5)$$

где $R_{LOAD} = R_{LOADA} = R_{LOADB}$.

Заменив значения I_{OUTA} , I_{OUTB} и U_{DIFF} , получаем следующее выражение:

$$U_{DIFF} = \{(2\text{ЦАП КОД} - 16383)/16384\} \cdot (32R_{LOAD}/R_{SET}) \cdot U_{REFIO}. \quad (6)$$

Последние два равенства (5), (6) показывают преимущества применения микросхемы в дифференциальном включении выходов. Во-первых, это помогает ликвидировать синфазные помехи, возникающие из-за шума I_{OUTA} и I_{OUTB} , искажений и синфазных отклонений токов. Во-вторых, обеспечивается удвоенное выходное напряжение U_{DIFF} по сравнению с напряжениями несимметричного выхода U_{OUTA} и U_{OUTB} , таким образом обеспечивается двойная мощность сигнала в нагрузке.

Улучшение температурного дрейфа обеспечивается для несимметричных U_{OUTA} и U_{OUTB} и дифференциальных U_{DIFF} выходов посредством подбора резисторов R_{LOAD} , R_{SET} .

Установка выходных токов

Установку выходных токов обеспечивают переключатели тока. Необходимый набор токов выдается матрицей источников тока. При этом выходные токи матрицы разделены на три группы: старшие, средние и младшие.

Старшие токи (32 тока) равны опорному току I_{REFIO} . Один старший ток выдается на выход FSADJ, остальные (31 ток) поступают на переключатели тока. Подключение старших токов к выходам IOUTA, IOUTB определяется состоянием входов DB13 – DB9.

Средние токи (15 токов) равны $I_{REFIO}/16$. Подключение средних токов к выходам IOUTA, IOUTB определяется состоянием входов DB8 – DB5.

Младшие токи (5 токов) равны соответственно $I_{REFIO}/32$, $I_{REFIO}/64$, $I_{REFIO}/128$, $I_{REFIO}/256$ и $I_{REFIO}/512$. Подключение младших токов к выходам IOUTA, IOUTB определяется состоянием входов DB4 – DB0.

4.2 Источник опорного напряжения

Микросхема 1273ПА7Т имеет встроенный источник опорного напряжения. Выходное напряжение внутреннего источника выдается на выход REFIO с нагрузочной способностью не более 100 нА.

Вывод REFIO является входом/выходом в зависимости от того, какой источник опорного напряжения подключен: внутренний или внешний.

Для использования внутреннего источника опорного напряжения необходимо подключить вывод REFIO к выводу АСОМ через внешний керамический конденсатор емкостью 0,1 мкФ или более и подключить вывод REFLO к выводу АСОМ через сопротивление менее 5 Ом, как показано на рис. 4.2.

Если требуется использовать внутреннее опорное напряжение микросхемы для других микросхем, к выводу REFIO необходимо подключить буфер, имеющий входной ток не более 100 нА.

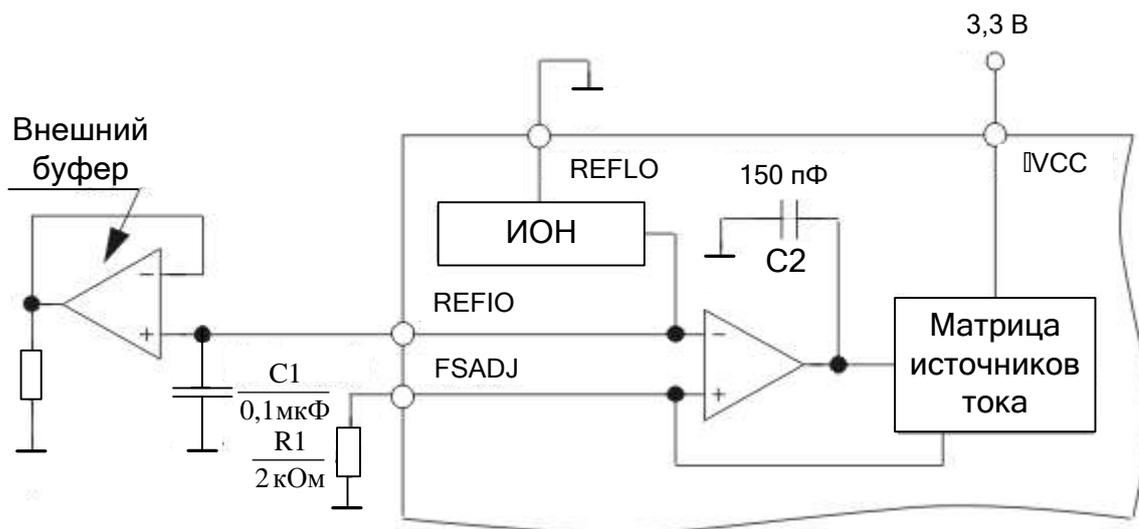


Рисунок 4.2 – Работа с внутренним источником опорного напряжения

Допустимо использование внешнего источника опорного напряжения, как показано на рисунке 4.3, с низким выходным сопротивлением для исключения влияния внутреннего источника.

Обратите внимание, что компенсационный конденсатор 0,1 мкФ не требуется, поскольку внутренний опорный сигнал игнорируется, а относительно высокий входной импеданс REFIO сводит к минимуму любую нагрузку на внешний опорный сигнал.

Внешний источник опорного напряжения может обеспечить большую точность, а изменением его напряжения можно регулировать ток полной шкалы ЦАП.

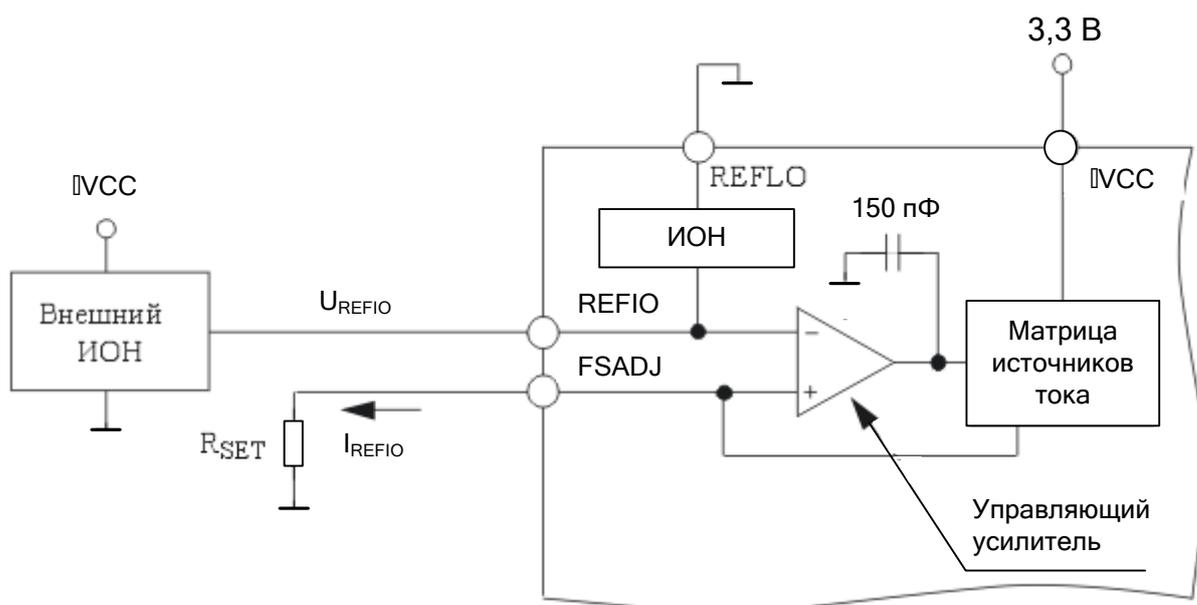


Рисунок 4.3 – Работа с внешним источником опорного напряжения

4.3 Управляющий усилитель

Микросхема 1273ПА7Т содержит управляющий усилитель, который служит для регулировки выходного тока I_{OUTFS} . Управляющий усилитель используется как преобразователь напряжение-ток, его выходной ток I_{REFIO} определяется значением опорного напряжения U_{REFIO} и сопротивлением внешнего резистора R_{SET} по формуле (2).

Управляющий усилитель установкой I_{REFIO} от 62,5 до 625 мкА обеспечивает широкий подстраиваемый диапазон тока полной шкалы I_{OUTFS} от 2 до 20 мА.

4.4 Токовые выходы

Микросхема 1273ПА7Т имеет два токовых выхода I_{OUTA} и I_{OUTB} , которые могут включаться в схеме как на отдельные нагрузки, так и на дифференциальную нагрузку. Дифференциальное напряжение U_{DIFF} , формируемое на нагрузках R_{LOAD} , образуется между U_{OUTA} и U_{OUTB} и может быть преобразовано в однополярное напряжение через трансформатор или дифференциальный усилитель.

Выходное сопротивление токовых выходов можно представить как эквивалент параллельного соединения (PMOS) ключей с типовым сопротивлением 50 кОм и емкостью 5 пФ.

Токи выходов I_{OUTA} и I_{OUTB} поддерживают свое значение в диапазоне напряжений на этих выходах от минус 1,0 до плюс 1,25 В.

Диапазон выходных напряжений на выходах стабилизированного тока I_{OUTA} и I_{OUTB} в положительной области незначительно зависит от тока полной шкалы I_{OUTFS} . Он ухудшается незначительно от его номинального плюс 1,25 В для $I_{OUTFS} = 20$ мА до плюс 1,0 В для $I_{OUTFS} = 2$ мА. Для оптимальной линейности токов I_{OUTA} и/или I_{OUTB} необходимо использовать на выходе микросхемы преобразователь ток-напряжение, что позволяет сохранять неизменным выходное сопротивление. Включение микросхемы с пониженным перепадом напряжения на выходах I_{OUTA} и I_{OUTB} в дифференциальном или в несимметричном включении снижает зависимость сигнала от выходного сопротивления, таким образом улучшаются характеристики сигнала.

Значительное улучшение характеристик искажений и шумов реализуется дифференциальным включением нагрузки. Оптимальные искажения достигаются когда максимальный размах сигнала на выходах I_{OUTA} и I_{OUTB} не превышает 0,5 В.

Шумовые характеристики и характеристики искажений слабо зависят от цифрового и аналогового питания, так же, как и от тока полной шкалы I_{OUTFS} . При аналоговом напряжении питания плюс 3 В обеспечивается максимальный уровень тока источника тока и дифференциальных ключей и обеспечивается улучшение коэффициента нелинейных искажений. Несмотря на то, что максимальный выходной ток можно установить в пределах от 2 до 20 мА, при его значении 20 мА обеспечиваются наилучшие характеристики шума и характеристики искажений. На характеристики шума влияют напряжение цифрового питания $U_{\#VCC}$, выходная частота сигнала и тактовая частота.

Оптимальные условия для эксплуатации микросхемы при наилучших её характеристиках:

- дифференциальное включение токовых выходов;
- размах положительного напряжения на выводах I_{OUTA} и I_{OUTB} ограничен до плюс 0,5 В;
- выходной ток полной шкалы I_{OUTFS} равен 20 мА;
- напряжение аналогового питания микросхемы от плюс 3,0 до плюс 3,3 В;

- напряжение цифрового питания микросхемы от плюс 3,0 до плюс 3,3 В.

4.5 Цифровые входы

Цифровые входы микросхемы 1273ПА7Т состоят из 14 входов данных и входа тактового сигнала. Шина входа данных имеет 14 разрядов, где DB13 (MSB) – старший разряд, а DB0 (LSB) – младший. На выходе IOUTA будет максимальный ток при условии, что на входе шины данных все разряды равны логической «1», при этом на выходе IOUTB будет тоже нулевой ток. Входные пороги включения цифровых входов равны приблизительно половине цифрового напряжения питания $U_{\#VCC}/2 \pm 20\%$. Внутренние цепи микросхем способны функционировать при напряжении цифрового питания в пределах от 3,0 до 3,6 В. Как результат, цифровые входы могут управляться уровнями ТТЛ, если $U_{\#VCC}$ равно максимально возможному напряжению ТТЛ $U_{OH(max)}$. Напряжение $U_{\#VCC}$ от 3 до 3,3 В обеспечит нормальную работу с большинством элементов семейства ТТЛ. На рисунке 4.4 приведен эквивалент входной цепи цифровых входов и тактового сигнала.

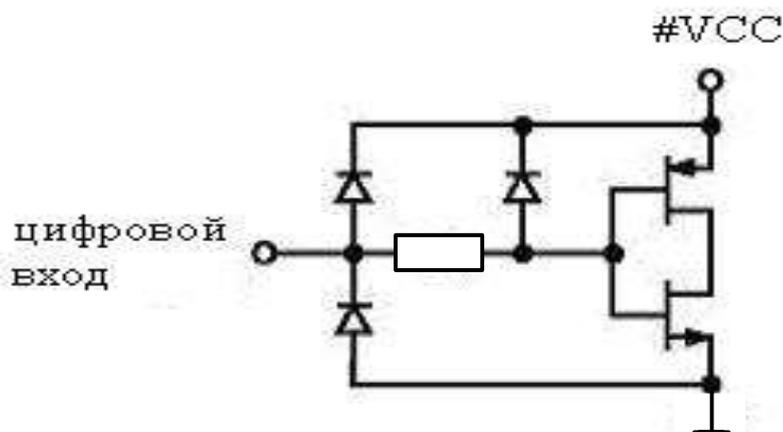


Рисунок 4.4 – Эквивалент цифрового входа

Так как максимальная частота обновления выходных данных микросхемы равна 210 МГц, предъявляются высокие требования к форме тактового и входных сигналов.

Шины цифровых сигналов (разводка) должны быть как можно короче и одинаковой длины для избежания разной задержки распространения сигнала. Линия связи между цифровыми входами микросхемы и управляющими выходами должна иметь низкое сопротивление от 20 до 200 Ом.

Источник внешнего тактового сигнала должен обеспечивать короткие фронты тактового сигнала. Тактовая частота может иметь форму синусоиды, которая центрируется относительно цифрового уровня ($U_{\#VCC}/2$) и достигает минимального и максимального логического уровня.

4.6 Энергопотребление микросхемы

Потребляемая микросхемой мощность зависит от нескольких факторов:

- величины напряжения питания;
- величины тока полной шкалы I_{OUTFS} ;
- частоты тактового сигнала;
- восстановленной формы цифрового сигнала.

Для снижения потребляемой мощности рекомендуется работать при напряжении питания 3,0 В, токе полной шкалы 2 мА и возможно более низких частотах тактирования и цифрового сигнала.

Микросхемы имеют режим пониженного энергопотребления, в котором отключаются выходные ключи, а ток потребления по выводу аналогового питания снижается до 8,5 мА и менее. При этом токи выходов I_{OUTA} и I_{OUTB} становятся равными нулю. Этот режим включается подачей на вход SLEEP логической «1».

На входе SLEEP имеется внутренний резистор сопротивлением 20 кОм, подключенный к общему выводу. Если вход SLEEP не подключен или на него подан логический «0» – микросхема остается в рабочем режиме.

5 Указания по применению и эксплуатации

Микросхемы должны использоваться в соответствии с указаниями по применению и эксплуатации микросхем по ОСТ В 11 0998-99, АЕЯР.431320.677ТУ с дополнениями и уточнениями, приведенными в настоящем разделе.

5.1 Различные виды подключения выходных цепей

Этот подраздел иллюстрирует некоторые типичные подключения микросхем. Если нет никаких оговорок, то считается, что ток полной шкалы равен 20 мА. Для применений, требующих оптимальных динамических характеристик, предлагается схема дифференциального включения выходов. По такой схеме включения нагрузкой может служить высокочастотный трансформатор или операционный усилитель. Трансформаторную нагрузку лучше использовать в схеме со связью по переменному току, а операционный усилитель – в связях по постоянному току, где требуется биполярный выход, усиление сигнала и/или сдвиг уровня сигнала. Несимметричный выход удобен в схемах, требующих однополярного выхода. Положительное выходное напряжение получается в результате подсоединения правильно подобранного резистора R_{LOAD} к выходу IOUTA (и/или IOUTB) и вывод $\cap GND$. Такое подсоединение может быть более удобным для однополярного напряжения питания, требующего связи по постоянному току. В качестве альтернативы усилитель может быть включён как преобразователь ток-напряжение, таким образом выходные токи микросхемы преобразуются в однополярное отрицательное напряжение. Такое включение создаёт наилучшую линейность по постоянному току.

Примечание – Выход IOUTA обеспечивает незначительно лучшие характеристики чем выход IOUTB.

5.1.1 Дифференциальное подключение с помощью трансформатора

Высокочастотный трансформатор (на феррите) может использоваться для получения из дифференциального выхода несимметричного выхода, как показано на рисунке 5.1. Выход трансформатора даёт оптимальные характеристики искажений выходного сигнала, если спектральные составляющие находятся в пределах полосы пропускания трансформатора. Трансформатор обеспечивает превосходное подавление синфазных искажений и шума в большом частотном диапазоне. Такая схема также обеспечивает гальваническую развязку. Трансформатор обеспечивает связь только по переменному току.

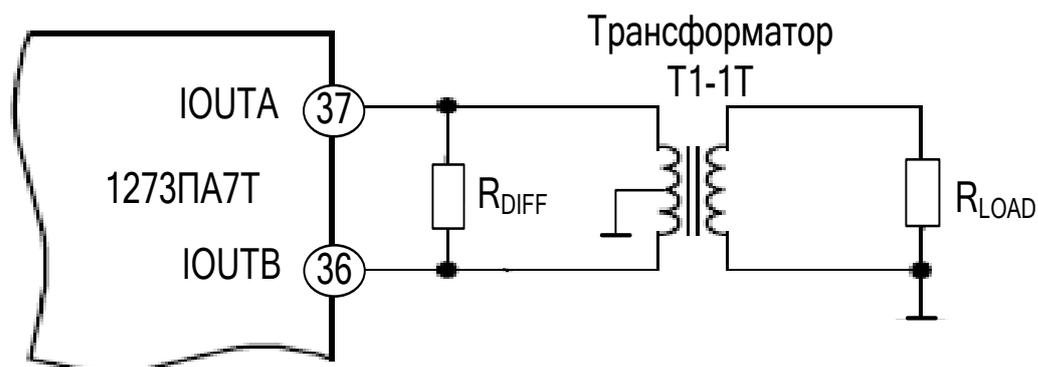
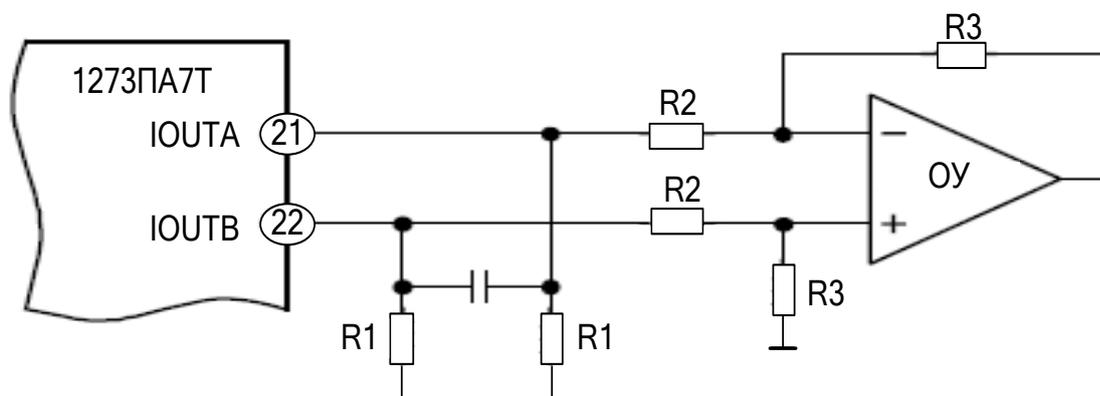


Рисунок 5.1 – Выходная развязка с использованием трансформатора

Центральный отвод первичной обмотки трансформатора должен быть подсоединен к выводу \cap GND, чтобы обеспечить путь для постоянного тока I_{OUTA} и для I_{OUTB} . Резистор R_{DIFF} используется, если вторичная обмотка подключается непосредственно на нагрузку R_{LOAD} , в качестве нагрузки может выступать пассивный восстанавливающий фильтр.

5.1.2 Дифференциальное подключение с помощью операционного усилителя

Операционный усилитель (ОУ) может также использоваться для получения из дифференциального выхода несимметричного выхода, как показано на рисунке 5.2. Дополнительный конденсатор образует НЧ фильтр и защищает от перегрузок вход операционного усилителя.

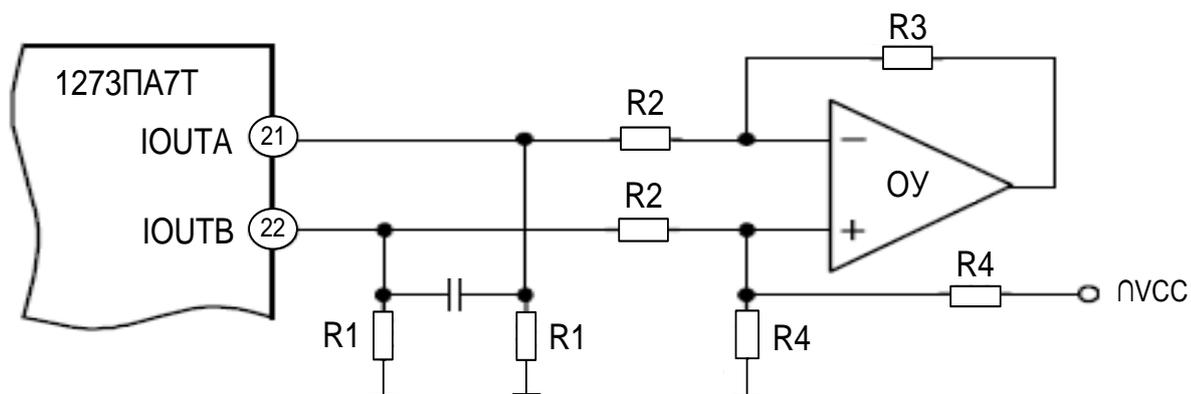


Резисторы: $R_1=25 \text{ Ом}$, $R_2=225 \text{ Ом}$, $R_3=500 \text{ Ом}$

Рисунок 5.2 – Дифференциальное подключение с помощью операционного усилителя

Ослабление синфазных сигналов такой схемы обычно обусловлено точным подбором резисторов. В приведенной схеме используется операционный усилитель, который в дополнение обеспечивает небольшое усиление сигнала. Усилитель включается по схеме двухполярного питания, так как амплитуда его выхода равна примерно $\pm 1,0$ В. Подбор резисторов для усиления выходного сигнала осуществляется с учетом максимального значения выходного тока.

В схеме на рисунке 5.3 приведена схема подключения со смещением уровня выходного сигнала, смещение необходимо при использовании однополярного источника питания.

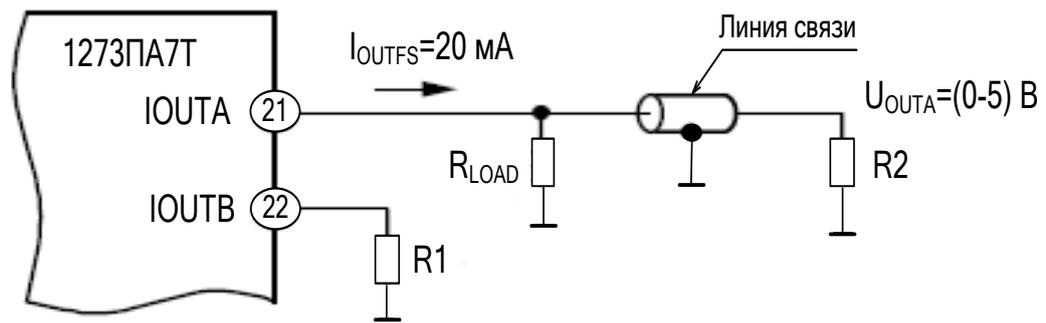


Резисторы: $R1=25$ Ом, $R2=225$ Ом, $R3=500$ Ом, $R4=1$ кОм

Рисунок 5.3 – Дифференциальное подключение с помощью операционного усилителя со смещением уровня выходного сигнала

5.1.3 Подключение с несимметричным небуферизированным выходом напряжения

На рисунке 5.4 приводится один из вариантов подключения микросхемы для получения напряжения на выходе от 0 до плюс 0,5 В. Для согласования с нагрузками можно варьировать значениями I_{OUTFS} и R_{LOAD} .



Резисторы: $R1=25 \text{ Ом}$, $R2, R_{LOAD}=50 \text{ Ом}$

Рисунок 5.4 – Подключение с несимметричным небуферизированным выходом напряжения

5.1.4 Подключение с несимметричным буферизированным выходом напряжения

Для оптимизации нелинейности (E_L) предлагается схема с несимметричным буферизированным выходом напряжения, изображенная на рисунке 5.5, в которой операционный усилитель выступает в роли преобразователя ток-напряжение. Такая конфигурация уменьшает нелинейность, а с повышением частоты преобразования искажения по переменному току зависят только от операционного усилителя $U1$. Операционный усилитель обеспечивает отрицательное однополярное выходное напряжение, максимальное значение напряжения на выходе равно $U_{OUT} = I_{OUTFS} \times R_{FB}$.

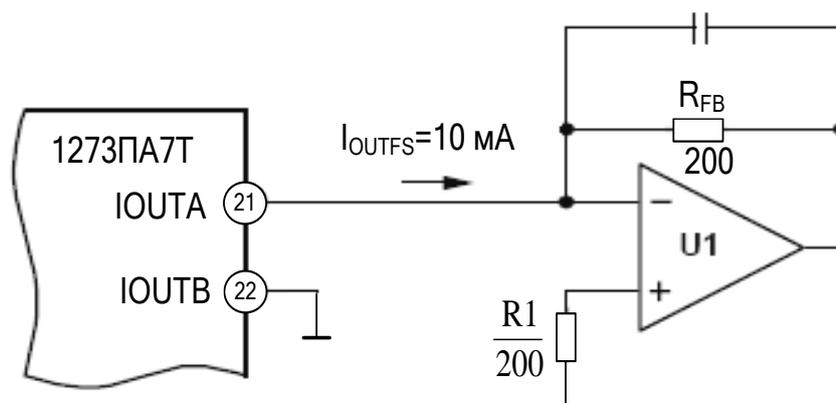
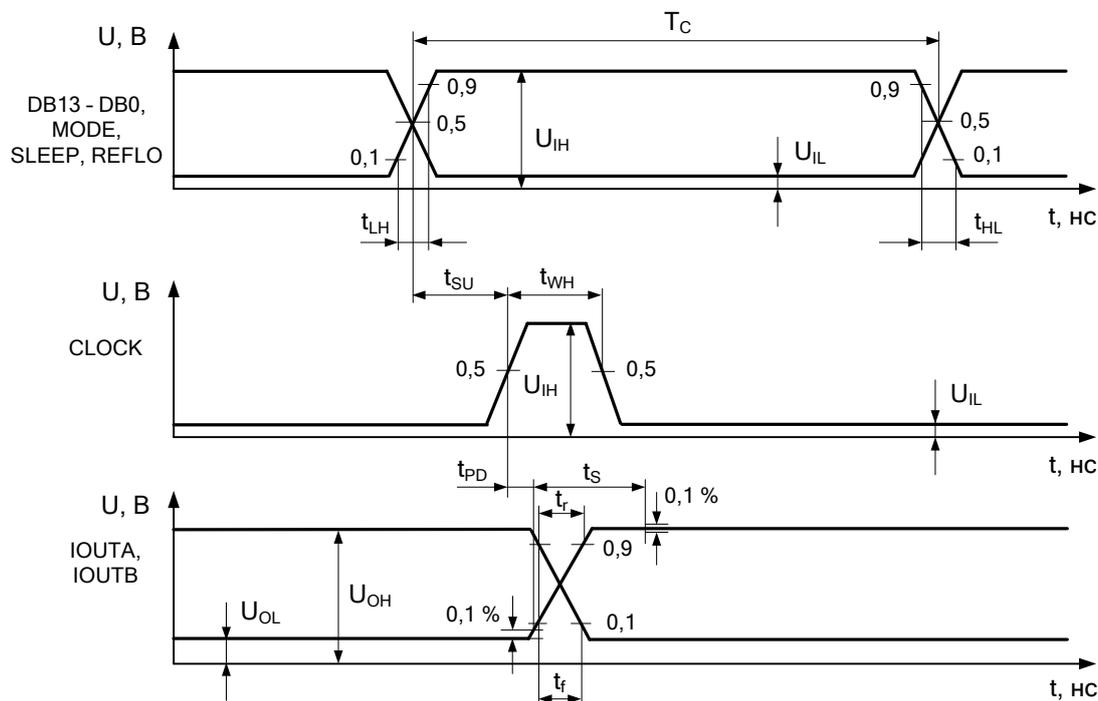


Рисунок 5.5 – Подключение с несимметричным буферизированным выходом напряжения

5.2 Временные диаграммы динамических параметров

Временные диаграммы динамических параметров микросхем 1273ПА7Т представлены на рисунке 5.6.



$$T_c = 40 \text{ нс};$$

$$t_{SU} = 10 \text{ нс}; t_{WH} = 10 \text{ нс};$$

$$t_s = 11 \text{ нс} - \text{время установления сигнала на выходах};$$

$$t_{PD} \leq 2,5 \text{ нс} - \text{время задержки переключения сигнала на выходах};$$

$$U_{IL} = 0 \text{ В}; U_{IH} = U_{\#VCC};$$

$t_{LH}, t_{HL} \leq 5 \text{ нс}$ – длительность фронтов входных сигналов на уровнях $0,1U_{IH}$ и $0,9U_{IH}$;

t_f – время спада, t_r – время нарастания выходного сигнала (время переключения на выходах);

$$U_{OL} \leq 0,1 \text{ В}; U_{OH} \geq 0,8 \text{ В}$$

Рисунок 5.6 – Временные диаграммы динамических параметров

5.3 Рекомендации по обеспечению питания, заземления и экранирования

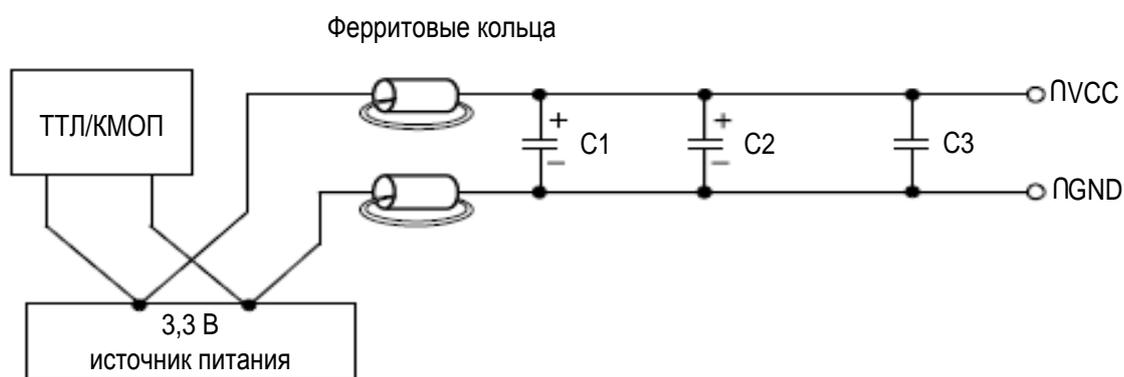
В системах, работающих на больших частотах с высокой производительностью, очень важную роль играет разводка платы. Необходимо правильно выбирать высокочастотные компоненты, размещение их на плате, оптимально производить разводку сигнальных шин, заземления и питания.

Правильное заземление и развязка должны стать главной задачей в высокоскоростных системах с высоким разрешением. В микросхеме для опти-

мизации управления, развязки аналогового и цифрового токов выводы аналоговой и цифровой земли и питания должны быть разделены.

В основном, развязка необходима между $\cap VCC$, $\cap GND$ и $\#VCC$, $\#GND$ непосредственно у выводов микросхемы, насколько это возможно.

Можно рекомендовать цепь аналогового питания, представленную на рисунке 5.7. Цепь состоит из дифференциального LC-фильтра с разделенными питающими напряжениями. Снижение шума может быть достигнуто применением электролитических, танталовых и керамических конденсаторов.



Конденсаторы: C1=100 мкФ – электролитический;
C2=(10–22) мкФ – танталовый;
C3=0,1 мкФ – керамический.

Рисунок 5.7 – Дифференциальный LC-фильтр для устройств с напряжением питания плюс 3,3 В

Достижение минимальных шумов по питанию необходимо для получения оптимальных характеристик ЦАП. Правильным размещением считается разделение цифровой и аналоговой части устройства полосой аналоговой земли.

Все контакты аналоговой части микросхемы, все аналоговые компоненты на плате должны подсоединяться непосредственно к плоскости аналоговой земли. Разводка платы должна быть сделана таким образом, чтобы шины земли не прерывали критические цепи прохождения сигнала. На цифровой части платы это относится к тактовым сигналам и цифровому входу. На аналоговой части платы это относится к сигналу опорного напряжения, токовым выходам и к цепи питания.

Рекомендуется также использование широких дорожек и шин в разводке цепей питания. Это играет двойную роль: первое – понижает сопротивле-

ние цепей питания, второе – обеспечивает дополнительную емкостную развязку с шиной земли. Очень важно, чтобы разводка делалась правильно, потому что микросхема чувствительна к внешним наводкам и скачкам напряжения. Рекомендуется, чтобы все соединения были короткими, настолько возможно, и физически близко располагались к микросхеме.

6 Заключение

В настоящем руководстве пользователя рассмотрены архитектура, функциональное построение и особенности применения микросхем 1273ПА7Т, которые представляют собой 14-разрядный цифро-аналоговый преобразователь.

Все значения электрических параметров микросхемы приведены в технических условиях АЕЯР.431320.677ТУ на изделие. Значения параметров, приведенные в данном техническом описании, являются справочными.

Настоящее руководство пользователя может служить практическим руководством по применению ЦАП для разработчиков систем на основе микросхем 1273ПА7Т.

Применение разработанных микросхем в системах цифровой обработки сигналов, встроенных цифровых системах управления, связи, в системах автоматизации технологических процессов, вычислительной технике, телекоммуникационной технике и т. д. позволит создавать более совершенные в техническом отношении и надежные в эксплуатации изделия.

Приложение А

(обязательное)

Таблица А.1 – Определения и буквенные обозначения параметров, не установленные действующими стандартами

Наименование параметра	Буквенное обозначение параметра	Определение параметра
1	2	3
Выходной ток полной шкалы	I_{OUTFS}	Ток, определяемый конечным значением входного кода
Погрешность смещения	OE	<p>Погрешность смещения ЦАП при значении входного кода, соответствующем нулевому значению тока номинальной характеристики преобразования в процентах от тока полной шкалы.</p> <p>Расчет OE производят по формулам</p> $OE(A) = (I_{OUTA} (0000h) / I_{OUTFS}) \cdot 100 \%, \quad (B.1)$ $OE(B) = (I_{OUTB} (3FFFh) / I_{OUTFS}) \cdot 100 \% \quad (B.2)$
Погрешность коэффициента усиления	GE	<p>Разность между идеальным выходным током полной шкалы I_{OUTFS} и фактическим максимальным значением функции передачи после вычитания погрешности преобразования ЦАП в начальной точке шкалы, в процентах от тока полной шкалы при использовании внутреннего источника опорного напряжения (ИОН).</p> <p>Расчет GE производят по формулам</p> $GE(A) = ((I_{OUTA} (3FFFh) - I_{OUTA} (0000h) - I_{OUTFS}) / I_{OUTFS}) \cdot 100 \%; \quad (B.3)$ $GE(B) = ((I_{OUTB} (0000h) - I_{OUTB} (3FFFh) - I_{OUTFS}) / I_{OUTFS}) \cdot 100 \% \quad (B.4)$
Выходной шум	ON	Отношение среднеквадратичного напряжения (тока) шума на выходе ЦАП в заданной полосе частот к квадратному корню из величины, равной заданной полосе частот

Окончание таблицы А.1

1	2	3
Общие гармонические искажения	THD	Отношение среднеквадратичного значения суммы амплитуд гармоник, исключая первую, к среднеквадратичному значению амплитуды основной составляющей выходного сигнала, выраженное в децибелах. Определяется по формуле: $\text{THD} = 10 \lg((V_2^2 + V_3^2 + \dots + V_i^2) / V_1^2), \quad (\text{Б.5})$ где $(V_2^2 + V_3^2 + \dots + V_i^2)$ – среднеквадратичное значение суммы амплитуд гармоник от второй до i-той; V_1^2 – среднеквадратичное значение амплитуды основной составляющей
Диапазон выходных напряжений	ΔU_{OCR}	Диапазон напряжений, при котором обеспечивается работоспособность ЦАП
Максимальная частота обновления выходных данных	f_c	Максимальная частота, при которой обеспечивается работоспособность ЦАП
Максимальная частота обновления входных данных	f_{INMAX}	Максимальная частота обновления входных данных
Частота обновления входных данных	f_{IN}	Частота обновления входных данных
Выходная частота ЦАП	f_{OUT}	Частота аналогового сигнала, формируемого ЦАП

