


# ОБЗОР ЛИНЕЙКИ НОВЫХ МИКРОКОНТРОЛЛЕРОВ НА АРХИТЕКТУРЕ RISC-V

 г. Воронеж, ул. Старых Большевиков, д. 5.

 Приемная: +7 (473) 226-20-35  
Отдел маркетинга и сбыта: +7 (473) 280-22-94





**K1921BG1T** – Двухъядерный 32-разрядный контроллер архитектуры RISC-V. Содержит энергонезависимую память объемом 4096 Кбайт. Частота работы до 204 МГц  
ADC, DAC, PWM, ACMP, TRNG, CRYPTO, HASH, CRC, QSPI, SPI, UART, I2C, I2S, LIN, CAN, CANFD, USB, Ethernet



**K1921BG3T** – Универсальный энергоэффективный 32-разрядный микроконтроллер архитектуры RISC-V с функциями управления двигателями. Содержит энергонезависимую память объемом 1 Мбайт. Частота работы до 120 МГц;  
ADC, DAC, PWM, CAP, QEP, ACMP, TRNG, CRYPTO, HASH, CRC, QSPI, SPI, UART, I2C, LIN, CAN, CANFD, USB, Ethernet

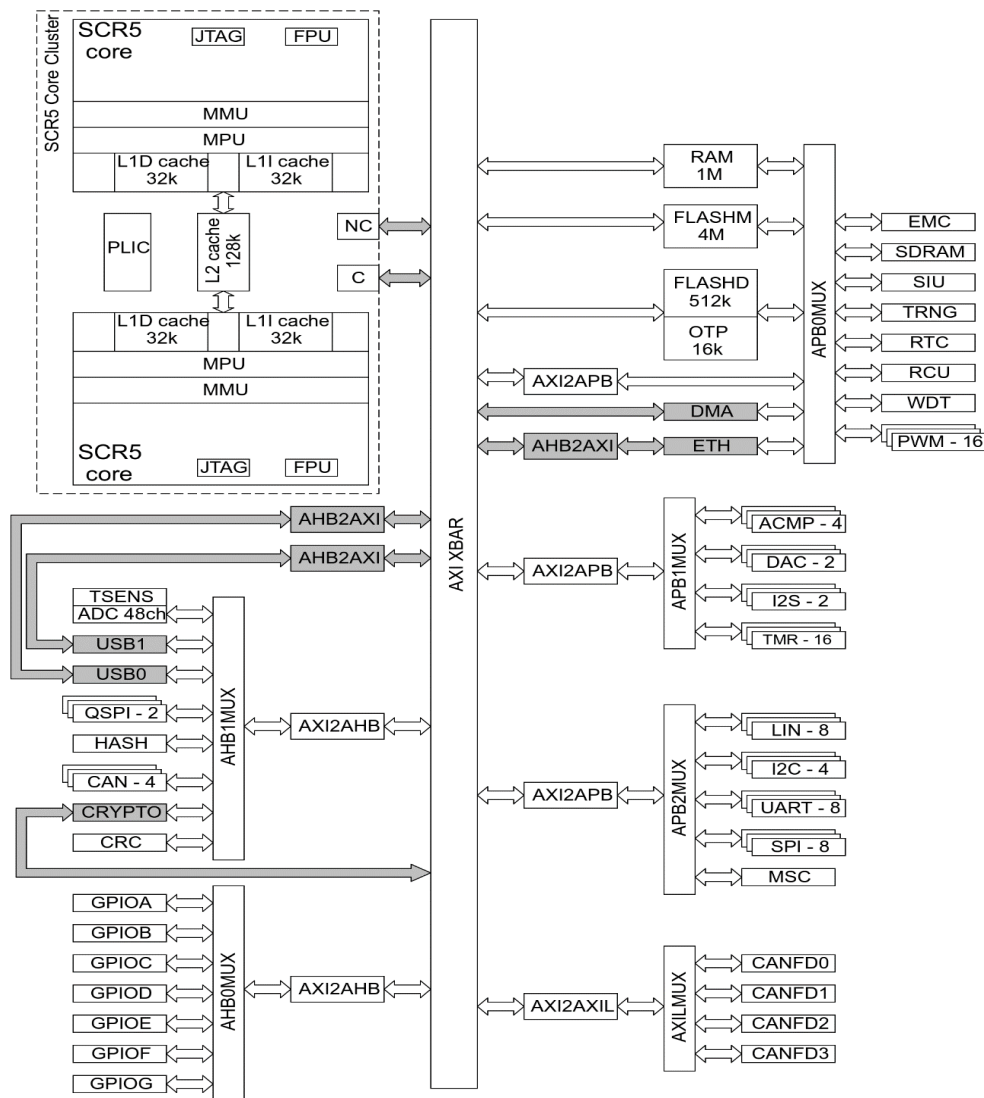


**K1921BG5T** – Универсальный малогабаритный 32-разрядный микроконтроллер архитектуры RISC-V с функциями управления электродвигателями. Содержит энергонезависимую память объемом 512 Кбайт. Частота работы до 100 МГц; ADC, PWM, CAP, QEP, SPI, UART, I2C, CAN



**K1921BG7T** – Маловыводной 32-разрядный микроконтроллер архитектуры RISC-V общего назначения. Содержит энергонезависимую память объемом 512 Кбайт. Частота работы до 100 МГц; ADC, DAC, SPI, UART, I2C, CAN

## СТРУКТУРНАЯ СХЕМА И СОСТАВ МИКРОКОНТРОЛЛЕРА



### Характеристики работы:

- Номинальное напряжение питания: 2,8 В – 3,3 В;
- Температурный диапазон: -40 – 105 °С;
- Частота ядра: до 204 МГц

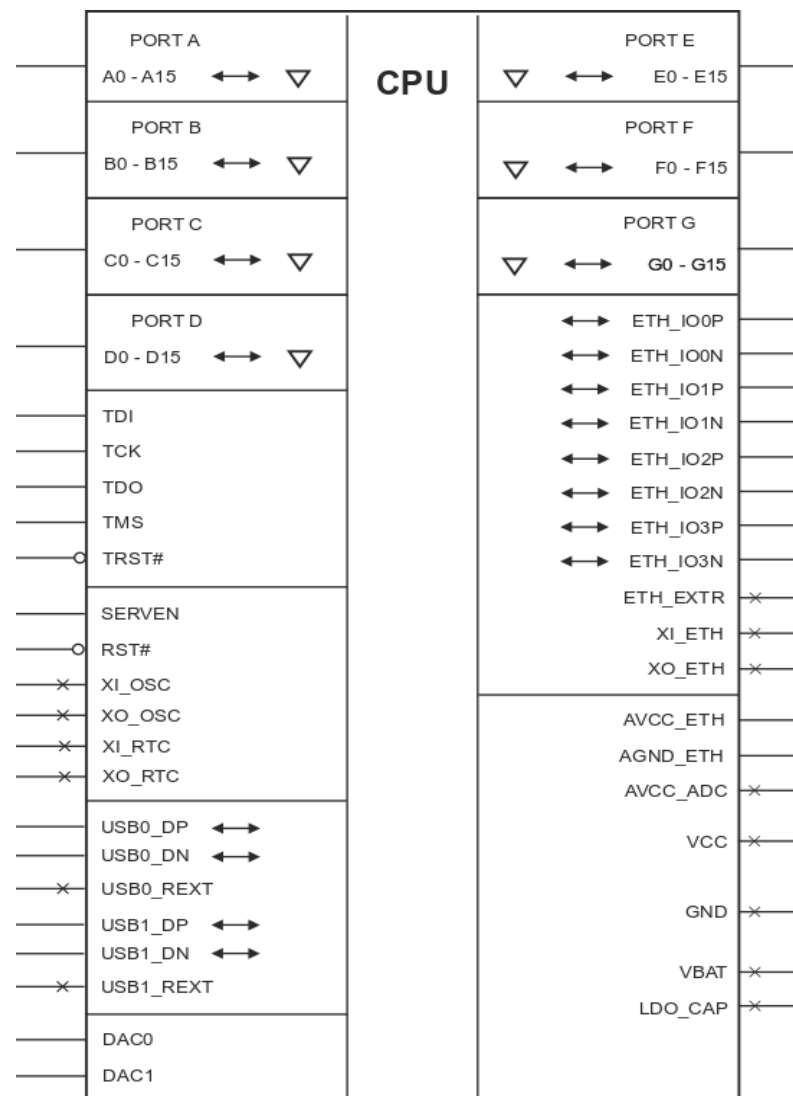
### Особенности:

- Двухъядерное 32-разрядное ЦПУ с поддержкой DSP инструкций
- Основная Flash-память (4 Мбайт) и дополнительная Flash-память (512 Кбайт) с кодом коррекции ECC
- Контроллер Ethernet 10/100/1000 с блоком физического уровня PHY
- Контроллер CAN
- Модуль поддержки криптографических вычислений AES-128, AES-256, Кузнечик, Магма

Корпус: LQFP-208

Интерфейс отладки JTAG

# ВЫВОДЫ МИКРОКОНТРОЛЛЕРА

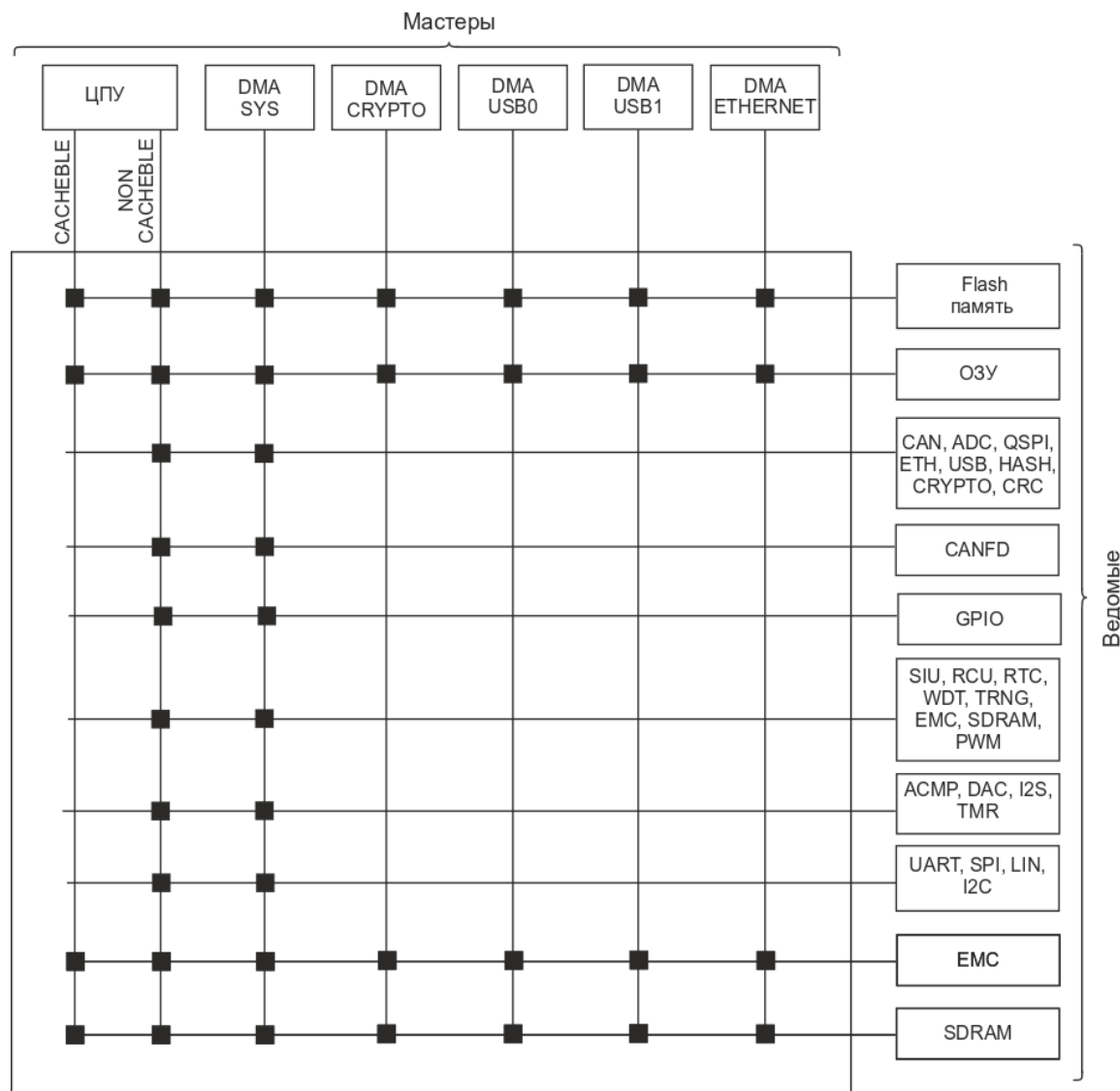


## Группы выводов:

- 16-разрядные порты GPIO: **A–G**
- JTAG интерфейс
- Линии Ethernet PHY
- Линии USB PHY
- Выводы ЦАП
- Питание аналогового домена  
(ADC, TSENSOR, PLL, Ethernet PHY)
- Питание МК

## Ключевые особенности:

- Все GPIO — двунаправленные и многофункциональные
- Для каждого вывода настраиваются:
  - Альтернативная функция
  - Режим работы
  - Подтяжка
  - Выход с открытым стоком/исток



## Архитектура изделия

- Двойное RISC-V ядро SCR5
- Поддержка набора команд RV32IMAFDC
- Наличие MMU и кэша L2
- Межъядерное взаимодействие через интерфейс SCRХ
- Возможность работы ядер в режиме LOCKSTEP  
(повышенная отказоустойчивость)

## Блок коммутации

- Все устройства и периферийные блоки микроконтроллера связаны через единый блок коммутации, обеспечивающий маршрутизацию данных и согласованную работу всех модулей

**ПАМЯТЬ** } имеет фиксированное 32-разрядное адресное пространство, разделённое на области программ, данных, периферии и внутренних ресурсов, жёстко связанных с процессором.

- 32 КБ кэша команд L1
- 32 КБ кэша данных L1
- 128 КБ общего кэша L2
- 16 КБ OTP-памяти
- 4 МБ основной Flash с ECC
- 512 КБ дополнительной Flash с ECC
- 1 МБ ОЗУ с ECC
- Контроллер внешней памяти EMC — до 128 МБ
- Контроллер внешней памяти SDRAM — до 32 МБ

### Модуль коррекции ошибок ECC

- Внутренняя SRAM оснащена коррекцией ошибок Хэмминга
- Позволяет исправлять 1 ошибку и обнаруживать 2 ошибки;
- Каждый байт защищён 4 битами ECC;
- 32-разрядное слово — 20 битами ECC

### Модуль внедрения ошибок EIM

- Позволяет тестировать ECC, вводя одиночные и многобитовые ошибки через изменение битов чётности без изменения данных. Имеет двухступенчатую защиту от случайного включения

FE00_0000h FFFF_FFFFh	Системная область PLIC
8000_0000h 81FF_FFFFh	Внешняя память SDRAM
7000_0000h 7FFF_FFFFh	QSPI
6000_0000h 6FFF_FFFFh	Внешняя память (восемь последовательных окон по 16 Мбайт)
4000_0000h 52FF_FFFFh	Регистры управления периферийными блоками
2000_0000h 200F_FFFFh	Внутреннее ОЗУ (SRAM) 1 Мбайт с ECC
0040_0000h 0047_FFFFh	Flash-память (DFLASH) 512 Кбайт с ECC
0000_0000h 003F_FFFF	Flash-память (MFLASH) 4 Мбайт с ECC



# МЕХАНИЗМЫ САМОДИАГНОСТИКИ

## 1) Режим работы ядер Lockstep

- Второе ядро теневое, дублирует работу первого с задержкой 2 такта
- Аппаратный компаратор выравнивает задержки и сравнивает выходы
- Несоответствие → сигнал тревоги
- Поддержка внесения ошибки для самопроверки

## 2) L1I кеш

- Код Хэмминга (коррекция 1 ошибки, обнаружение 2)
- Данные: 128 бит + 9 изб.
- Теги: 19 бит + 6 изб.
- Состояния (LRU): 10 бит + 5 изб.

## 3) L1D кеш

- Код Хэмминга (коррекция 1 ошибки, обнаружение 2)
- Данные: 128 бит + 9 изб.
- Теги: 19 бит + 6 изб.
- Состояния (LRU): 10 бит + 5 изб.

## 4) L2 кеш

- Код Хэмминга (коррекция 1 ошибки, обнаружение 2)
- Данные: 128 бит + 9 изб.
- Теги: 25 бит + 6 изб.

## 5) Flash-память

- Запись/стирание защищены ключом.
- Код Хэмминга (коррекция 1 ошибки, обнаружение 2)
- Данные: 64 бит + 8 изб.

## 6) SRAM

- Код Хэмминга Код Хэмминга (коррекция 1 ошибки, обнаружение 2)
- Данные: 8 бит + 5 изб. (32-бит слово кодируется побайтно).

## 7) Мониторы питания шины 1.1В / 3.3В

- High/Low/Minimal Voltage Detection
- Защита от повышенного выходного напряжения

## 8) Механизм слежения за системным тактовым сигналом

- Внутренний счетчик инкрементируется системным сигналом.
- Ошибка → прерывание и переход на резервный RC clock (4 МГц)

## 9) Программная проверка АЦП через ЦАП

- ЦАП подключен к неиспользуемому каналу АЦП → проверка АЦП и ЦАП

## 10) Программная проверка аналоговых компараторов

- Сравнение сигналов со встроенного ЦАП

## 11) Проверка встроенного датчика температуры

- Последовательная проверка режимов STAT1 и STAT2 + анализ результатов

## 12) Запрет на реконфигурацию критичных блоков

- RCU, SIU, Watchdog, GPIO → запись только с ключом
- Флаг блокировки записывается в регистр LOCK

## 13) Внутренние мосты интерфейсов и кроссбар

- Ошибка при доступе к неразмеченной памяти.
- Прерывание по тайм-ауту при отсутствии сигнала готовности периферии

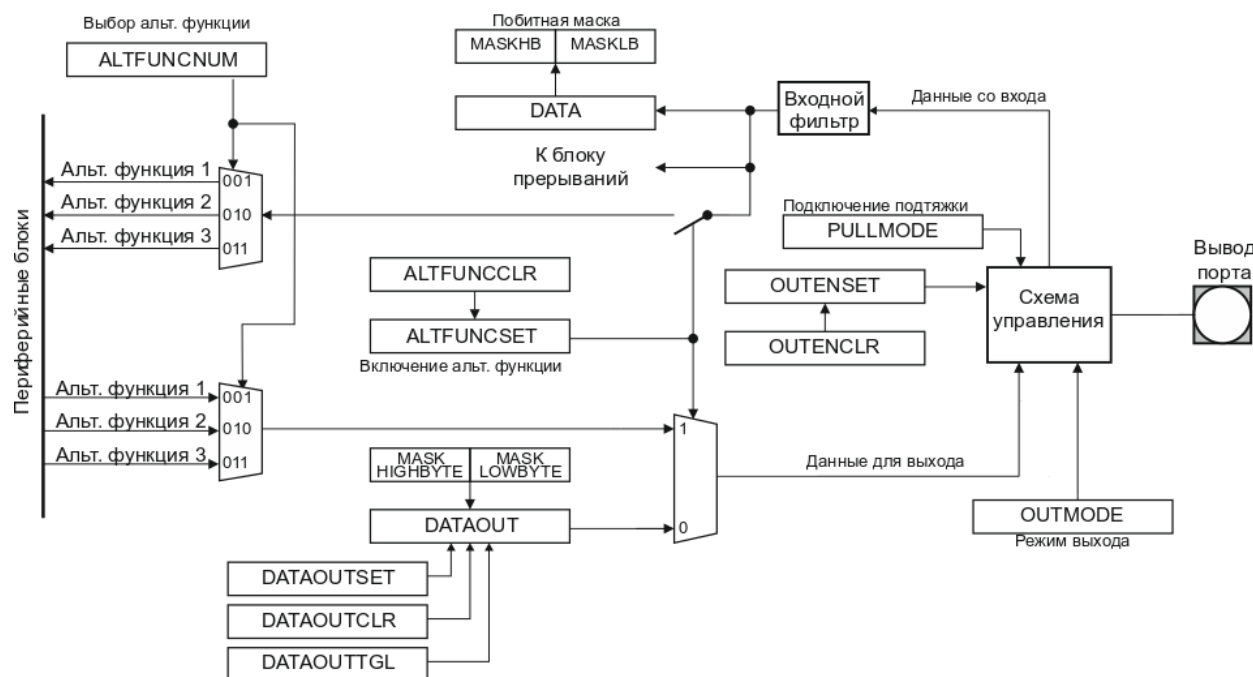
## 14) CAN

- Контроль CRC 16 (стандарт)

## 15) Контроль четности (стандарт)

- UART
- Ethernet
- USB

## ПОРТЫ ВВОДА-ВЫВОДА GPIO



Количество портов: 7 × 16-разрядных (А - G)

Структура и работа портов: **идентичны**

### Функции выводов:

- Двухнаправленный GPIO
- Альтернативные функции (для всех выводов)

### Электрические параметры:

- Максимальное входное напряжение:  $U_{CC1} + 0,5 \text{ В}$

### Особенности работы с АЦП:

- Выводы GPIOA, GPIOB, GPIOC → входы АЦП
- Вход АЦП активен постоянно
- Для точных измерений не использовать альтернативные функции на этих выводах

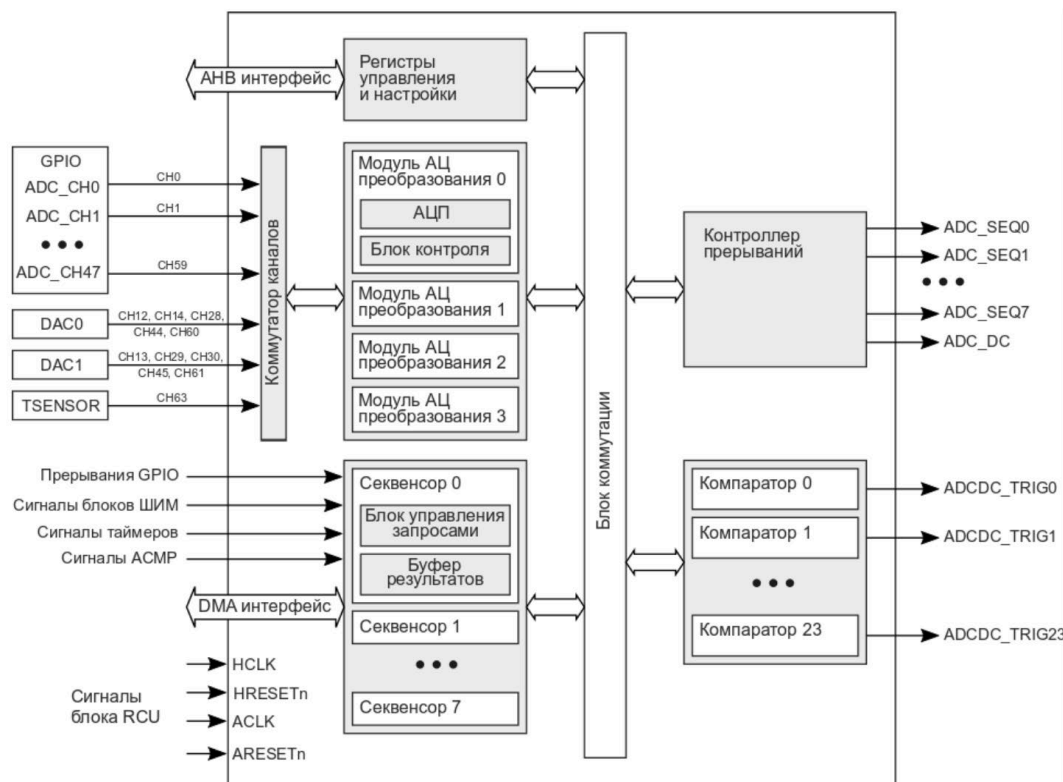
### Инициализация портов:

- По умолчанию: сброшены и не тактируются
- Активация через регистры **CGCFGANB** и **RSTDISANB** блока **RCU**



# АНАЛОГОВАЯ ПЕРИФЕРИЯ

## Аналого-цифровой преобразователь



### Состав блока

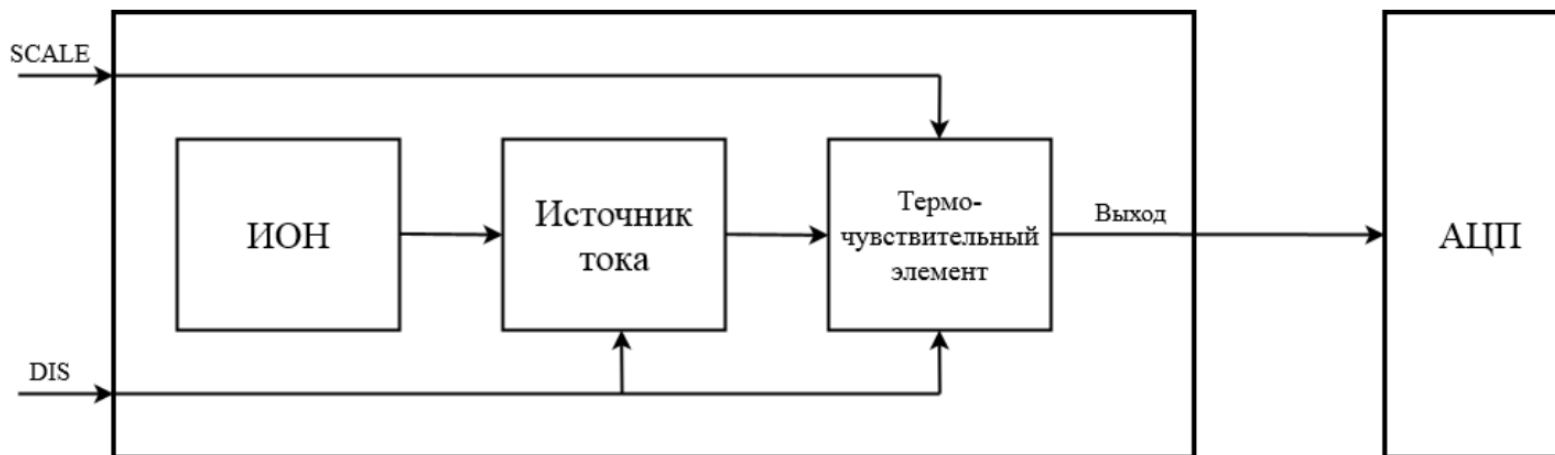
- 4 модуля ADC с разрядностью 6, 8, 10, 12 бит
- Скорость измерения (12-бит): до 2,5 млн измерений/с на канал
- 8 секвенсоров → независимый запуск измерений + генерация прерываний
- 24 цифровых компаратора → сравнение с порогами, формирование прерываний и сигналов управления
- 8 буферов результатов (FIFO)
- Блок управления прерываниями

### Входные каналы: 64

- 48 каналов → подключены к GPIO (измерение внешних сигналов)
- 10 каналов → подключены к ЦАП для самопроверки АЦП
- 1 канал → **внутренний датчик температуры (TSENSOR)**
- 5 каналов → принудительно к GND

## АНАЛОГОВАЯ ПЕРИФЕРИЯ

### Датчик температуры микроконтроллера *TSensor*



#### Функциональное назначение

- Измерение температуры кристалла во время работы
- Выход подключен к каналу №63 АЦП

#### Состав датчика

- Источник опорного напряжения (ИОН)
- Источник тока
- Термочувствительный элемент (PN-переходы NPN транзисторов)

#### Особенности работы

- Возможность измерения температуры через один или два последовательно соединенных PN-перехода
- Позволяет корректировать температурную зависимость

# АНАЛОГОВАЯ ПЕРИФЕРИЯ

## Цифро-аналоговый преобразователь, аналоговый компаратор АСМР

### Основные характеристики:

- 2 идентичных модуля ЦАП

### Разрядность: 12 бит

### Источники опорного напряжения:

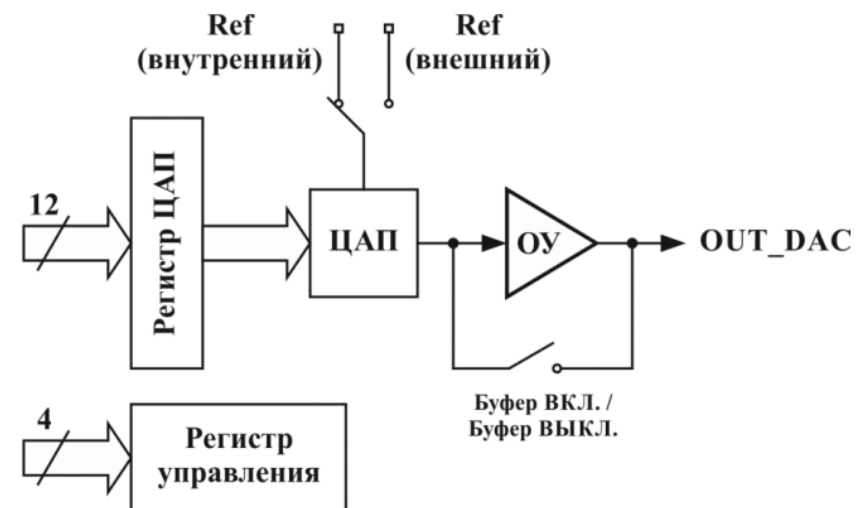
- Внешний (AVCC, общий с периферией)
- Внутренний (свой для каждого модуля)

### Структура модуля:

- Блок управления
- Выходной канал
- Контроллер

### Режимы работы:

- Независимое преобразование
- Синхронное преобразование (оба канала одновременно)



### Основные характеристики:

- 4 идентичных аналоговых компаратора

### Функция компаратора:

- сравнение двух аналоговых сигналов → логический выход

### Возможности выхода:

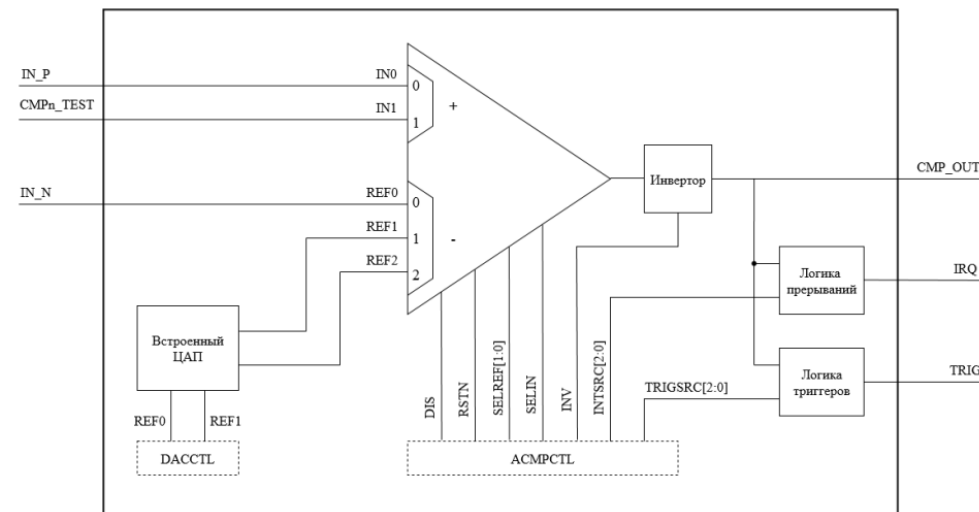
- внутреннее использование, внешний вывод, прерывания, запуск АЦП

### Структура модуля:

- 1 аналоговый компаратор
- 1 встроенный ЦАП с двумя настраиваемыми уровнями напряжения

### Особенности работы:

- Сравнение внешнего сигнала с другим внешним сигналом или с уровнем ЦАП
- Гибкость для внутреннего и внешнего управления сигналами



# КОНТРОЛЛЕРЫ ИНТЕРФЕЙСОВ

## 1) UART

- Количество модулей: **8 (UART0–UART7)**  
Буферы **FIFO**:
  - приёмник 12 бит,
  - передатчик 8 бит - 32 байта,
  - программная конфигурация 1 или 32 байта
- **Особенности:**
  - Маскирование прерываний (приём/передача/таймаут/ошибки)
  - Делитель тактовой частоты 1–65535 (под любые генераторы >3,6864 МГц)
  - Передача данных длиной от 5 до 8 бит со скоростью до 3000 Кбит/с
  - Поддержка DMA

## 2) CAN 2.0b

- Количество модулей : **2**
- Узлы на контроллер: **4**
- Объекты сообщений: 256
- Линии прерываний: 32 (по 16 на каждый контроллер)

## 3) CAN FD

- Количество контроллеров: **4, по 1 узлу в каждом**
- Полностью с существующими CAN-системами
- Преимущества:
  - Скорость передачи до 10 Мбит/с
  - Максимальный размер полезной нагрузки 64 байта
  - Улучшенное обнаружение и обработка ошибок

## 4) LIN (Local Interconnect Network)

- Количество контроллеров: **8**
- Структура сети:
  - 1 мастер + несколько ведомых устройств
  - Мастер управляет передачей сообщений
  - Ведомые реагируют на сообщения и отвечают только по адресу мастера
- Физический уровень: **однопроводная шина с подтягивающим резистором**
- Высокий уровень: рецессивный, шина свободна
- Низкий уровень: доминантный, шина занята

## 5) I2C

- Количество модулей: **4 идентичных блока I2C**
- Поддержка протоколов: полный набор функций I2C/SMBus
- Возможности: простое подключение широкого спектра устройств
- EEPROM,
  - SRAM,
  - счетчиков,
  - АЦП,
  - ЦАП,
  - периферийных модулей
- Тип интерфейса: двухпроводный, последовательный, синхронный

## 6) I2S

- Количество модулей: **2 идентичных блока I2S**
- Назначение: передача цифровых аудиоданных
- Поддерживаемые форматы:
  - стандартный двухканальный I2S
  - MSB-justified и LSB-justified (выравнивание по левому/правому краю)
  - PCM Short Frame
  - PCM Long Frame

# КОНТРОЛЛЕРЫ ИНТЕРФЕЙСОВ

## 7) SPI

- Количество модулей: **8 идентичных контроллеров SPI**
- Режимы работы: ведущий (**master**) и ведомый (**slave**)
- Поддерживаемые протоколы:
  - Motorola SPI
  - National Microwire
  - TI SSI
- Буферы:
  - TX: 8×32-бит
  - RX: 8×32-бит
- Прерывания:
  - обслуживание буферов TX/RX
  - переполнение RX
  - данные в RX по таймауту
- Характеристики:
  - гибкая настройка скорости обмена
  - программируемая длина кадра 4...32 бит
  - независимое маскирование прерываний

## 8) QSPI

- Количество модулей: 2 идентичных контроллера QSPI
- Возможности контроллера:
  - поддержка режимов SDR и DDR
  - программируемый код операции и формат кадра (непрямой режим)
  - встроенные FIFO для приема и передачи
  - работа с данными 8 / 16 / 32 бит
- Прерывания по событиям:
  - достижение порогов FIFO
  - полное заполнение / опустошение FIFO
  - остановка или завершение передачи

## 9) USB 2.0

- **Состав:** контроллер USB Device (USB 2.0), контроллер USB Host и два блока USB PHY
- Режимы работы: LS / FS / HS (High-Speed через внешний PHY)
- Совместимость: интерфейс UTMI+
- Поддержка PHY: внутренний (FS) или внешний (HS), выбор через бит EXTPHY
- Host-поддержка:
  - HS через EHCI 1.0
  - FS/LS через UHCI 1.1

## 10) Ethernet 10/100/1000

- **Скорость:** 10 / 100 / 1000 Мбит/с, режимы FD/HD
- Интерфейсы:
  - управление через APB
  - передача данных через AHB Master
- DMA: отдельные каналы TX и RX
- PHY подключение: MII / GMII, управление через MDIO
- Функции DMA:
  - Scatter-Gather I/O
  - аппаратная выгрузка контрольной суммы TCP/UDP (IPv4)

## 11) MSC

- **Downstream (синхронный, высокоскоростной):** передача команд/данных, программный или автоматический запуск, выбор ведомого устройства
- **Upstream (асинхронный, низкоскоростной):** приём данных, проверка четности, фильтрация выбросов
- **Частоты:** гибкое деление fMSC для передачи и приёма

# ПЕРИФЕРИЙНЫЕ УСТРОЙСТВА

## Таймеры

- Количество: **16 × 32-разрядных таймеров**
- Особенности: **TMR0–TMR3 имеют расширенные блоки захвата/сравнения**
- Функции:
  - таймер/счётчик
  - несколько каналов захвата/сравнения
  - генерация ШИМ
  - формирование временных интервалов
- Прерывания:
  - по переполнению,
  - по регистрам захвата/сравнения
- Выводы блока доступны через альтернативные функции GPIO
- Характеристики:
  - 4 режима работы
  - настраиваемый источник тактирования
  - блоки CAP/COM:
  - TMR0–TMR3: 4 канала
  - TMR4–TMR15: 1 канал

## RTC (часы реального времени)

- Работает от батарейного домена
- Поддерживает установку начального времени
- Контролирует напряжение основного питания и автоматически переключается на батарею при снижении ниже порога (с формированием прерывания)
- Тактирование: внешний кварц или внутренний RC-осциллятор
- Два программируемых будильника с генерацией прерываний

## Хеш-процессор (HASH)

- **Поддерживаемые алгоритмы:**
  - SHA-1, SHA-224, SHA-256, MD5
  - HMAC (двойной вызов SHA/MD5 для аутентификации сообщений)
- **Ключевые возможности и особенности:**
  - Быстрое вычисление хеш-сумм
  - Поддержка работы с потоками данных и прямого доступа к памяти
  - Универсальная работа с 32-битными словами, полусловами, байтами и битами

## ШИМ (PWM)

- Количество: **16 высокоточных модулей (PWM0–PWM15), объединённых схемой синхронизации**
- Таймер: **16-разрядный**
- Основные возможности:
  - Выходы PWMx\_A / PWMx\_B:
  - фронтовая и центрированная модуляция
  - независимая или комплементарная работа
  - генератор «мертвого» времени для предотвращения наложения фронтов
- Управление по событиям цифровых компараторов АЦП (автоматический релейный режим)
- Программное управление и задание фазы таймеров для синхронизации блоков
- Аварийные сигналы: High / Low / Z, однократная и циклическая обработка
- Все события могут генерировать прерывания
- Предделитель событий для снижения нагрузки на процессор
- Возможность высокочастотной модуляции для драйверов с импульсным трансформатором
- **Запуск работы:**
  1. Снять сброс и разрешить тактирование
  2. Установить биты PWMxEN в регистрах PCLKCFG / PRSTCFG



# ПЕРИФЕРИЙНЫЕ УСТРОЙСТВА

## Блок шифрования (CRYPTO)

- Поддерживаемые алгоритмы:
- AES-128: блок 128 бит, ключ 128 бит
- AES-256: блок 128 бит, ключ 256 бит
- Кузнечик (ГОСТ 34.12-2018): блок 128 бит, ключ 256 бит
- Магма (ГОСТ 34.12-2018): блок 64 бит, ключ 256 бит
- Возможности:
- Шифрование или дешифрование одного блока текста одним из алгоритмов
- Генерация прерываний при отслеживаемых событиях
- Маскирование прерываний через IRQ\_ENABLE и бит INTERRUPT в DMA

## Блок TRNG

- Генерация 32-разрядных случайных чисел на основе хаотически изменяющихся физических процессов
- Используется криптографическими модулями для:
- Генерации ключей шифрования
- Создания гаммы для потоковых шифров
- Выработки векторов инициализации для блочных шифров
- Обеспечивает криптографически стойкие случайные последовательности

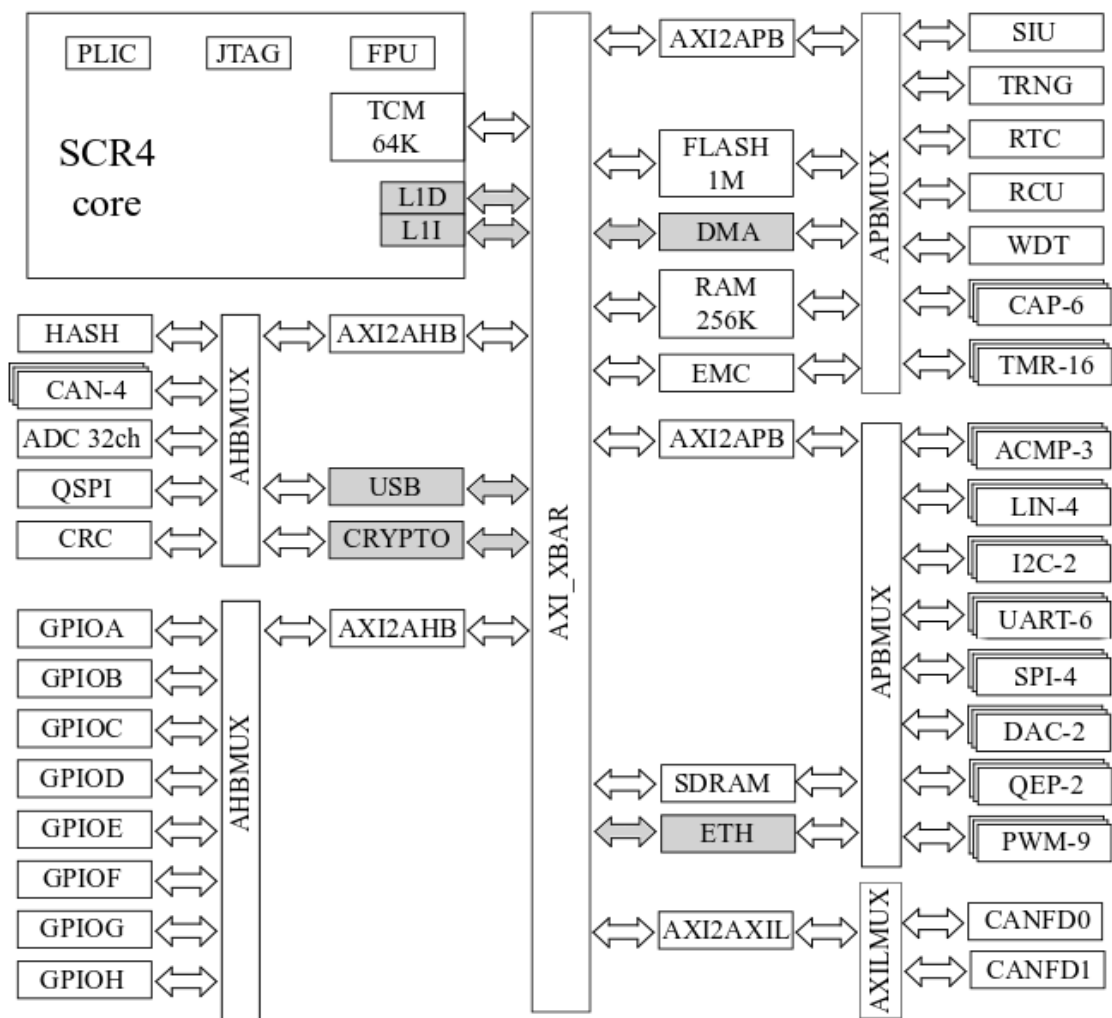
## Блок CRC

- Вычисление CRC для проверки целостности передаваемых или хранимых данных
- Поддержка 8-, 16-, 32- битных данных и разных полиномов
- **Основные особенности**
- Программируемые полиномы: 7, 8, 16, 32 бита
- Полином по умолчанию: CRC32-IEEE-802.3 (0x04C11DB7)
- Конфигурируемое начальное значение CRC
- Один 32-битный регистр данных
- Высокая скорость: расчёт CRC — 4 такта HCLK для 32-битного слова
- Поддержка реверса входных/выходных данных и опционального XOR для работы с разными порядками байт

## Сторожевой таймер WDT

- Обеспечивает защиту системы, выполняя её сброс при отказе программного обеспечения.
- Включается или отключается пользователем по необходимости.
- Представляет собой 32-битный обратный счётчик, загружаемый значением из регистра LOAD.
- Декрементируется по каждому фронту тактового сигнала WDTCLK, обеспечивая стабильную работу механизма контроля.

## СТРУКТУРНАЯ СХЕМА И СОСТАВ МИКРОКОНТРОЛЛЕРА



### Характеристики работы

- Номинальное напряжение питания: 2,8 В – 3,3 В;
- Температурный диапазон: -40 – 105 °С;
- Частота ядра: до 120 МГц.

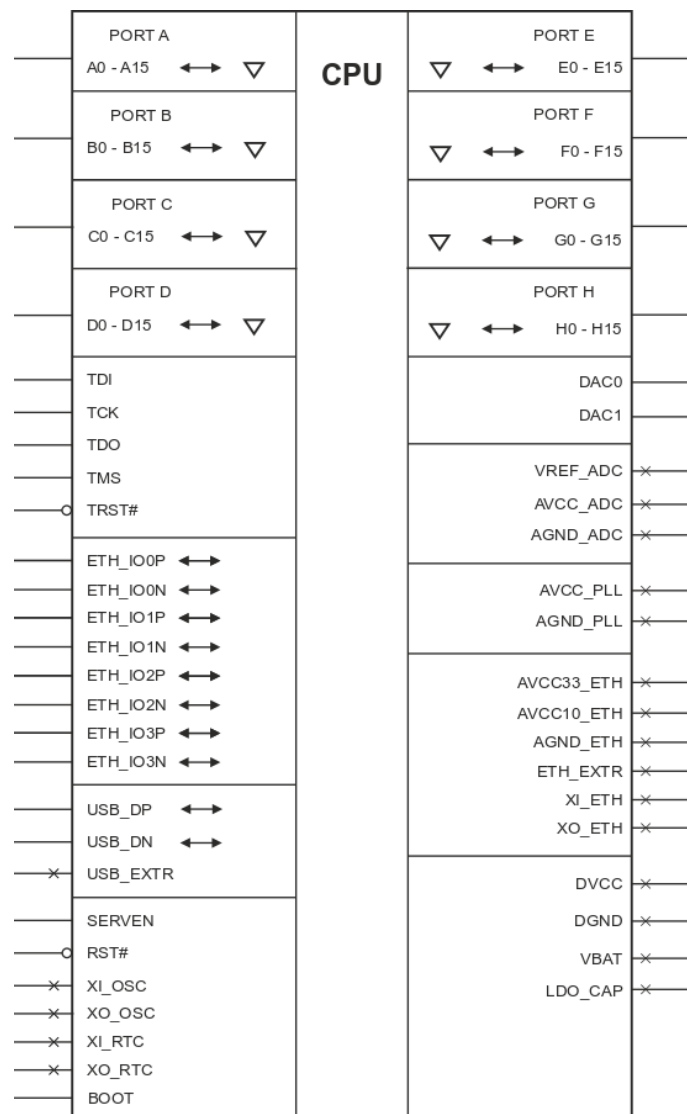
### ОСОБЕННОСТИ

- Мощное 32-разрядное ядро с FPU и расширенными командами
- Большая и защищённая память (**1 МБ Flash с ECC, 256 КБ ОЗУ с ECC, 64 КБ TCM-памяти для ядра**)
- Богатая аналоговая и цифровая периферия
- Широкий набор коммуникационных интерфейсов

Корпус: **LQFP-208**

Интерфейс отладки JTAG

# ВЫВОДЫ МИКРОКОНТРОЛЛЕРА

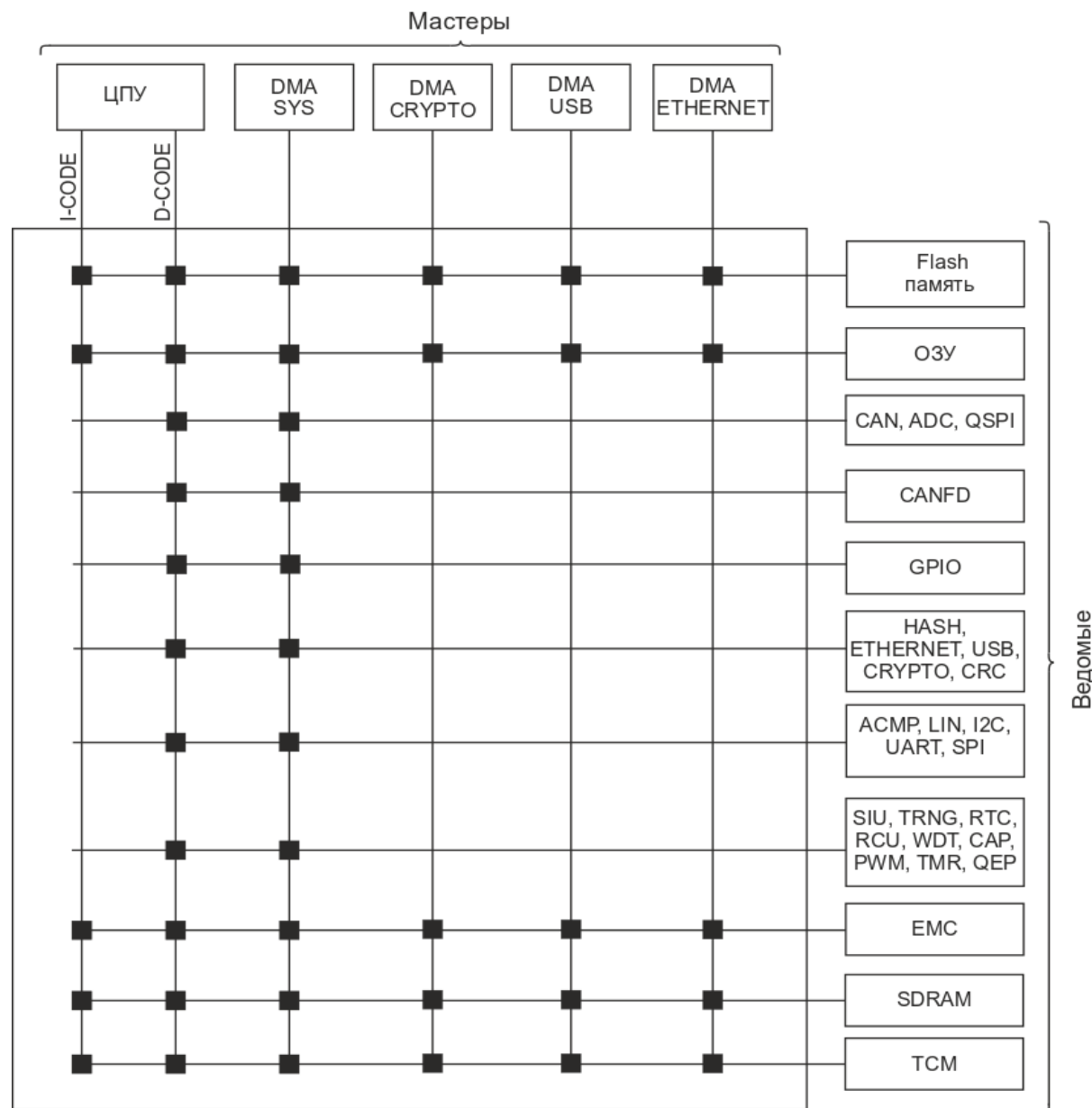


## Группы выводов:

- 16-разрядные порты ввода-вывода: **A–H**
- Интерфейс JTAG
- Линии Ethernet PHY
- Линии USB PHY
- Выводы ЦАП
- Питание аналогового домена (**ADC, TSENSOR, PLL, Ethernet PHY**)
- Питание микроконтроллера

## Ключевые особенности:

- Все GPIO — двунаправленные и многофункциональные
- Для каждого вывода настраиваются:
- Альтернативная функция
- Режим работы
- Подтяжка
- Выход с открытым стоком/исток



## Архитектура изделия

- Современное **RISC-V** ядро **SCR4**
- Поддержка расширенного набора команд RV32IMFDC

## Блок коммутации

- Все устройства микроконтроллера связаны через единый блок коммутации, обеспечивающий взаимодействие основных и периферийных модулей.

## ПАМЯТЬ

имеет фиксированное 32-разрядное адресное пространство, разделённое на области программ, данных, периферии и внутренних ресурсов, жёстко связанных с процессором.

- Кэш команд — 32 КБ, кэш данных — 32 КБ
- TCM-память — 64 КБ
- Встроенная Flash-память — 1 МБ (с поддержкой ECC)
- ОЗУ — 256 КБ (с поддержкой ECC)
- Контроллер внешней памяти EMC — поддержка до 128 МБ
- Контроллер SDRAM — поддержка до 32 МБ

### Модуль коррекции ошибок ECC

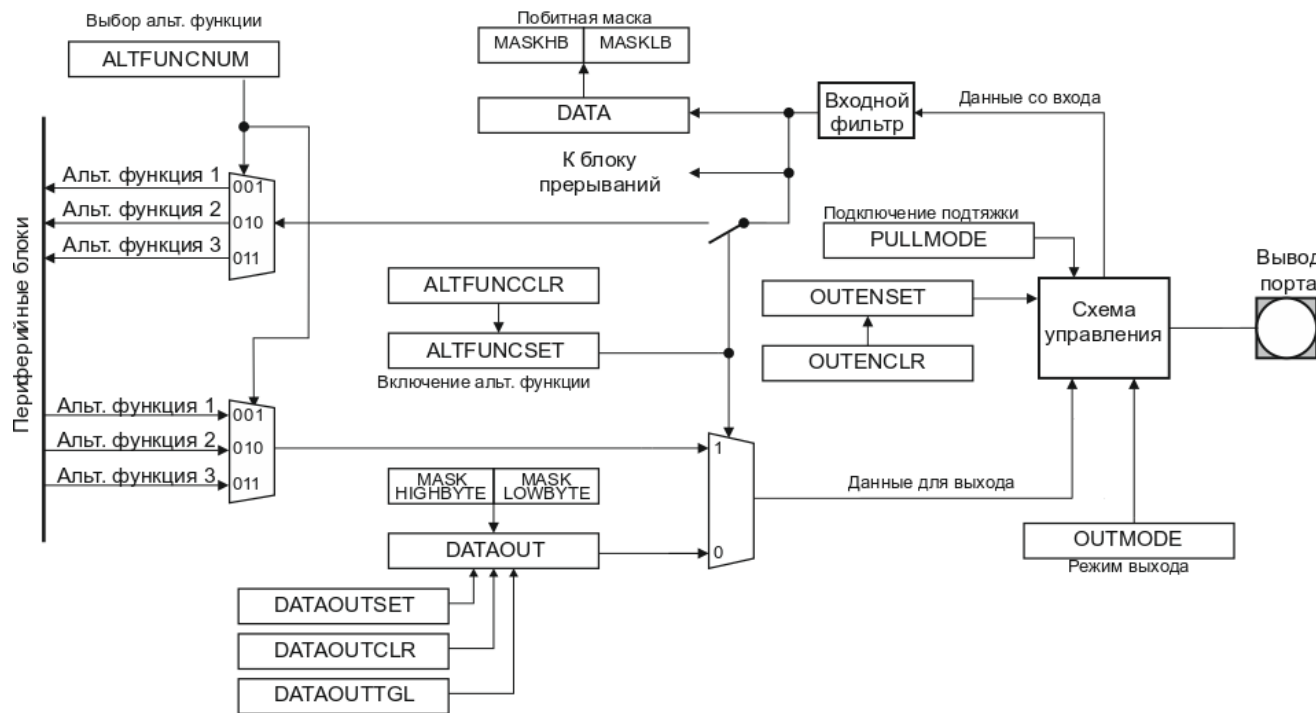
- Внутренняя SRAM оснащена коррекцией ошибок Хэмминга
- Позволяет исправлять 1 ошибку и обнаруживать 2 ошибки;
- Каждый байт защищён 4 битами ECC;
- 32-разрядное слово — 20 битами ECC

### Модуль внедрения ошибок EIM

- Позволяет тестировать ECC, вводя одиночные и многобитовые ошибки через изменение битов чётности без изменения данных. Имеет двухступенчатую защиту от случайного включения

FE00_0000h FFFF_FFFFh	Системная область PLIC
F000_0000h F000_FFFFh	Память, встроенная в ядро (TCM) 64 Кбайт
8000_0000h 81FF_FFFFh	Внешняя память SDRAM
6000_0000h 6FFF_FFFFh	Внешняя память, EMC (восемь последовательных окон по 16 Мбайт)
4000_0000h 52FF_FFFFh	Регистры управления периферийными блоками
2000_0000h 2003_FFFFh	Внутреннее ОЗУ 256 Кбайт с ECC
0000_0000h 000F_FFFFh	Flash-память (FLASH) 1 Мбайт с ECC

## ПОРТЫ ВВОДА-ВЫВОДА GPIO



Количество портов: 8 × 16-разрядных (А - Н)

Структура и работа портов: **идентичны**

### Функции выводов:

- Двухнаправленный GPIO
- Альтернативные функции (для всех выводов)

### Электрические параметры:

- Максимальное входное напряжение:  
 $U_{CC1} + 0,5 \text{ В}$

### Особенности работы с АЦП:

- Выводы GPIOA, GPIOB → входы АЦП
- Вход АЦП активен постоянно
- Для точных измерений не использовать альтернативные функции на этих выводах

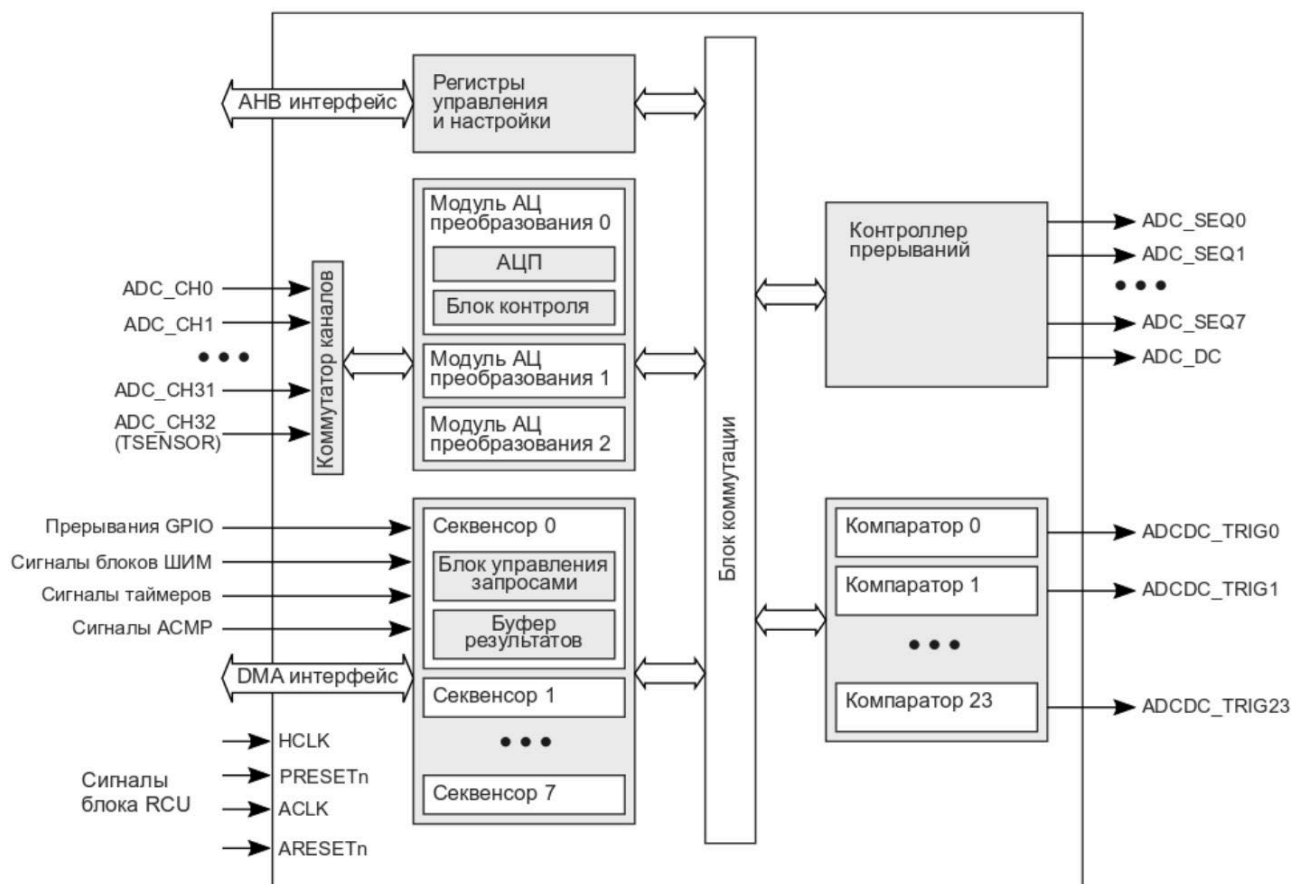
### Инициализация портов:

- По умолчанию: сброшены и не тактируются
- Активация через регистры CGCFGANB и RSTDISANB блока RCU



# АНАЛОГОВАЯ ПЕРИФЕРИЯ

## Аналогово-цифровой преобразователь



### Состав блока

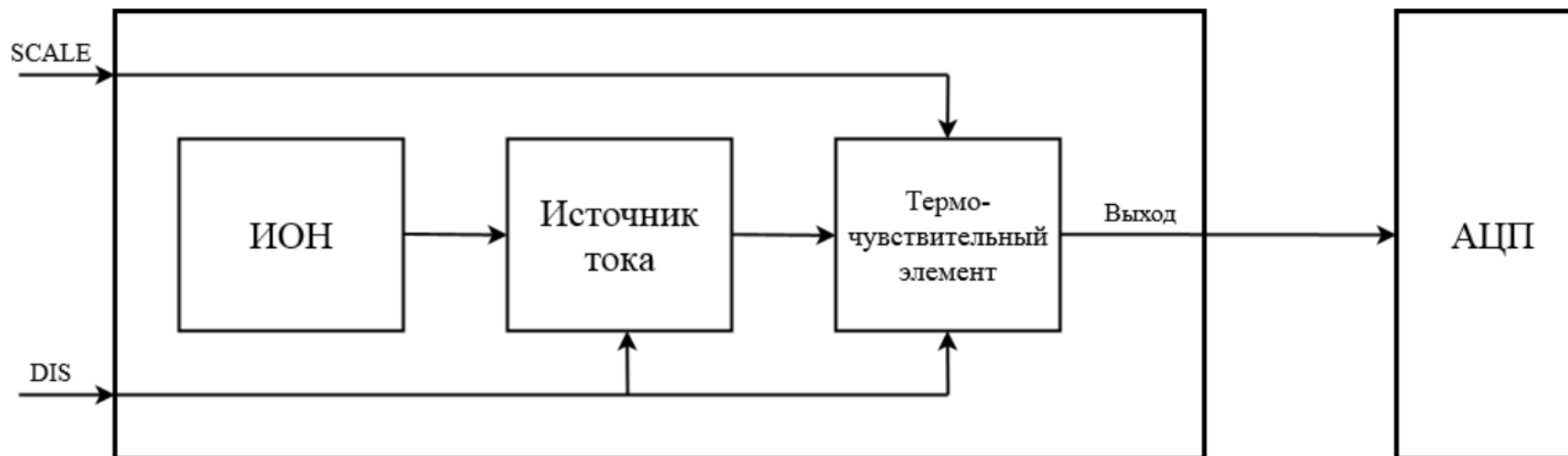
- 3 модуля ADC по 11 каналов каждый с разрядностью 6, 8, 10, 12 бит
- Скорость измерения 12-бит
- 8 секвенсоров → независимый запуск измерений + генерация прерываний
- 24 цифровых компаратора → сравнение с порогами, формирование прерываний и сигналов управления
- 8 буферов результатов (FIFO)
- Блок управления прерываниями

### Входные каналы: 33

- 1 канал → внутренний датчик температуры (TSENSOR)

## АНАЛОГОВАЯ ПЕРИФЕРИЯ

### Датчик температуры микроконтроллера TSENSOR



#### Функциональное назначение

- Измерение температуры кристалла во время работы
- **Выход подключен к каналу №32 АЦП**

#### Состав датчика

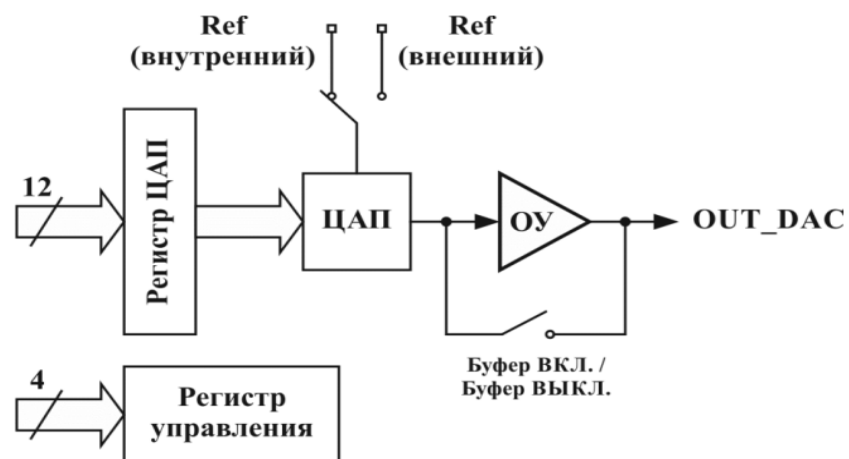
- Источник опорного напряжения (ИОН)
- Источник тока
- Термочувствительный элемент
- (PN-переходы NPN-транзисторов)

#### Особенности работы

- Возможность измерения температуры через один или два последовательно соединенных PN-перехода
- Позволяет корректировать температурную зависимость

# АНАЛОГОВАЯ ПЕРИФЕРИЯ

## Цифро-аналоговый преобразователь, аналоговый компаратор АСМР



### Основные характеристики:

- 2 идентичных модуля ЦАП

Разрядность: 12 бит

### Источники опорного напряжения:

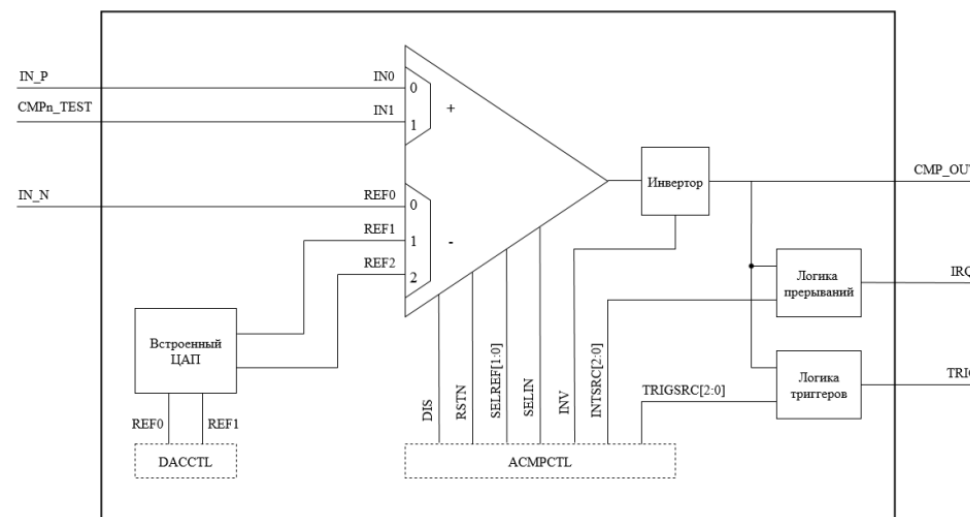
- Внешний (AVCC, общий с периферией)
- Внутренний (свой для каждого модуля)

### Структура модуля:

- Блок управления
- Выходной канал
- Контроллер

### Режимы работы:

- Независимое преобразование
- Синхронное преобразование (оба канала одновременно)



### Основные характеристики:

- 3 идентичных аналоговых компаратора

### Функция компаратора:

- сравнение двух аналоговых сигналов → логический выход

### Возможности выхода:

- внутреннее использование, внешний вывод, прерывания, запуск АЦП

### Структура модуля:

- 1 аналоговый компаратор
- 1 встроенный ЦАП с двумя настраиваемыми уровнями напряжения

### Особенности работы:

- Сравнение внешнего сигнала с другим внешним сигналом или с уровнем ЦАП
- Гибкость для внутреннего и внешнего управления сигналами

# КОНТРОЛЛЕРЫ ИНТЕРФЕЙСОВ

## 1) UART

- Количество модулей: **6 (UART0–UART5)**
- Буферы **FIFO**:
  - приёмник 12 бит,
  - передатчик 8 бит - 32 байта,
  - программная конфигурация 1 или 32 байта
- **Особенности**:
  - Маскирование прерываний (приём/передача/таймаут/ошибки)
  - Делитель тактовой частоты 1–65535 (под любые генераторы >3,6864 МГц)
  - Передача данных длиной от 5 до 8 бит со скоростью до 3000 Кбит/с
  - Поддержка DMA

## 2) CAN 2.0b

- Количество модулей : **1**
- Узлы на контроллер: **4**
- Объекты сообщений: 256
- Линии прерываний: 32 (по 16 на каждый контроллер)

## 3) CAN FD

- Количество контроллеров: **2, по 1 узлу в каждом**
- Полностью с существующими CAN-системами
- Преимущества:
  - Скорость передачи до 10 Мбит/с
  - Максимальный размер полезной нагрузки 64 байта
  - Улучшенное обнаружение и обработка ошибок

## 4) LIN (Local Interconnect Network)

- Количество контроллеров: **4**
- Структура сети:
  - 1 мастер + несколько ведомых устройств
  - Мастер управляет передачей сообщений
  - Ведомые реагируют на сообщения и отвечают только по адресу мастера
- Физический уровень: **однопроводная шина с подтягивающим резистором**
- Высокий уровень: рецессивный, шина свободна
- Низкий уровень: доминантный, шина занята

## 5) I2C

- Количество модулей: **2 идентичных блока I2C**
- Поддержка протоколов: полный набор функций I2C/SMBus
- Возможности: простое подключение широкого спектра устройств
- EEPROM,
  - SRAM,
  - счетчиков,
  - АЦП,
  - ЦАП,
  - периферийных модулей
- Тип интерфейса: двухпроводный, последовательный, синхронный

# КОНТРОЛЛЕРЫ ИНТЕРФЕЙСОВ

## 6) SPI

Количество модулей: **4 идентичных контроллеров SPI**

- Режимы работы: ведущий (**master**) и ведомый (**slave**)
- Поддерживаемые протоколы:
  - Motorola SPI
  - National Microwire
  - TI SSI
- Буферы:
  - TX: 8×32-бит
  - RX: 8×32-бит
- Прерывания:
  - обслуживание буферов TX/RX
  - переполнение RX
  - данные в RX по таймауту
- Характеристики:
  - гибкая настройка скорости обмена
  - программируемая длина кадра 4...32 бит
  - независимое маскирование прерываний

## 7) QSPI

- Количество модулей: **1**
- Возможности контроллера:
  - поддержка режимов SDR и DDR
  - программируемый код операции и формат кадра (непрямой режим)
  - встроенные FIFO для приема и передачи
  - работа с данными 8 / 16 / 32 бит
- Прерывания по событиям:
  - достижение порогов FIFO
  - полное заполнение / опустошение FIFO
  - остановка или завершение передачи

## 8) USB 2.0

- **Состав:** контроллер USB Device (USB 2.0), контроллер USB Host и два блока USB PHY
- Режимы работы: LS / FS / HS (High-Speed через внешний PHY)
- Совместимость: интерфейс UTMI+
- Поддержка PHY: внутренний (FS) или внешний (HS), выбор через бит EXTPHY
- Host-поддержка:
  - HS через EHCI 1.0
  - FS/LS через UHCI 1.1

## 9) Ethernet 10/100/1000

- **Скорость:** 10 / 100 / 1000 Мбит/с, режимы FD/HD
- Интерфейсы:
  - управление через APB
  - передача данных через AHB Master
- DMA: отдельные каналы TX и RX
- PHY подключение: MII / GMII, управление через MDIO
- Функции DMA:
  - Scatter-Gather I/O
  - аппаратная выгрузка контрольной суммы TCP/UDP (IPv4)

# ОБЗОР ПЕРИФЕРИЙНЫХ УСТРОЙСТВ

## Таймеры

- Количество: **16 × 32-разрядных таймеров**
- Особенности: **Сигнал TMRx\_IO — вход/выход блока CAPCOM**
- Функции:
  - несколько каналов захвата/сравнения
  - генерация ШИМ
  - формирование временных интервалов
- Прерывания:
  - по переполнению, по регистрам захвата/сравнения
- Выводы блока доступны через альтернативные функции GPIO
- Характеристики:
  - 32-разрядный таймер/счётчик с 4 режимами работы
  - Конфигурируемый источник тактирования
  - Встроенный блок захвата/сравнения

## Сторожевой таймер WDT

- Обеспечивает защиту системы, выполняя её сброс при отказе программного обеспечения.
- Включается или отключается пользователем по необходимости.

## RTC (часы реального времени)

- Работает от батарейного домена
- Поддерживает установку начального времени
- Контролирует напряжение основного питания и автоматически переключается на батарею при снижении ниже порога (с формированием прерывания)
- Тактирование: внешний кварц или внутренний RC-осциллятор
- Два программируемых будильника с генерацией прерываний

## Хеш-процессор (HASH)

- **Поддерживаемые алгоритмы:**
  - SHA-1, SHA-224, SHA-256, MD5
  - HMAC (двойной вызов SHA/MD5 для аутентификации сообщений)
- **Ключевые возможности и особенности:**
  - Быстрое вычисление хеш-сумм
  - Поддержка работы с потоками данных и прямого доступа к памяти
  - Универсальная работа с 32-битными словами, полусловами, байтами и битами

## ШИМ (PWM)

- Количество: **9 высокоточных модулей (PWM0–PWM8), объединённых схемой синхронизации**
- Таймер: **16-разрядный**
- Основные возможности:
  - Выходы PWMx\_A / PWMx\_B:
    1. фронтовая и центрированная модуляция
    2. независимая или комплементарная работа
    3. генератор «мертвого» времени для предотвращения наложения фронтов
  - Управление по событиям цифровых компараторов АЦП (автоматический релейный режим)
  - Программное управление и задание фазы таймеров для синхронизации блоков
  - Аварийные сигналы: High / Low / Z, однократная и циклическая обработка
  - Все события могут генерировать прерывания
  - Предделитель событий для снижения нагрузки на процессор
  - Возможность высокочастотной модуляции для драйверов с импульсным трансформатором
- **Запуск работы:**
  1. Снять сброс и разрешить тактирование
  2. Установить биты PWMxEN в регистрах PCLKCFG / PRSTCFG



# ПЕРИФЕРИЙНЫЕ УСТРОЙСТВА

## Блок шифрования (CRYPTO)

- Поддерживаемые алгоритмы:
  - AES-128: блок 128 бит, ключ 128 бит
  - AES-256: блок 128 бит, ключ 256 бит
- Кузнечик (ГОСТ 34.12-2018): блок 128 бит, ключ 256 бит
- Магма (ГОСТ 34.12-2018): блок 64 бит, ключ 256 бит
- Возможности:
  - Шифрование или дешифрование одного блока текста одним из алгоритмов
  - Генерация прерываний при отслеживаемых событиях
  - Маскирование прерываний через IRQ\_ENABLE и бит INTERRUPT в DMA

## Квадратурные декодеры (QEP)

- Количество: **2 модуля**
- Преобразуют сигнал датчика положения вала для:
  - Вычисления скорости
  - Определения направления вращения
  - Определения текущего положения вала

## Блок TRNG

- Генерация 32-разрядных случайных чисел на основе хаотически изменяющихся физических процессов
- Используется криптографическими модулями для:
  - Генерации ключей шифрования
  - Создания гаммы для потоковых шифров
  - Выработки векторов инициализации для блочных шифров
- Обеспечивает криптографически стойкие случайные последовательности

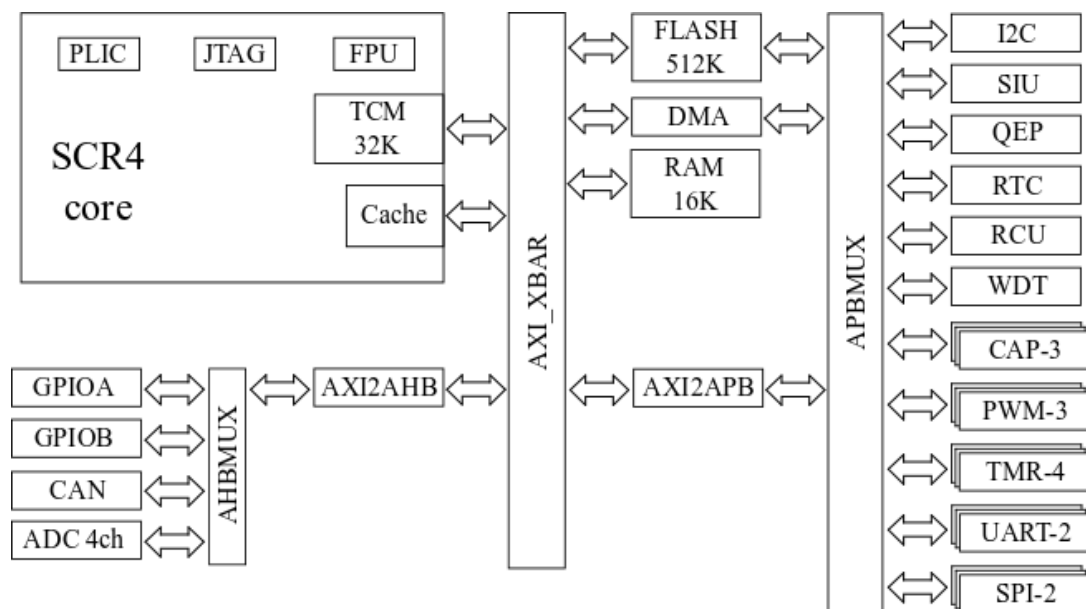
## Блок CRC

- Вычисление CRC для проверки целостности передаваемых или хранимых данных
- Поддержка 8-, 16-, 32- битных данных и разных полиномов
- **Основные особенности**
  - Программируемые полиномы: 7, 8, 16, 32 бита
  - Полином по умолчанию: CRC32-IEEE-802.3 (0x04C11DB7)
  - Конфигурируемое начальное значение CRC
  - Один 32-битный регистр данных
  - Высокая скорость: расчёт CRC — 4 такта HCLK для 32-битного слова
  - Поддержка реверса входных/выходных данных и опционального XOR для работы с разными порядками байт

## Блок захвата CAP

- Количество: **6 идентичных блоков захвата**
- Применение:
  - Измерение скорости вращения ротора (датчики Холла)
  - Временные интервалы между срабатываниями датчиков
  - Период и скважность импульсов
- Возможности:
  - 32-разрядный таймер
  - 4 × 32-разрядных регистра захвата
  - Настройка полярности фронта для каждого события
  - Прерывания по событиям
  - Однократный и циклический захват (кольцевой буфер)
  - Захват абсолютного и относительного времени
- Альтернативный режим: одноканальный ШИМ, если захват не используется

## СТРУКТУРНАЯ СХЕМА И СОСТАВ МИКРОКОНТРОЛЛЕРА



### Характеристики работы:

- Номинальное напряжение питания: 2,8 В – 3,3 В;
- Температурный диапазон: -40 – 85 °С;
- Частота ядра: до 100 МГц.

### Особенности:

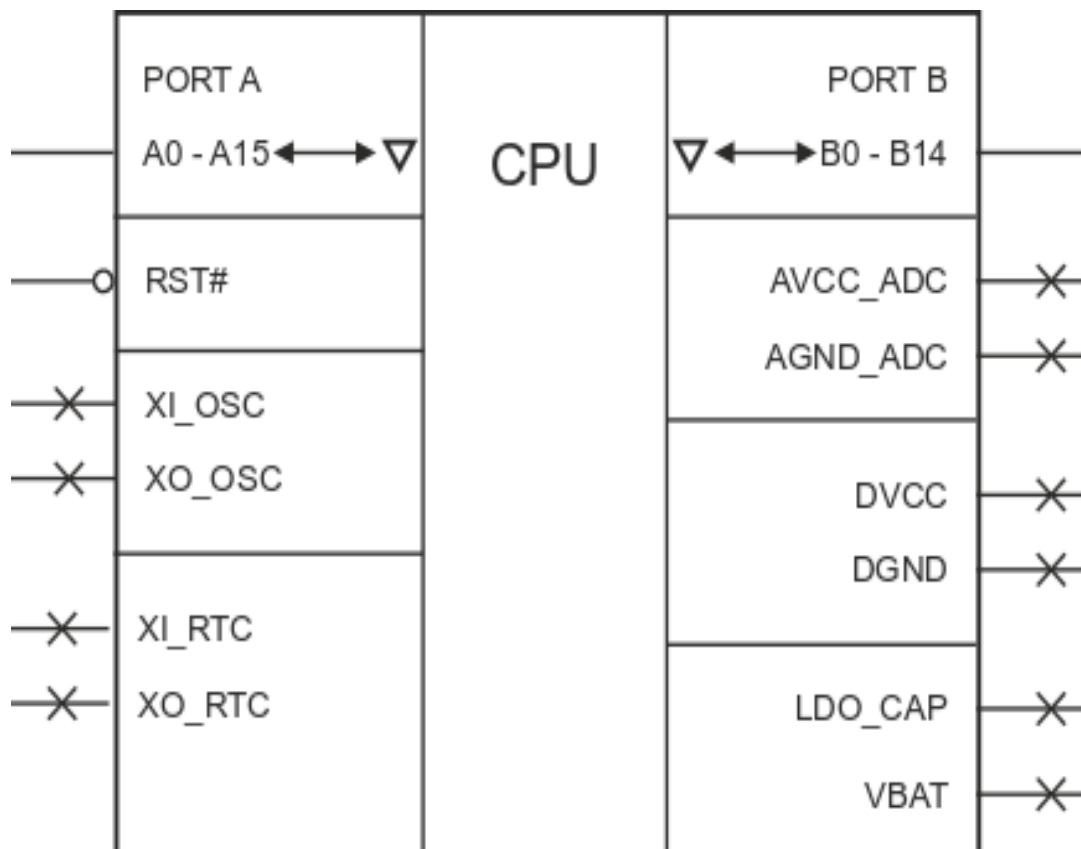
- 32-разрядное ядро с FPU и поддержкой JTAG
- Разнообразные периферийные блоки:  
АЦП, ШИМ, таймеры, CAP, QEP, WDT, RTC
- Широкие возможности интерфейсов и памяти:  
Flash 512 КБ, ОЗУ 16 КБ, DMA, UART, SPI, I2C, CAN
- Размер изделия

**Корпус: LQFP-48**

**Совместимость по группам выводов с K1946BK035**

Интерфейс отладки JTAG

## ВЫВОДЫ МИКРОКОНТРОЛЛЕРА

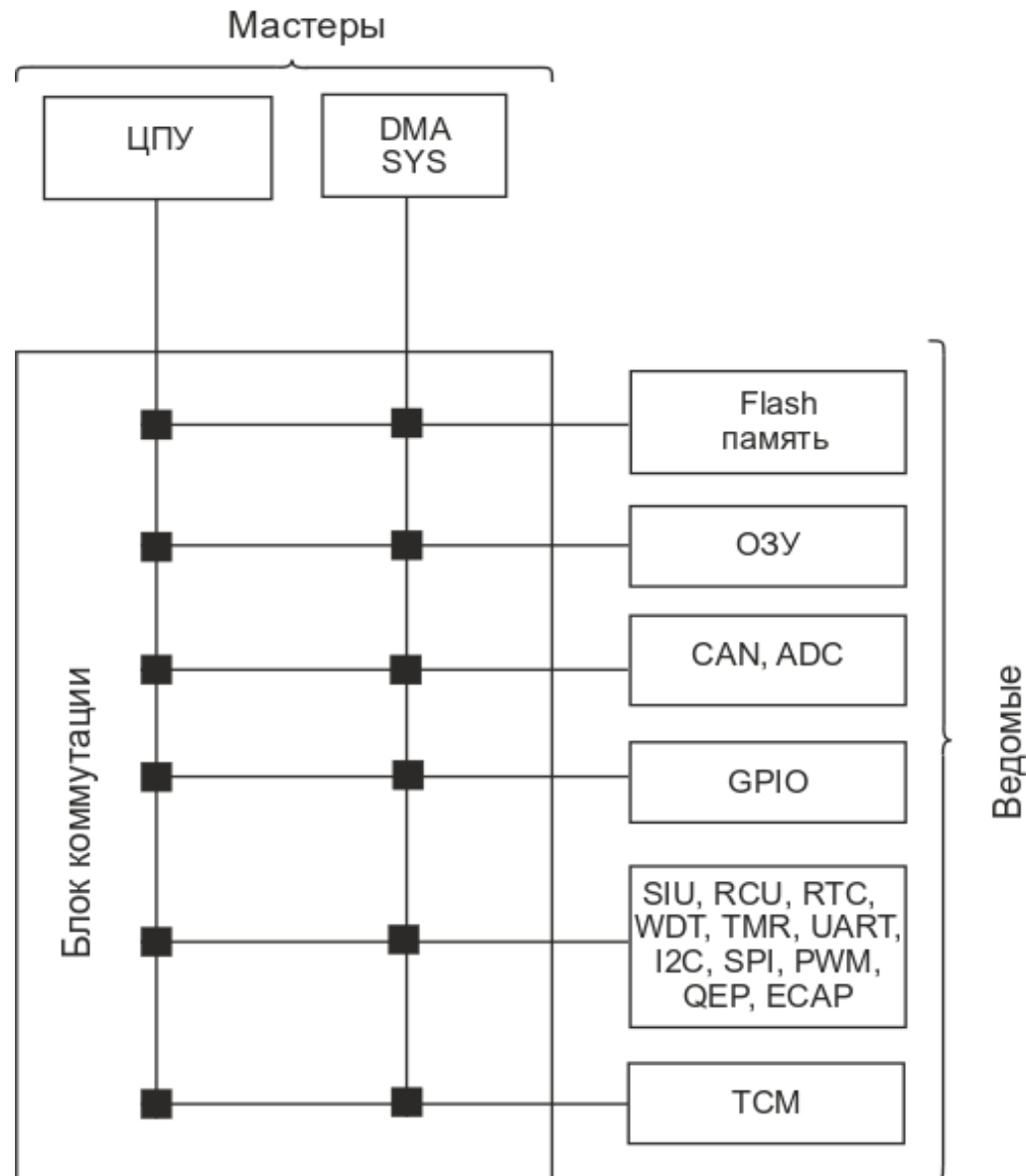


### Группы выводов:

- 16-разрядный порт ввода-вывода A (GPIOA)
- 15-разрядный порт ввода-вывода B (GPIOB)
- Порт тестирования JTAG
- Питание аналогового домена АЦП (ADC)
- Питание микроконтроллера

### Ключевые особенности:

- Все GPIO — двунаправленные и многофункциональные
- Для каждого вывода настраиваются:
- Альтернативная функция
- Режим работы
- Подтяжка
- Режим с открытым стоком/исток
- Линии JTAG — это **альтернативные функции портов GPIOA**.
- Порт GPIOA по умолчанию активирован под JTAG



## Архитектура изделия

- Современное **RISC-V** ядро **SCR4**
- Поддержка расширенного набора команд RV32IMFDC

## Блок коммутации

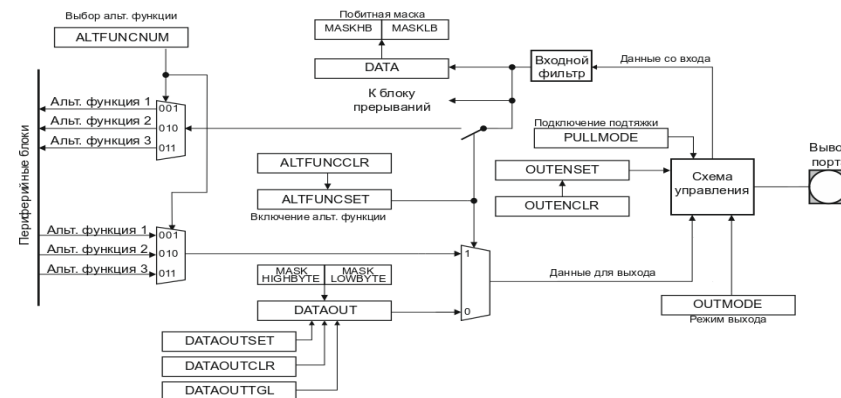
- Все устройства микроконтроллера связаны через единый блок коммутации, обеспечивающий взаимодействие основных и периферийных модулей.

## АРХИТЕКТУРА ПАМЯТИ

- Кэш команд — 4 Кб, кэш данных — 4 Кб
- TCM-память — 32 Кб
- Встроенная Flash-память — 512 Кб
- ОЗУ — 16 Кб

FE00_0000h FFFF_FFFFh	Системная область PLIC
F000_0000h F000_7FFFh	Память, встроенная в ядро (TCM) 32 Кбайт
4000_0000h 5001_FFFFh	Регистры управления периферийными блоками
2000_0000h 2000_3FFFh	Внутреннее ОЗУ 16 Кбайт
0000_0000h 0007_FFFFh	Flash-память (FLASH) 512 Кбайт

## ПОРТЫ ВВОДА-ВЫВОДА GPIO

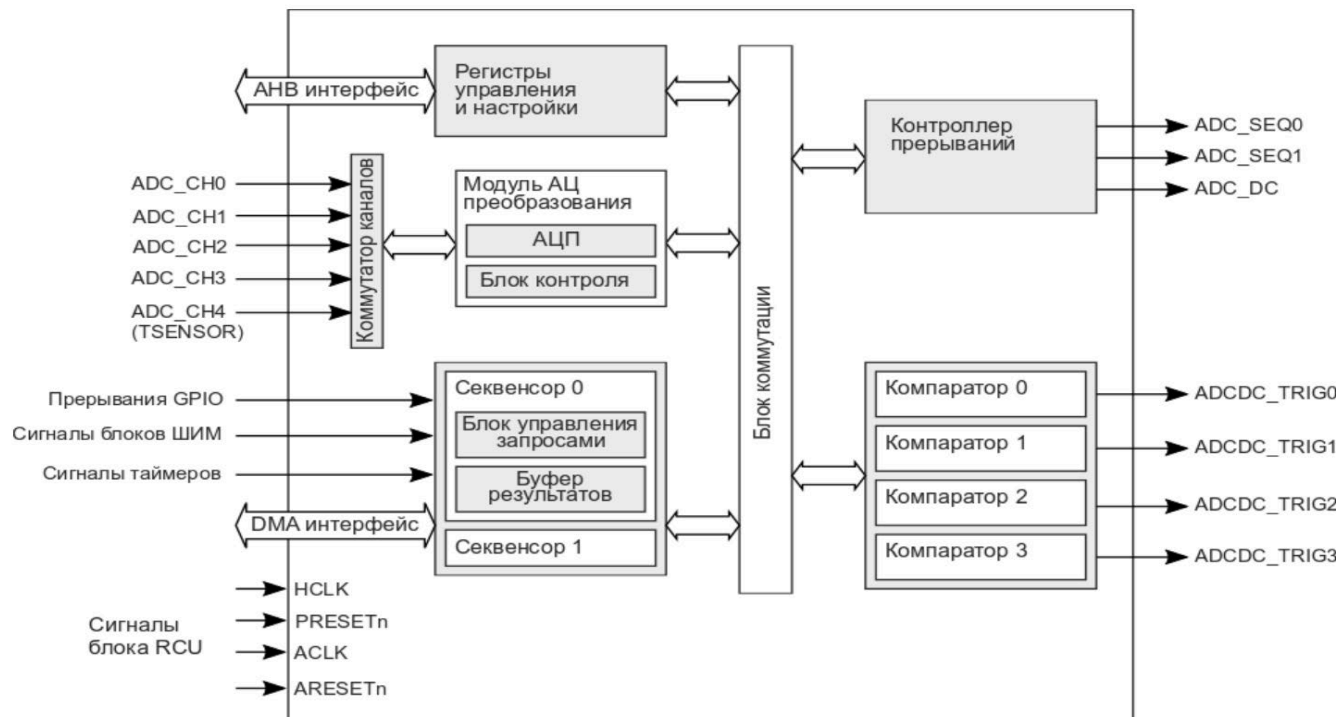


**Количество портов: 2 (А — 16-разрядный, В — 15-разрядный)**

- Структура и работа портов: идентичны
- Функции выводов:
  - Двухнаправленный GPIO
  - Альтернативные функции (для всех выводов)
- Электрические параметры: максимальное входное напряжение:  $U_{CC1} + 0,5 \text{ В}$
- Особенности работы с АЦП:
  - Выводы GPIO B0 — B3 → входы АЦП
  - Вход АЦП активен постоянно
- Инициализация портов:
  - По умолчанию: сброшены и не тактируются
  - Активация через регистры CGCFGANB и RSTDISANB блока RCU

# АНАЛОГОВАЯ ПЕРИФЕРИЯ

## Аналогово-цифровой преобразователь



### Состав блока

- 5-канальный модуль АЦП с разрядностью 6 / 8 / 10 / 12 бит
- Скорость измерения (12 бит): до 2,5 млн измерений/с на канал
- 2 секвенсора — независимый запуск измерений и генерация прерываний
- 4 цифровых компаратора — сравнение с порогами, формирование прерываний и управляющих сигналов
- 4 буфера результатов (FIFO)
- Блок управления прерываниями

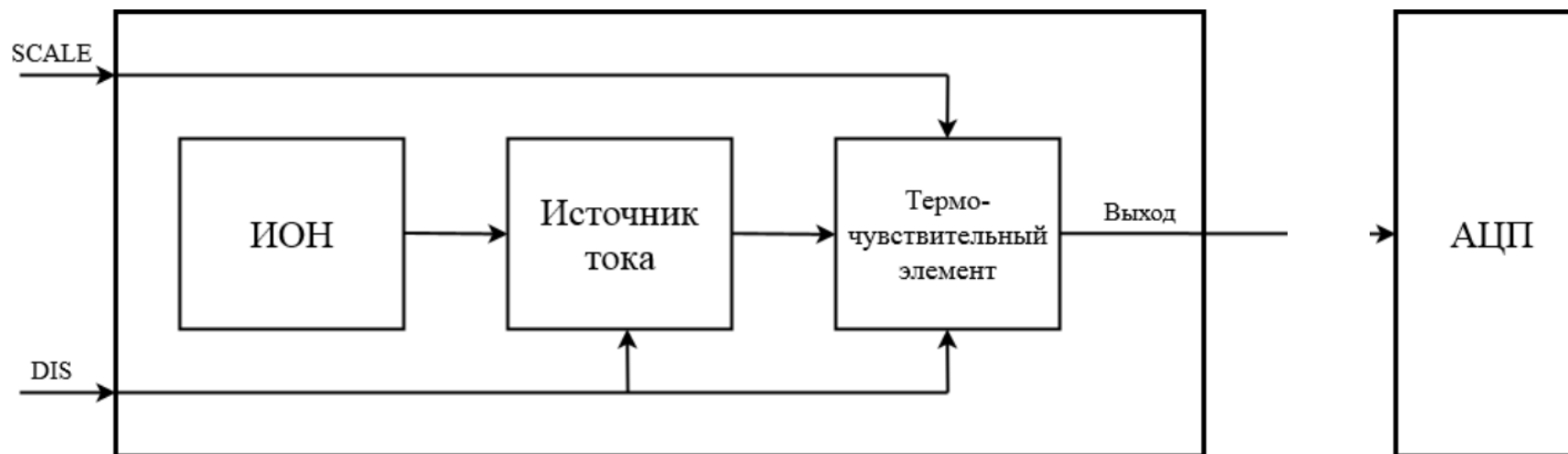
### Входные каналы: 5

- 4 канал → внутренний датчик температуры (TSENSOR)



## АНАЛОГОВАЯ ПЕРИФЕРИЯ

### Датчик температуры микроконтроллера TSENSOR



#### Функциональное назначение

- Измерение температуры кристалла во время работы
- **Выход подключен к каналу №4 АЦП**

#### Состав датчика

- Источник опорного напряжения (ИОН)
- Источник тока
- Термочувствительный элемент (PN-переходы NPN-транзисторов)

#### Особенности работы

- Возможность измерения температуры через один или два последовательно соединенных PN-перехода
- Позволяет корректировать температурную зависимость

# КОНТРОЛЛЕРЫ ИНТЕРФЕЙСОВ

## 1) UART

- Количество модулей: **2 (UART0–UART1)**
- Буферы **FIFO**:
  - приёмник 12 бит,
  - передатчик 8 бит - 32 байта,
  - программная конфигурация 1 или 32 байта
- **Особенности**:
  - Маскирование прерываний (приём/передача/таймаут/ошибки)
  - Делитель тактовой частоты 1–65535 (под любые генераторы >3,6864 МГц)
  - Передача данных длиной от 5 до 8 бит со скоростью до 3000 Кбит/с
  - Поддержка DMA

## 2) CAN 2.0b

- Количество модулей : **1**
- Узлы на контроллер: **2**
- Объекты сообщений: **128**
- Линии прерываний: **16**

## 3) SPI

- Количество модулей: **2 идентичных контроллеров SPI**
- Режимы работы: ведущий (**master**) и ведомый (**slave**)
- Поддерживаемые протоколы:
  - Motorola SPI
  - National Microwire
  - TI SSI
- Буферы:
  - TX: 8 × 32 - бит
  - RX: 8 × 32 - бит
- Прерывания:
  - обслуживание буферов TX/RX
  - переполнение RX
  - данные в RX по таймауту
- Характеристики:
  - гибкая настройка скорости обмена
  - программируемая длина кадра 4...32 бит
  - независимое маскирование прерываний

## 4) I2C

- Количество модулей: **2**
- Поддержка протоколов: полный набор функций I2C/SMBus
- Возможности: простое подключение широкого спектра устройств
- EEPROM,
  - SRAM,
  - счетчиков,
  - АЦП,
  - ЦАП,
  - периферийных модулей
- Тип интерфейса: двухпроводный, последовательный, синхронный

## ПЕРИФЕРИЙНЫЕ УСТРОЙСТВА

### Таймеры

- Количество: **4 × 32-разрядных таймеров**
- Особенности: **Сигнал TMRx\_IO — вход/выход блока CAPCOM**
- Функции:
  - несколько каналов захвата/сравнения
  - генерация ШИМ
  - формирование временных интервалов
- Прерывания:
  - по переполнению,
  - по регистрам захвата/сравнения
- Выводы блока доступны через альтернативные функции GPIO
- Характеристики:
  - 32-разрядный таймер/счётчик с 4 режимами работы
  - Конфигурируемый источник тактирования
  - Встроенный блок захвата/сравнения

### RTC (часы реального времени)

- Работает от батарейного домена
- Поддерживает установку начального времени
- Контролирует напряжение основного питания и автоматически переключается на батарею при снижении ниже порога (с формированием прерывания)
- Тактирование: внешний кварц или внутренний RC-осциллятор
- Два программируемых будильника с генерацией прерываний

### ШИМ (PWM)

- Количество: **3 высокоточных модулей (PWM0–PWM2), объединённых схемой синхронизации**
- Таймер: **16-разрядный**
- Основные возможности:
  - фронтовая и центрированная модуляция
  - независимая или комплементарная работа
  - генератор «мертвого» времени для предотвращения наложения фронтов
- Управление по событиям цифровых компараторов АЦП (автоматический релейный режим)
- Программное управление и задание фазы таймеров для синхронизации блоков
- Аварийные сигналы: High / Low / Z, однократная и циклическая обработка
- Все события могут генерировать прерывания
- Предделитель событий для снижения нагрузки на процессор
- Возможность высокочастотной модуляции для драйверов с импульсным трансформатором
- **Запуск работы:**
  1. Снять сброс и разрешить тактирование
  2. Установить биты PWMxEN в регистрах PCLKCFG / PRSTCFG

# ПЕРИФЕРИЙНЫЕ УСТРОЙСТВА

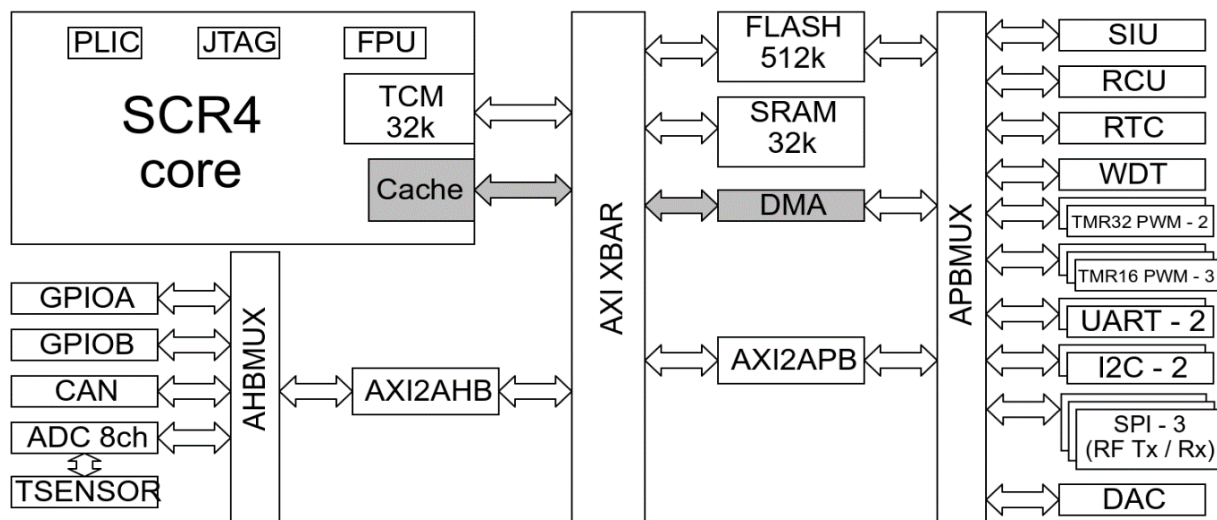
## Блок захвата CAP

- Количество: **3 идентичных блока захвата**
- Применение:
  - Измерение скорости вращения ротора (датчики Холла)
  - Временные интервалы между срабатываниями датчиков
  - Период и скважность импульсов
- Возможности:
  - 32-разрядный таймер
  - 4 × 32-разрядных регистра захвата
  - Настройка полярности фронта для каждого события
  - Прерывания по событиям
  - Однократный и циклический захват (кольцевой буфер)
  - Захват абсолютного и относительного времени
- Альтернативный режим: одноканальный ШИМ, если захват не используется

## Квадратурные декодеры (QEP)

- Количество: **1 модуля**
- Преобразуют сигнал датчика положения вала для:
  - Вычисления скорости
  - Определения направления вращения
  - Определения текущего положения вала

## СТРУКТУРНАЯ СХЕМА И СОСТАВ МИКРОКОНТРОЛЛЕРА



### Характеристики работы

- Номинальное напряжение питания: 2,8 В – 3,3 В;
- Температурный диапазон: -40 – 105 °С;
- Частота ядра: до 100 МГц.

### Особенности

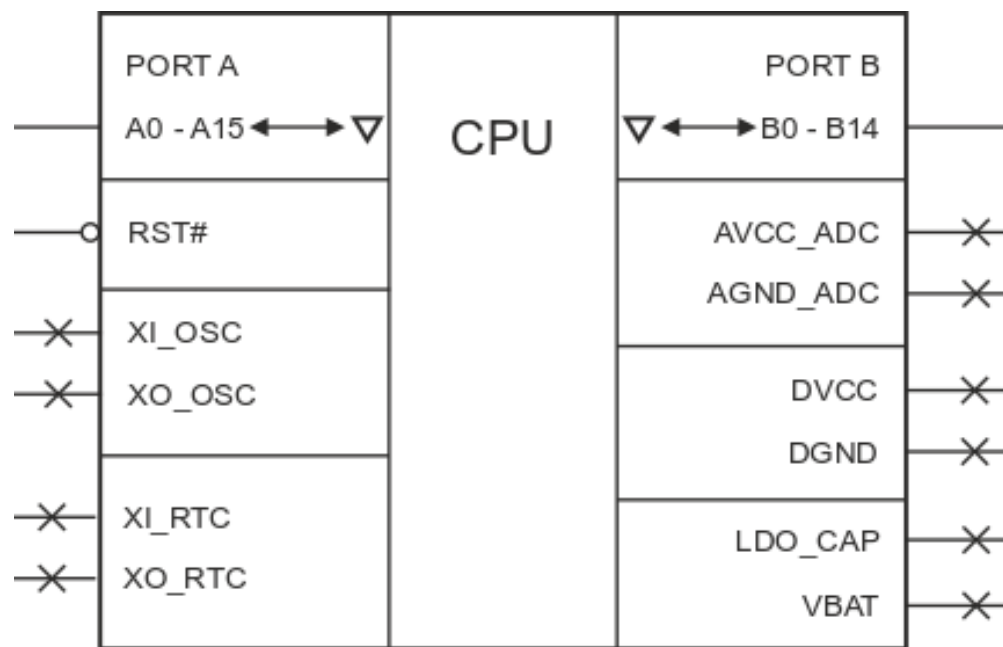
- Производительное ядро и память 32-разрядное ЦПУ с FPU, поддержкой одноцикловых команд и JTAG;
- 512 КБ Flash, 32 КБ TCM-ОЗУ, 32 КБ ОЗУ, кэш команд и данных по 4 КБ.
- Развитая таймерная система 2 × 32-бит TMR, 3 × 16-бит TMR, поддержка захвата/сравнения и ШИМ.

- Мощная аналоговая подсистема 8-канальный 12-бит АЦП с цифровыми компараторами, 12-бит ЦАП, датчик температуры.
- Богатый набор интерфейсов UART ×2, SPI ×3, I2C ×2, CAN 2.0b; поддержка внешних RF-модулей через SPI.

**Корпус: LQFP-48**

Интерфейс отладки JTAG

## ВЫВОДЫ МИКРОКОНТРОЛЛЕРА

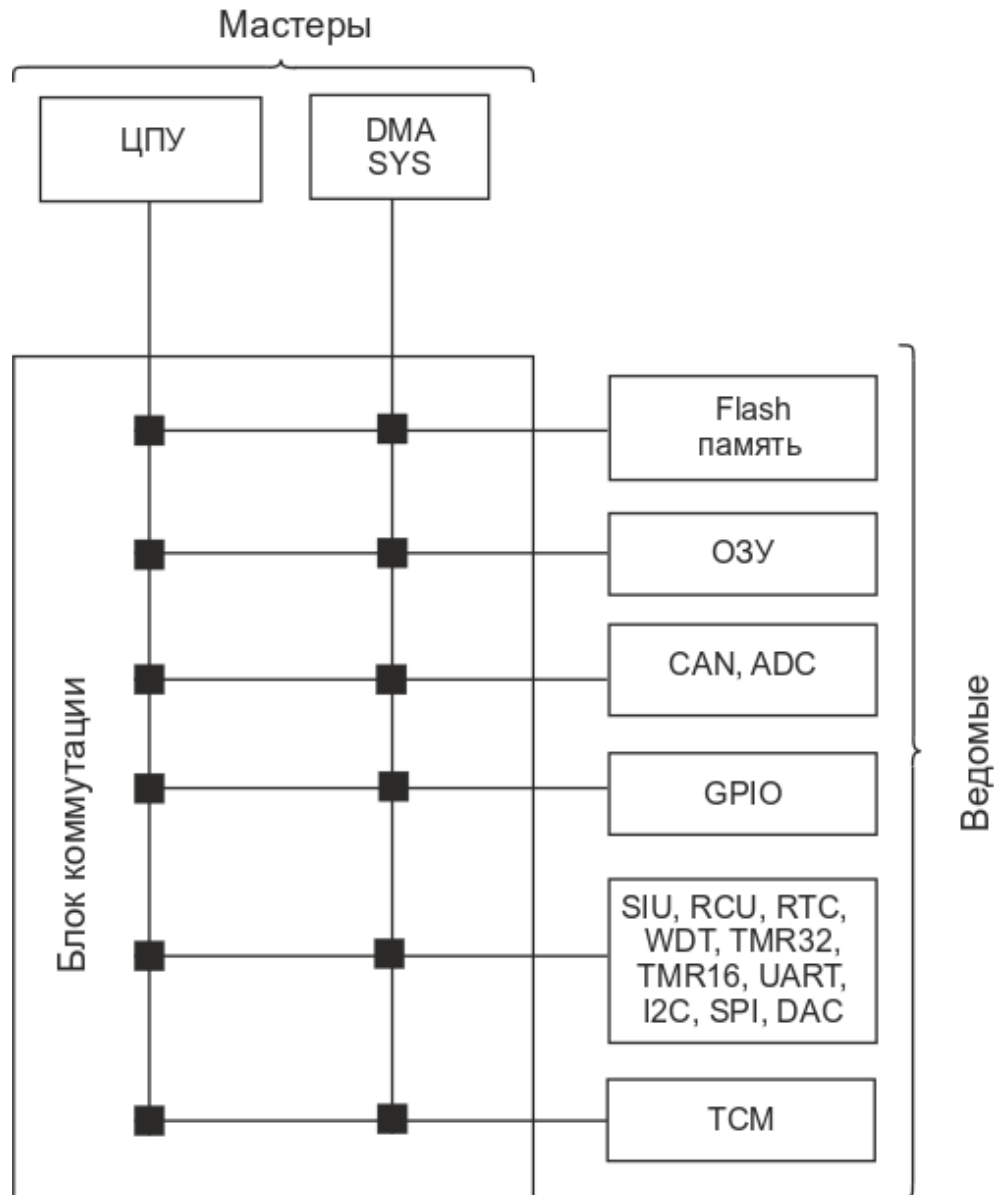


### Группы выводов:

- 16-разрядный порт ввода-вывода А (GPIOA)
- 15-разрядный порт ввода-вывода В (GPIOB)
- Порт тестирования JTAG
- Питание аналогового домена АЦП (ADC)
- Питание микроконтроллера

### Ключевые особенности:

- Все GPIO — двунаправленные и многофункциональные
- Для каждого вывода настраиваются:
  - Альтернативная функция
  - Режим работы
  - Подтяжка
  - Режим с открытым стоком/исток
- **Линии JTAG — это альтернативные функции портов GPIOA.**
- Порт GPIOA по умолчанию активирован под JTAG.



## Архитектура изделия

- Современное RISC-V ядро SCR4
- Поддержка расширенного набора команд RV32IMFC

## Блок коммутации

- Все устройства микроконтроллера связаны через единый блок коммутации, обеспечивающий взаимодействие основных и периферийных модулей



## Архитектура памяти

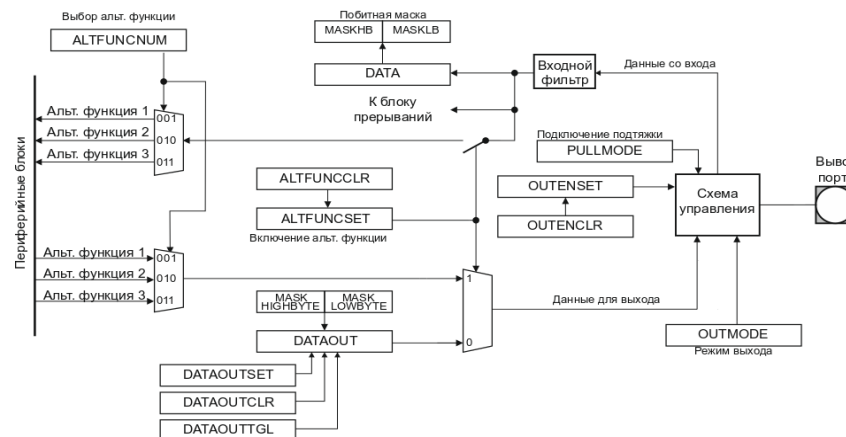
- Кэш команд — 4 Кб, кэш данных — 4 Кб
- TCM-память — 32 Кб
- Встроенная Flash-память — 512 Кб
- ОЗУ — 32 Кб

FE00_0000h FFFF_FFFFh	Системная область PLIC
F000_0000h F000_7FFFh	Память, встроенная в ядро (TCM) 32 Кбайт
4000_0000h 5001_FFFFh	Регистры управления периферийными блоками
2000_0000h 2000_7FFFh	Внутреннее ОЗУ 32 Кбайт
0000_0000h 0003_FFFFh	Flash-память (FLASH) 512 Кбайт

## Порты ввода-вывода gpio

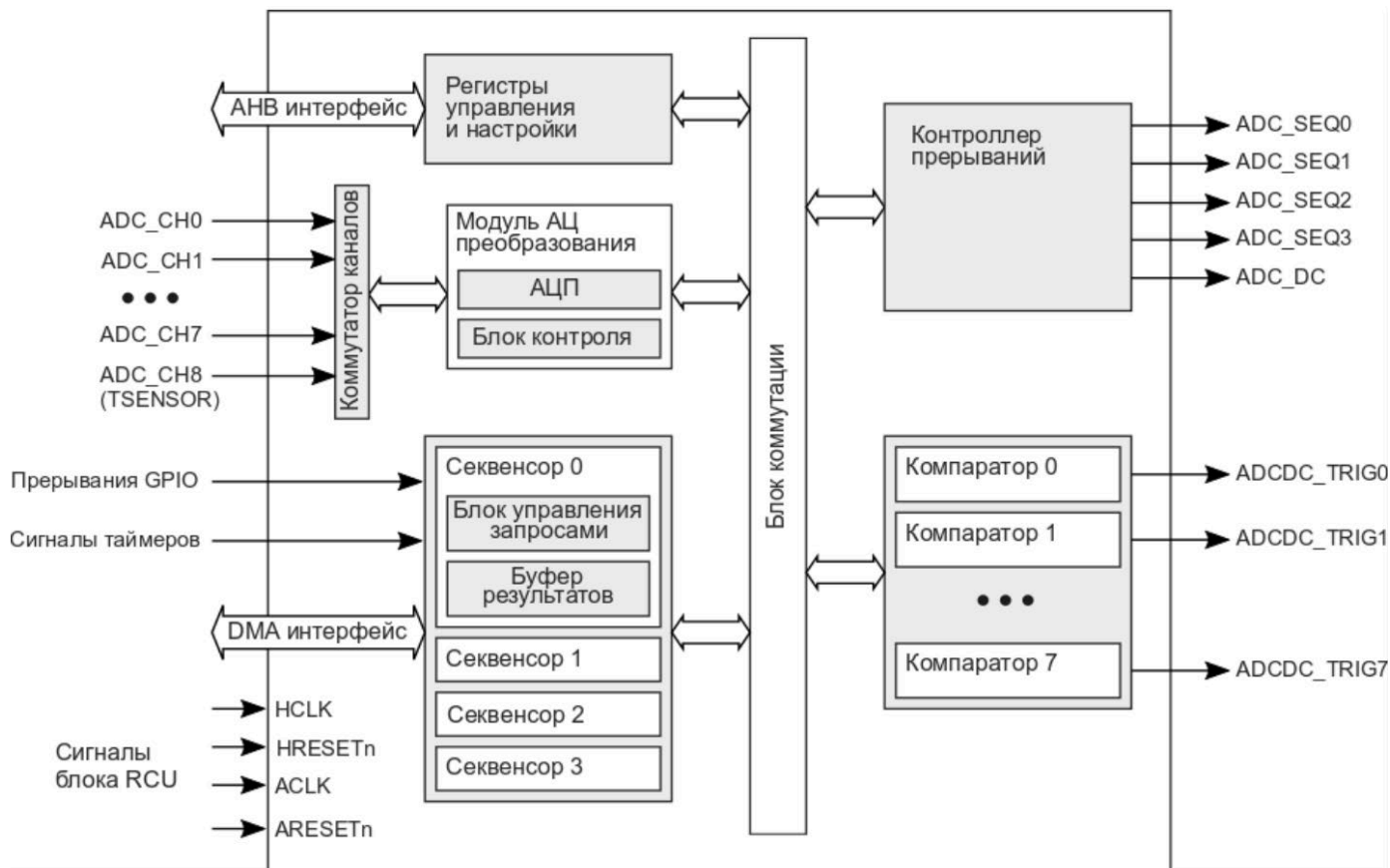
**Количество портов: 2 (А — 16-разрядный, В — 15-разрядный)**

- Структура и работа портов: идентичны
- Функции выводов:
  - Двухнаправленный GPIO
  - Альтернативные функции (для всех выводов)
- Электрические параметры: максимальное входное напряжение:  $U_{CC1} + 0,5 \text{ В}$
- Особенности работы с АЦП:
  - Выводы GPIO В0 — В7 → входы АЦП
  - Вход АЦП активен постоянно
- Инициализация портов:
  - По умолчанию: сброшены и не тактируются
  - Активация через регистры CGCFGANB и RSTDISANB блока RCU



# АНАЛОГОВАЯ ПЕРИФЕРИЯ

## Аналогово-цифровой преобразователь



### Состав блока

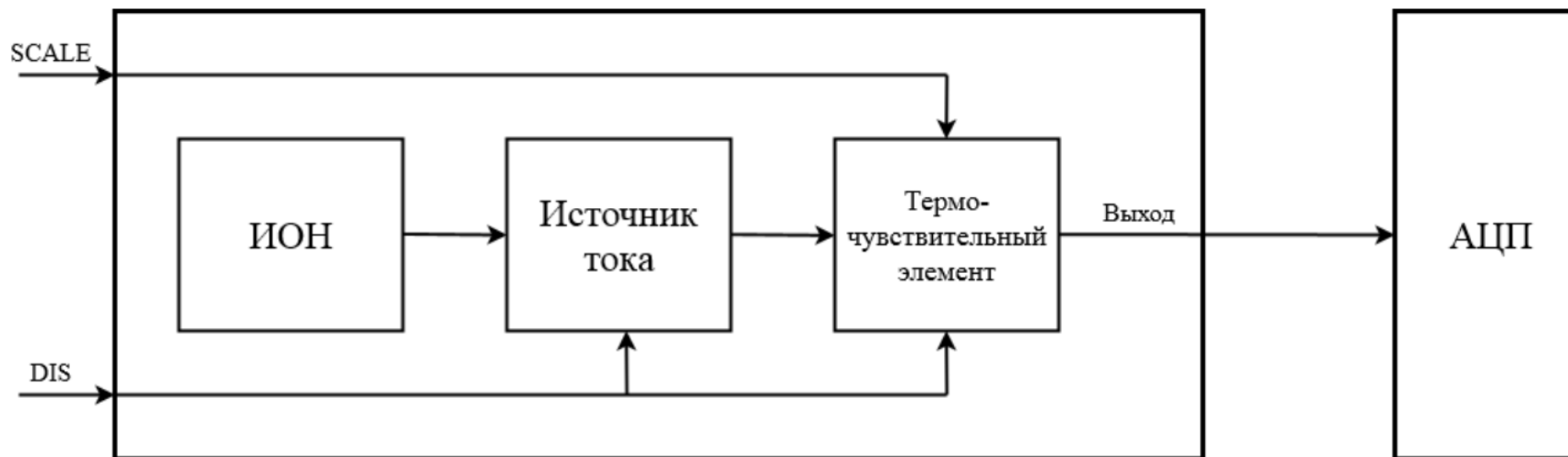
- 9-канальный модуль АЦП с разрядностью 6 / 8 / 10 / 12 бит
- Скорость измерения (12 бит): до 2,5 млн измерений/с на канал
- 4 секвенсора — независимый запуск измерений и генерация прерываний
- 8 цифровых компараторов — сравнение с порогами, формирование прерываний и управляющих сигналов
- 8 буфера результатов (FIFO)
- Блок управления прерываниями

### Входные каналы: 5

- 8 канал → внутренний датчик температуры (TSENSOR)

# АНАЛОГОВАЯ ПЕРИФЕРИЯ

## Датчик температуры микроконтроллера TSENSOR



### Функциональное назначение

- Измерение температуры кристалла во время работы
- **Выход подключен к каналу №8 АЦП**

### Состав датчика

- Источник опорного напряжения (ИОН)
- Источник тока
- Термочувствительный элемент (PN-переходы NPN-транзисторов)

### Особенности работы

- Возможность измерения температуры через один или два последовательно соединенных PN-перехода
- Позволяет корректировать температурную зависимость

# КОНТРОЛЛЕРЫ ИНТЕРФЕЙСОВ

## 1) UART

- Количество модулей: **2 (UART0–UART1)**
- Буферы **FIFO**:
  - приёмник 12 бит,
  - передатчик 8 бит - 32 байта,
- программная конфигурация 1 или 32 байта
- **Особенности:**
  - Маскирование прерываний (приём/передача/таймаут/ошибки)
  - Делитель тактовой частоты 1–65535 (под любые генераторы >3,6864 МГц)
  - Передача данных длиной от 5 до 8 бит со скоростью до 3000 Кбит/с
  - Поддержка DMA

## 2) CAN 2.0b

- Количество модулей : **1**
- Узлы на контроллер: **2**
- Объекты сообщений: **128**
- Линии прерываний: **16**

## 3) SPI

- Количество модулей: **2 идентичных контроллеров SPI**
- Режимы работы: ведущий (**master**) и ведомый (**slave**)
- Поддерживаемые протоколы:
  - Motorola SPI
  - National Microwire
  - TI SSI
- Буферы:
  - TX: 8 × 32 - бит
  - RX: 8 × 32 - бит
- Прерывания:
  - обслуживание буферов TX/RX
  - переполнение RX
  - данные в RX по таймауту
- Характеристики:
  - гибкая настройка скорости обмена
  - программируемая длина кадра 4...32 бит
  - независимое маскирование прерываний

## 4) I2C

- Количество модулей: **2**
- Поддержка протоколов: полный набор функций I2C/SMBus
- Возможности: простое подключение широкого спектра устройств
- EEPROM,
  - SRAM,
  - счетчиков,
  - АЦП,
  - ЦАП,
- периферийных модулей
- Тип интерфейса: двухпроводный, последовательный, синхронный

# ПЕРИФЕРИЙНЫЕ УСТРОЙСТВА

## Таймеры

- Количество:
  - **2 × 32-разрядных таймеров**
  - **2 × 16-разрядных таймеров**
- Функции:
  - несколько каналов захвата/сравнения
  - генерация ШИМ
  - формирование временных интервалов
- Прерывания:
  - по переполнению,
  - по регистрам захвата/сравнения
- Выводы блока доступны через альтернативные функции GPIO
- Характеристики:
  - 32-разрядный таймер/счётчик с 4 режимами работы
  - 16-разрядный таймер/счётчик с 4 режимами работы
- Конфигурируемый источник тактирования
- Встроенный блок захвата/сравнения

## RTC (часы реального времени)

- Работает от батарейного домена
- Поддерживает установку начального времени
- Контролирует напряжение основного питания и автоматически переключается на батарею при снижении ниже порога (с формированием прерывания)
- Тактирование: внешний кварц или внутренний RC-осциллятор
- Два программируемых будильника с генерацией прерываний

## Сторожевой таймер WDT

- Обеспечивает защиту системы, выполняя её сброс при отказе программного обеспечения.
- Включается или отключается пользователем по необходимости.
- Представляет собой 32-битный обратный счётчик, загружаемый значением из регистра LOAD.
- Декрементируется по каждому фронту тактового сигнала WDTCLK, обеспечивая стабильную работу механизма контроля

## ССЫЛКИ НА РЕСУРСЫ:



Сайт АО «НИИЭТ»



Продукция АО «НИИЭТ»



Каталоги АО «НИИЭТ»



Русская электроника





**НИИЭТ**

НАУЧНО-ИССЛЕДОВАТЕЛЬСКИЙ ИНСТИТУТ  
ЭЛЕКТРОННОЙ ТЕХНИКИ

**ЭЛЕМЕНТ**

**Тема семинара:** Новые микроконтроллеры на архитектуре  
RISC-V от НИИЭТ

**БЛАГОДАРИМ ЗА ВНИМАНИЕ!**



г. Воронеж, ул. Старых Большевиков, д. 5.



Приемная: +7 (473) 226-20-35

Отдел маркетинга и сбыта: +7 (473) 280-22-94

