

Утвержден

КФДЛ.424939.013РЭ–ЛУ

ОТЛАДОЧНОЕ УСТРОЙСТВО
ДЛЯ МИКРОСХЕМЫ ИНТЕГРАЛЬНОЙ 1906ВМ016

Руководство по эксплуатации

КФДЛ.424939.013РЭ

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата

2017

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата

Отладочное устройство выполняет функции макетно-отладочной платы, отладчика, программатора. Блок-схема устройства приведена на рисунке 1.

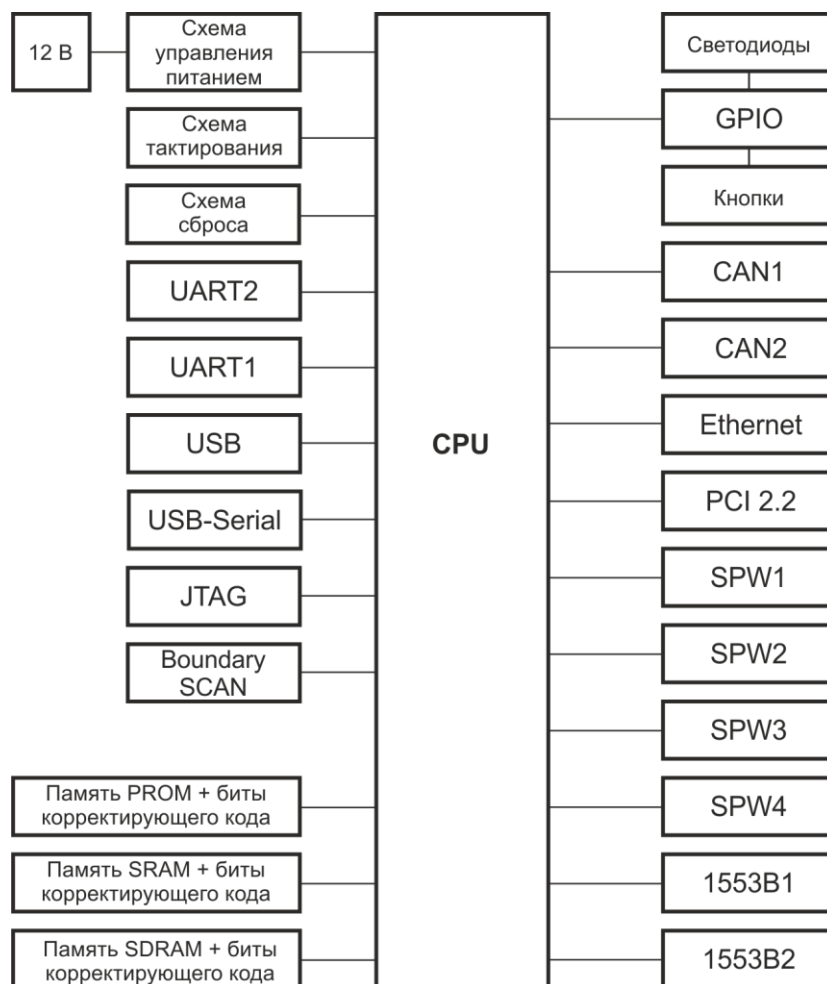


Рисунок 1 – Блок-схема отладочного устройства

2.1 Напряжение источника питания.....	12 В.
2.2 Ток нагрузки устройства.....	≤ 2 А.

В состав отладочного устройства входят:

- системная плата;
- микропроцессор K1906BM016 (опционально);
- соединительный кабель типа Ethernet;
- блок питания.

На рисунках 2а), 2б) приведен внешний вид системной платы отладочного устройства.

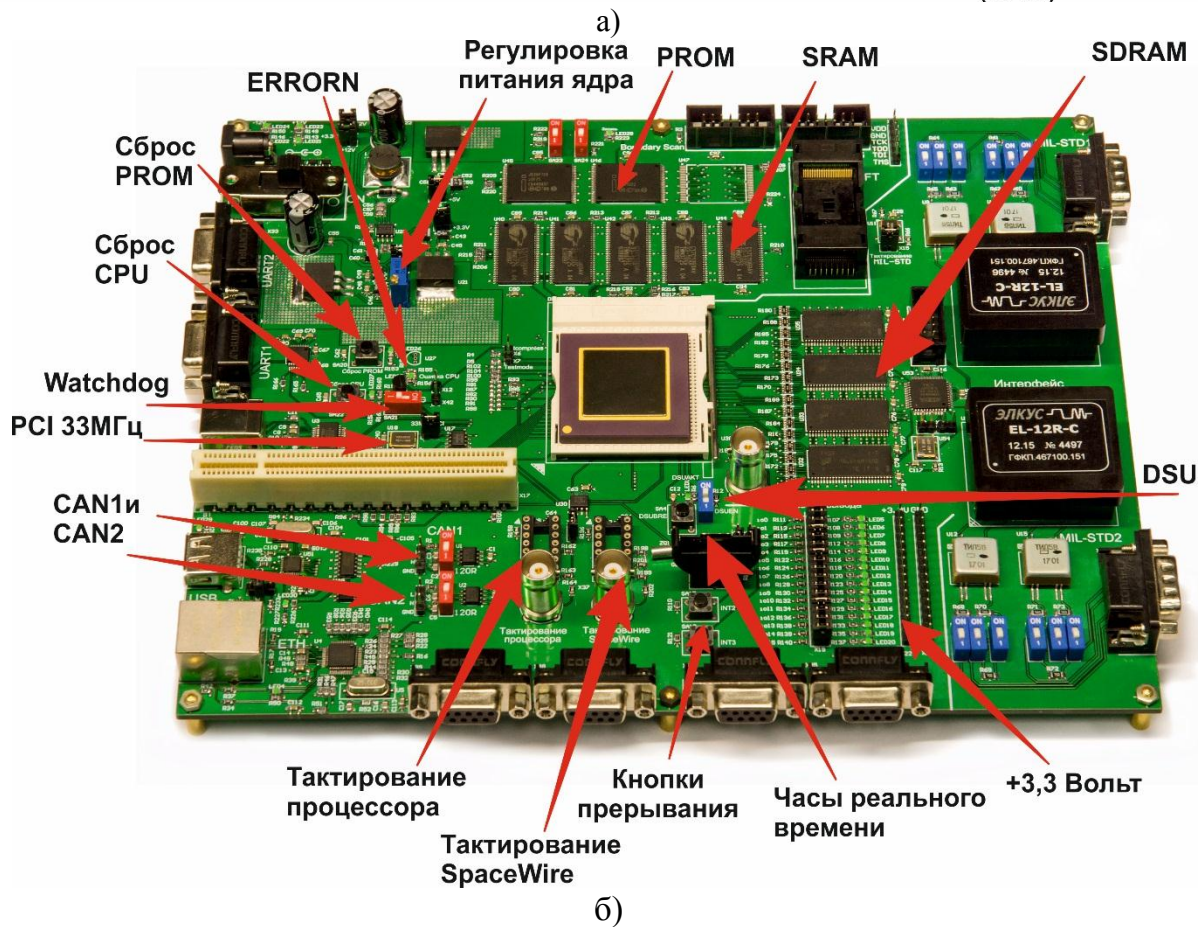
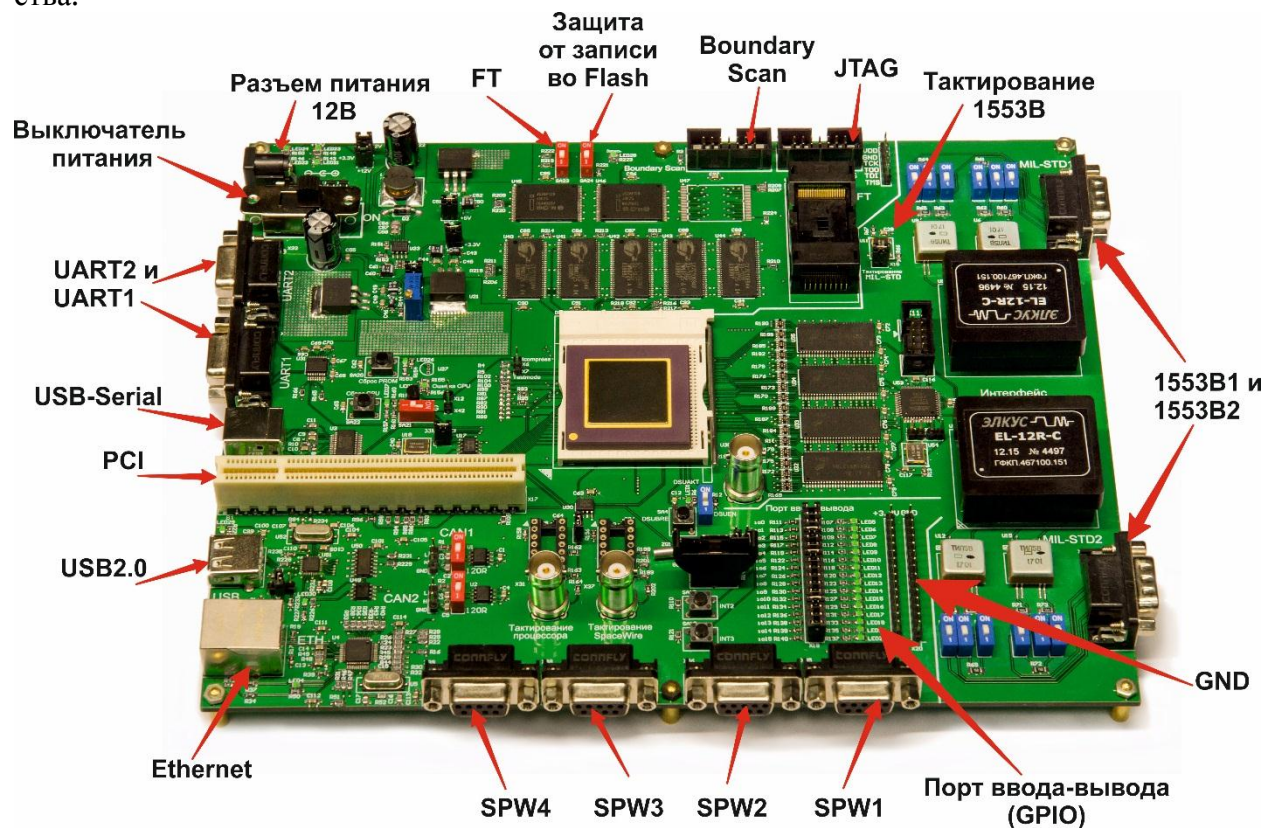
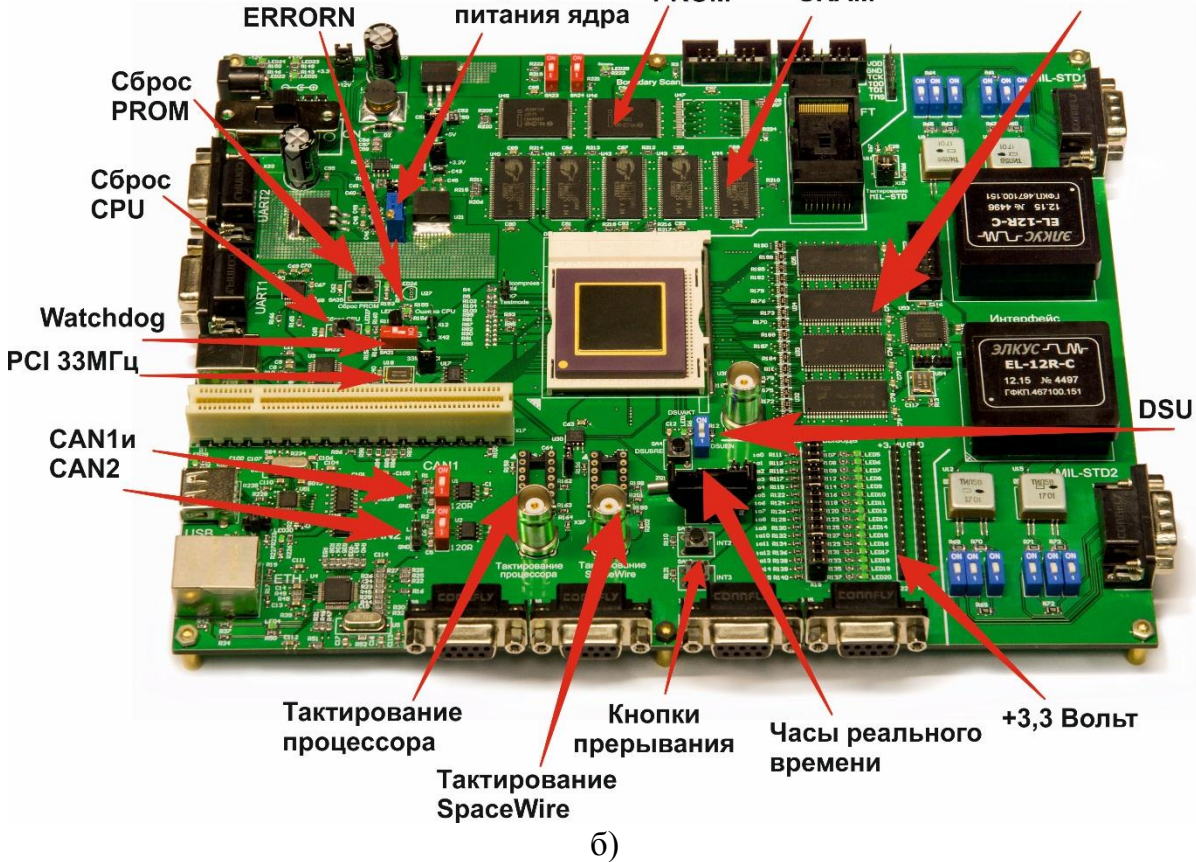


Рисунок 2 – Внешний вид системной платы отладочного устройства

Инв. № подл.	Подп. и дата				Лист
	Взам. инв. №				
	Инв. № дубл.				
	Подп. и дата				
Изм.	Лист	№ докум.	Подп.	Дата	КФДЛ.424939.013РЭ
					4

Рисунок 2 – Внешний вид системной платы отладочного устройства				
				

Отладочное устройство имеет следующие функциональные элементы и опции:

- источник питания 12 В;
- тактирование SpaceWire;
- тактирование MIL-STD 1553В;
- тактирование процессора;
- кнопочные переключатели, подключаемые к портам ИС;
- отладочный интерфейс JTAG;
- модули памяти PROM / SRAM / SDRAM:
 - до 32 МБайт PROM;
 - до 8 МБайт SRAM;
 - до 128 МБайт SDRAM;
- модули памяти с кодами коррекции Хэмминга и Рида-Соломона;
- доступ ко всем портам ввода-вывода ИС;
- индикаторные светодиоды с возможностью подключения ко всем портам ввода-вывода микропроцессора;
- порт USB-Serial для связи с персональным компьютером;
- 4 интерфейса SpaceWire с поддержкой RMAP;
- 2 интерфейса MIL-STD 1553В;
- 2 интерфейса UART;
- 2 интерфейса CAN;
- интерфейс Ethernet с поддержкой EDCL;
- интерфейс USB 2.0;
- интерфейс PCI 2.2;
- сторожевой таймер;
- 16 выводов порта общего назначения.

4 Устройство и принцип действия

4.1 Система питания

Система питания формирует необходимые для работы процессора и интерфейсов уровни напряжений: +1,8 В; +3,3 В; +5,0 В; $\pm 12,0$ В.

На рисунках 3 и 4 представлены блок-схема и внешний вид системы питания устройства.

Инт. № подл.	Подп. и дата	Взам. инв. №	Инт. № дубл.	Подп. и дата
Изм.	Лист	№ докум.	Подп.	Дата
КФДЛ.424939.013РЭ				Лист
				5

В таблице 1 приведено описание разъемов и перемычек на плате устройства.

Таблица 1 – Функциональное назначение разъема / перемычки

Наименование	Описание	Параметры
X29	Разъем для подключения внешнего источника питания	12 В Размер: 5,5 мм Схема:  , центральный штырь 2 мм
SA19	Переключатель включения/выключения питания	—
X26	Переемычка, разрывающая цепь питания	5,0 В
X25	Переемычка, разрывающая цепь питания	3,3 В
X24	Переемычка, разрывающая цепь питания	1,8 В
X27	Переемычка, разрывающая цепь питания	+12,0 В
X28	Переемычка, разрывающая цепь питания	-12,0 В

Перед началом работы необходимо:

- установить процессор в колодку (совместив ключ, указанный на процессоре, и промаркированный на плате устройства угол сокетa 754);
- установить перемычки: X24, X25, X26, X27, X28;
- подключить блок питания к разъему X29, переключатель SA19 перевести в положение ON.

Примечание – светодиоды LED21, LED22, LED23, LED24 должны светиться.

4.2 Система тактирования

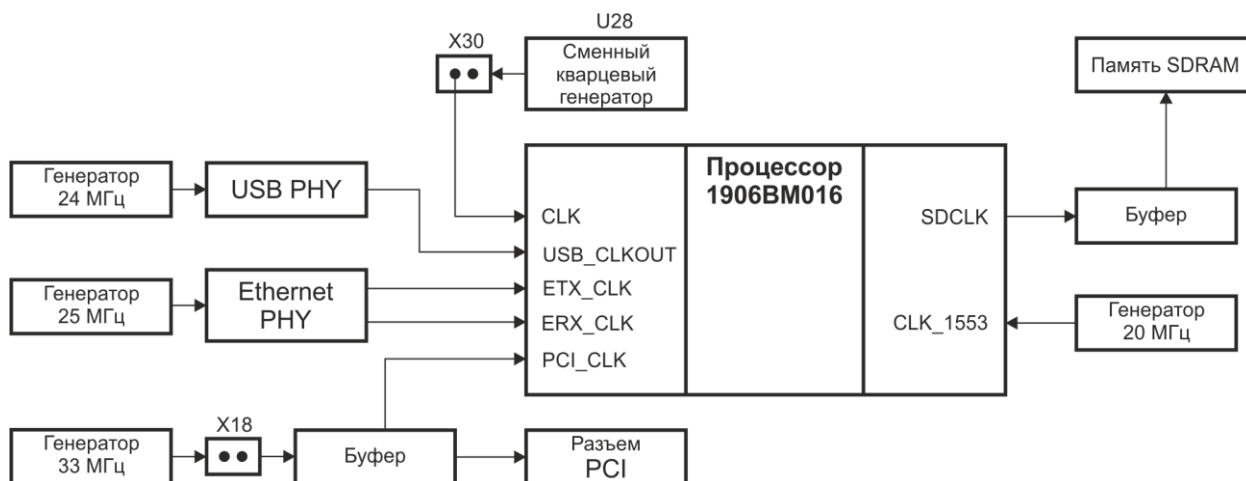


Рисунок 5 – Схема тактирования процессора

В таблице 2 приведено назначение выводов колодки U28.

Таблица 2 – Назначение выводов колодки U28

Номер вывода	Описание
1	Свободный (Stand-by)
4	GND
7	GND
8	Выход тактового сигнала
11	Выход тактового сигнала
14	Питание +3,3 В

На рисунке 6 представлен внешний вид колодки для подключения внешних генераторов U28 и дополнительное гнездо. В качестве альтернативного способа подачи сигнала тактирования можно использовать гнездо, расположенное ниже U28.

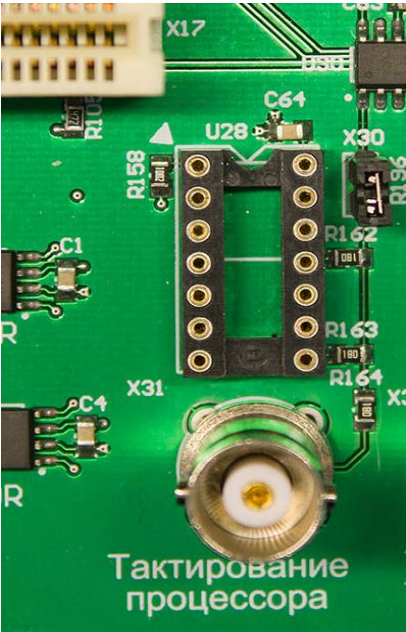


Рисунок 6 – Внешний вид колодки для подключения внешних генераторов U28

4.3 Память

На плате устройства установлено три вида памяти:

1 Память типа Flash (PROM). Используются три микросхемы JS28F128J3F75 по 16 Мбайт, время доступа 75 нс. Схема использования микросхем: 2 (для основного кода) + 1 (для корректирующего кода).

2 Статическая память с произвольным доступом (SRAM). Используется пять микросхем CY7C1069AV33 с временем доступа 10 нс, общим объемом 8 Мбайт + 2 Мбайт. Схема использования микросхем: 4 (для основного кода) + 1 (для корректирующего кода).

3 Синхронная динамическая память (SDRAM). Используется шесть микросхем MT48LC16M16A2, поддерживающих стандарты PC100 / PC133, общим объемом 128 Мбайт + 64 Мбайт. Схема использования микросхем: 4 (для основного кода) + 2 (для корректирующего кода).

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата	КФДЛ.424939.013РЭ					Лист
										8
Изм.	Лист	№ докум.	Подп.	Дата						

В таблице 3 приведено описание индикаторных светодиодов, относящихся к памяти процессора, и элементов памяти PROM.

Название светодиода	Описание
SA24	Переключатель защиты от записи во Flash (в положении ON защита от записи включена)
LED28	Сигнализирует запись в память Flash
U36 – U37	Микросхемы SDRAM типа (расположены на обратной стороне платы и предназначены под биты корректирующего кода)
U32 – U35	Микросхемы SDRAM типа
U40 – U44	Микросхемы SRAM типа
U45	Младшие 16 разрядов памяти Flash
U46	Старшие 16 разрядов памяти Flash
U47	Место под микросхему Flash типа (предназначена под биты корректирующего кода)
U48	Колодка под микросхему Flash типа (предназначена под биты корректирующего кода)
SA23	Включает режим коррекции ошибки (в положении ON коррекция ошибки включена)
X9 – X10	Переключатели не используются
Разъем тактирования SDRAM	Используется только в диагностических целях

4.4 Интерфейсы UART

Интерфейсы универсального асинхронного приемопередатчика (APBUART) предназначены для последовательной передачи данных. В процессоре 1906BM016 реализовано два интерфейса UART (RS232): UART1 (X32) и UART2 (X33).

На рисунке 8 представлена блок-схема интерфейса UART.

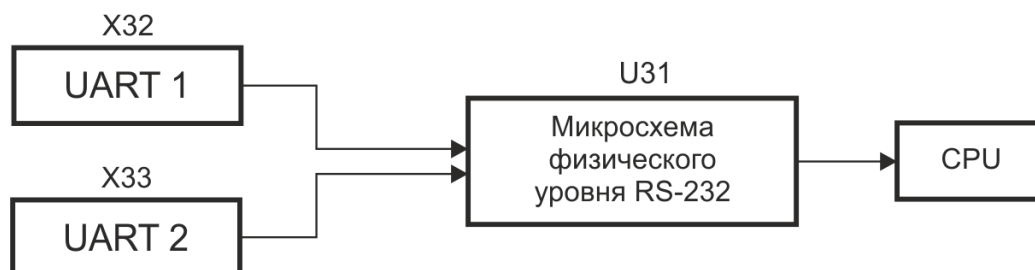


Рисунок 8 – Блок-схема

На рисунке 9 представлена распиновка интерфейса UART.



Рисунок 9 – Распиновка интерфейса UART

В таблице 4 приведено назначение выводов разъемов интерфейса UART.

Таблица 4 – Назначение выводов разъемов интерфейса UART

Номер вывода	Описание
2	Выход передатчика TX
3	Вход приемника RX
5	GND

4.5 Интерфейсы MIL-STD-1553B

В состав микропроцессора 1906BM016 входят два интерфейса MIL-STD-1553B. Физический уровень интерфейсов MIL-STD-1553B реализован на микросхемах «ЭЛКУС» EL-12R-C.

Тактовый сигнал подается на отдельный вход CLK_1553B процессора (см. рисунок 10). Для тактирования интерфейса MIL-STD-1553B необходимо установить перемычку X15 и подключить кварцевый генератор на 20 МГц.

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата	КФДЛ.424939.013РЭ					Лист
										10
Изм.	Лист	№ докум.	Подп.	Дата						

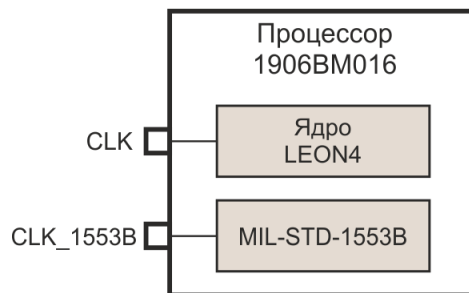


Рисунок 10 – Схема тактирования интерфейсов MIL-STD-1553B

На рисунке 11 представлена подробная блок-схема интерфейса MIL-STD-1553B.

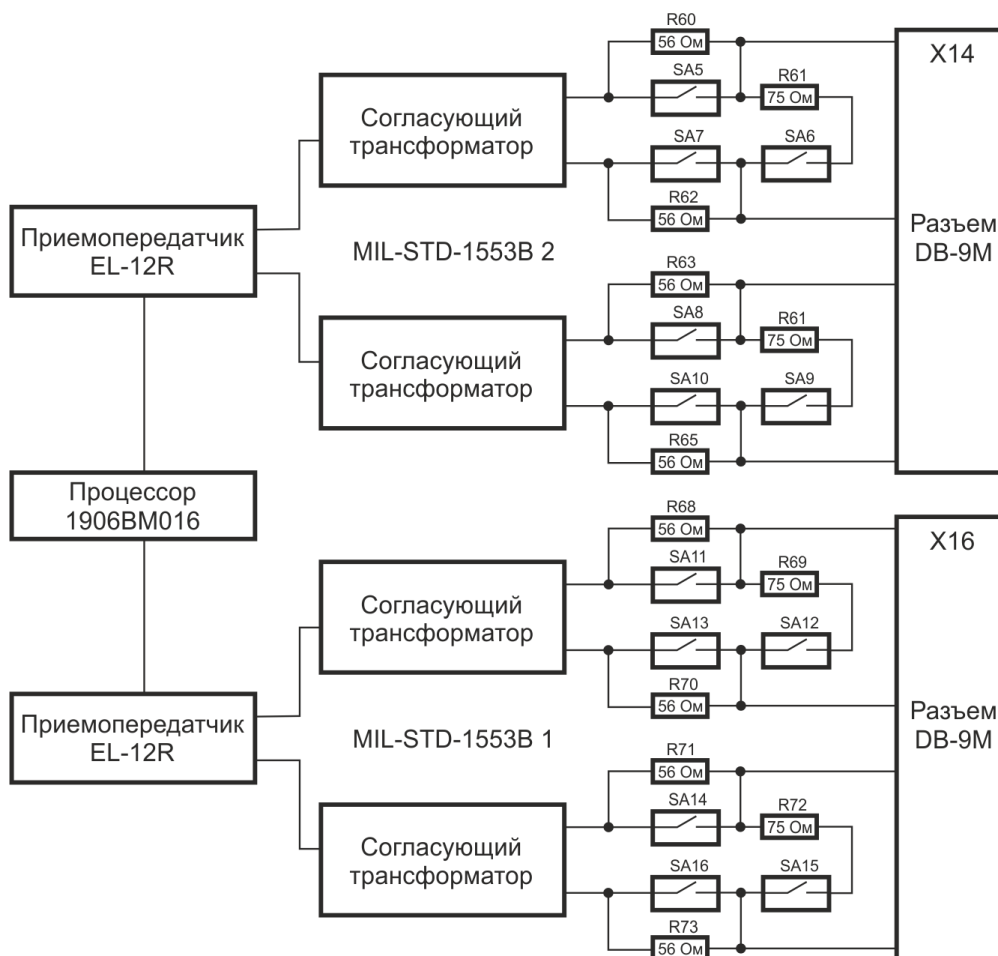


Рисунок 11 – Блок-схема интерфейса MIL-STD-1553B

В таблице 5 приведено описание переключателей интерфейсов 1 и 2 MIL-STD-1553B, внешний вид которых изображен на рисунках 12 и 13.

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата	КФДЛ.424939.013РЭ	Лист
						11

Таблица 5 – Описание переключателей интерфейсов 1 и 2 MIL-STD-1553B

Название переключателя	Значение	Описание
SA5, SA7, SA8, SA10	1	Позволяют подключить последовательно резисторы 56 Ом к выводам первого приемопередатчика
SA6, SA9	ON	Подключают резисторы 75 Ом параллельно выводам первого приемопередатчика
SA11, SA13, SA14, SA16	1	Позволяют подключить последовательно резисторы 56 Ом к выводам второго приемопередатчика
SA12, SA15	ON	Подключают резисторы 75 Ом параллельно выводам второго приемопередатчика

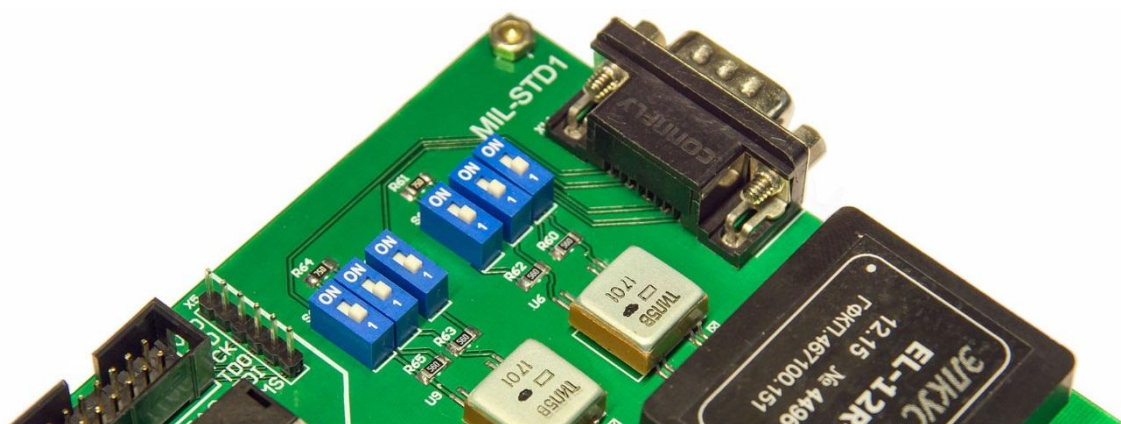


Рисунок 12 – Внешний вид интерфейса 1 MIL-STD-1553B

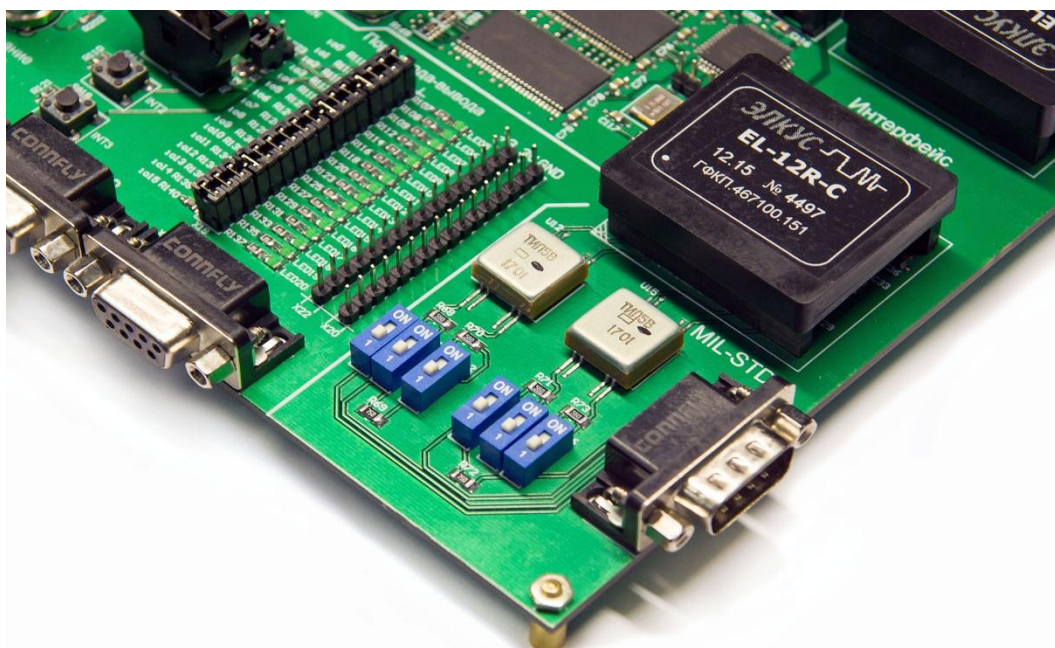
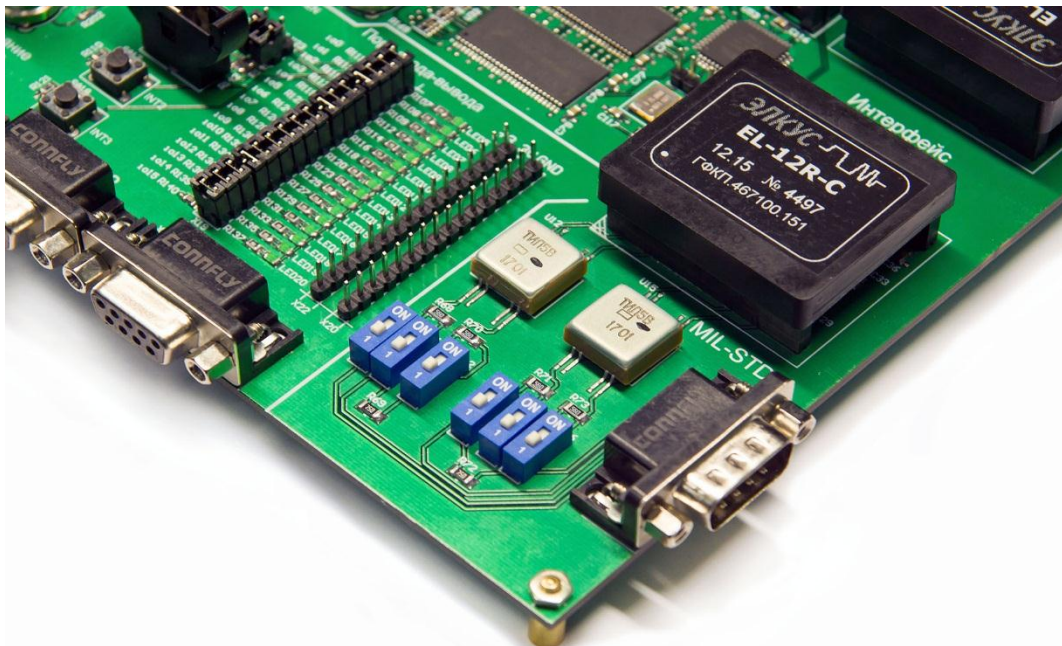
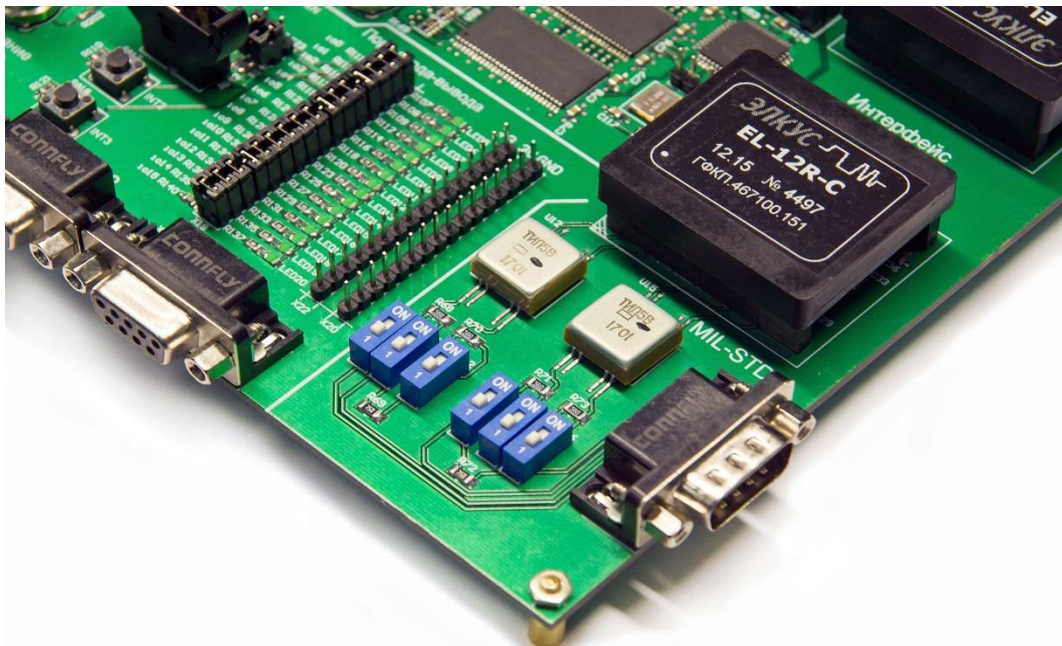


Рисунок 13 – Внешний вид интерфейса 2 MIL-STD-1553B

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата	Рисунок 12 – Внешний вид интерфейса 1 MIL-STD-1553B					
										
Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата	Рисунок 13 – Внешний вид интерфейса 2 MIL-STD-1553B					
										
					КФДЛ.424939.013РЭ					Лист
										12
Изм.	Лист	№ докум.	Подп.	Дата						

На рисунке 14 представлен внешний вид системы тактирования MIL-STD-1553B,

где:

- U11 – тактовый генератор на 20 МГц, предназначенный для тактирования интерфейса;
- X15 – перемычка, разрывающая цепь тактирования от генератора U10.

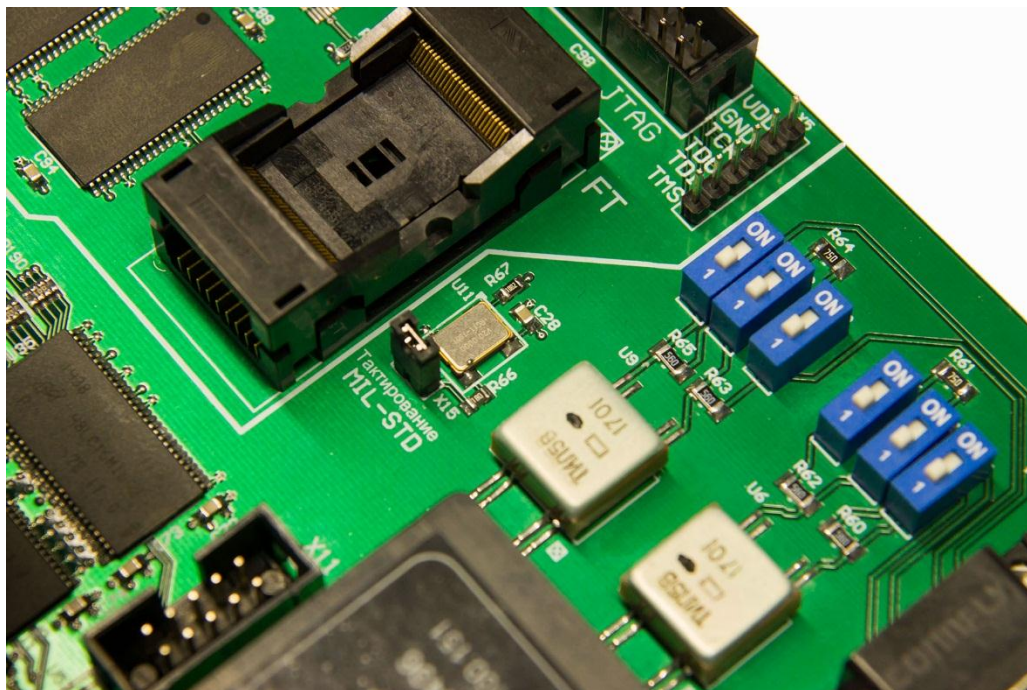


Рисунок 14 – Внешний вид системы тактирования MIL-STD-1553B

На рисунке 15 представлена распиновка разъемов интерфейса MIL-STD-1553B, назначение выводов разъемов интерфейсов приведено в таблице 6.

Таблица 6 – Назначение выводов разъемов интерфейсов MIL-STD-1553B

Номер вывода	Описание
1 и 2	Выводы приемопередатчика канала «А»
4 и 5	Выводы приемопередатчика канала «Б»
6 и 9	«Земля» GND



Рисунок 15 – Распиновка разъемов MIL-STD-1553B

Имп. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата
Изм.	Лист	№ докум.	Подп.	Дата
КФДЛ.424939.013РЭ				Лист
				13

4.6 Порт ввода-вывода

Порт ввода-вывода (GPIO) общего назначения имеет разрядность 16 бит и поддерживает прерывания. Для генерации внешних прерываний к выводам GPIO2 и GPIO3 подключены кнопки SA17 и SA18. При нажатии кнопки генерируют состояние логической единицы. Блок-схема порта ввода-вывода представлена на рисунке 16.

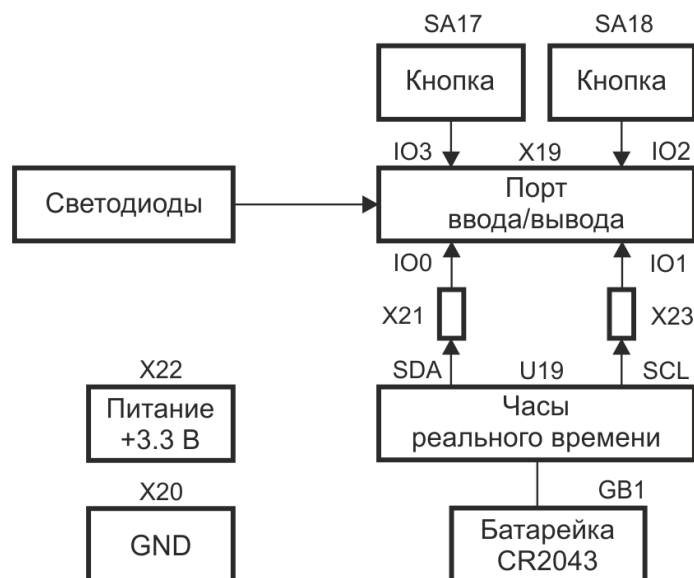


Рисунок 16 – Блок-схема порта ввода-вывода

Выводы GPIO подключены к разъему X19, также к порту могут быть подключены светодиоды LED5-LED20 через X19. Активный уровень светодиодов +3,3 В. Расположение и обозначение разъемов порта ввода-вывода показано на рисунке 17, в таблице 7.

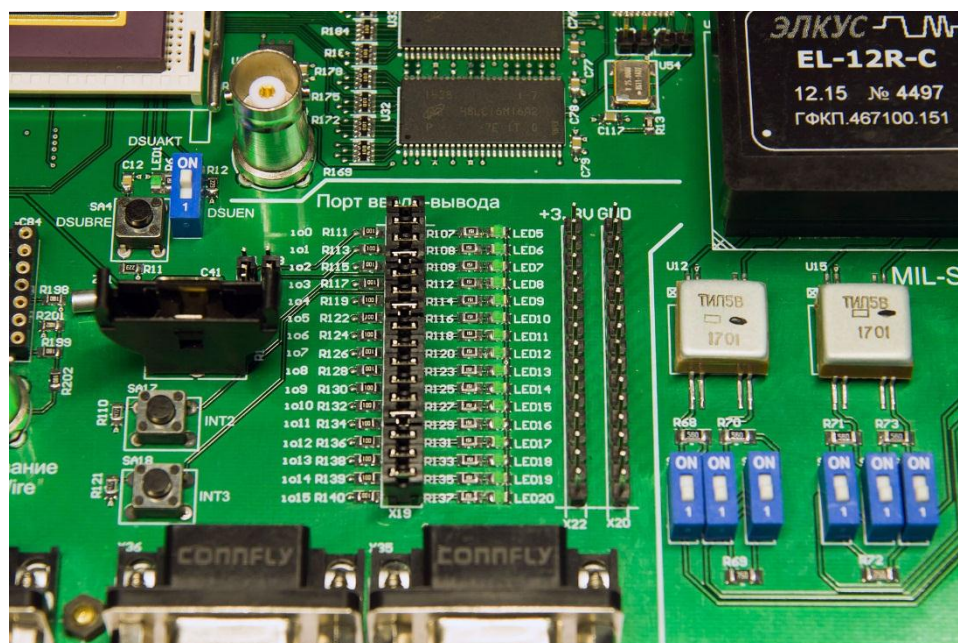


Рисунок 17 – Внешний вид порта ввода-вывода

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата					
Изм.	Лист	№ докум.	Подп.	Дата					
					КФДЛ.424939.013РЭ				
					Лист 14				

Таблица 7 – Назначение элементов и разъемов порта ввода-вывода

Обозначение элементов и разъемов	Назначение
Gb1	Батарейка CR2032
X20	Питание +3,3 В
X21	Подключение SDA интерфейса I2C к порту IO0
X22	«земля» GND
X23	Подключение SCL интерфейса I2C к порту IO1
U19	Часы реального времени DS1307

4.7 Интерфейсы SpaceWire

В составе процессора 1906BM016 имеется четыре интерфейса SpaceWire (SPW1 – SPW4).



Рисунок 18 – Распиновка разъемов SpaceWire

В таблице 8 приведено назначение выводов интерфейсов SpaceWire.

Таблица 8 – Назначение выводов интерфейсов SpaceWire

Номер вывода	Описание
1	DIN+
6	DIN-
2	SIN+
7	SIN-
4	SOUT-
8	SOUT+
5	DOUT-
9	DOUT+
3	«земля» GND

Для функционирования интерфейса необходим тактовый сигнал. Сигнал берется с генератора, установленного в колодку U39. В качестве альтернативного способа тактирования можно использовать гнездо, расположенное рядом с колодкой U38. В таблице 9 описаны выводы колодки U38.

Таблица 9 – Назначение выводов колодки U38

Номер вывода	Описание
1	Свободный (Stand-by)
4	GND
7	GND
8	Выход тактового сигнала
11	Выход тактового сигнала
14	Питание +3,3 В

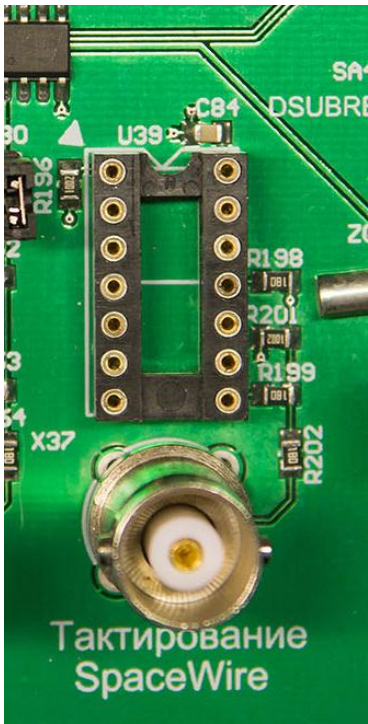


Рисунок 19 – Внешний вид колодки генератора тактового сигнала для интерфейсов SpaceWire

Инт. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата	КФДЛ.424939.013РЭ	Лист
						16
Изм.	Лист	№ докум.	Подп.	Дата		

4.8 Интерфейсы CAN

В состав микропроцессора входит два интерфейса CAN1 и CAN2. Выводы CAN1 подключены к разъему X1, а CAN2 – к разъему X2. На рисунке 20 представлена блок-схема интерфейса CAN.

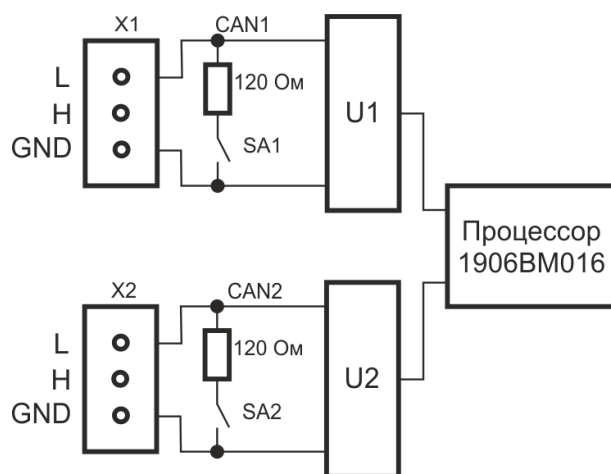


Рисунок 20 – Блок-схема интерфейса CAN

Переключатели SA1 и SA2 подключают резистор 120 Ом к линиям CANH и CANL.

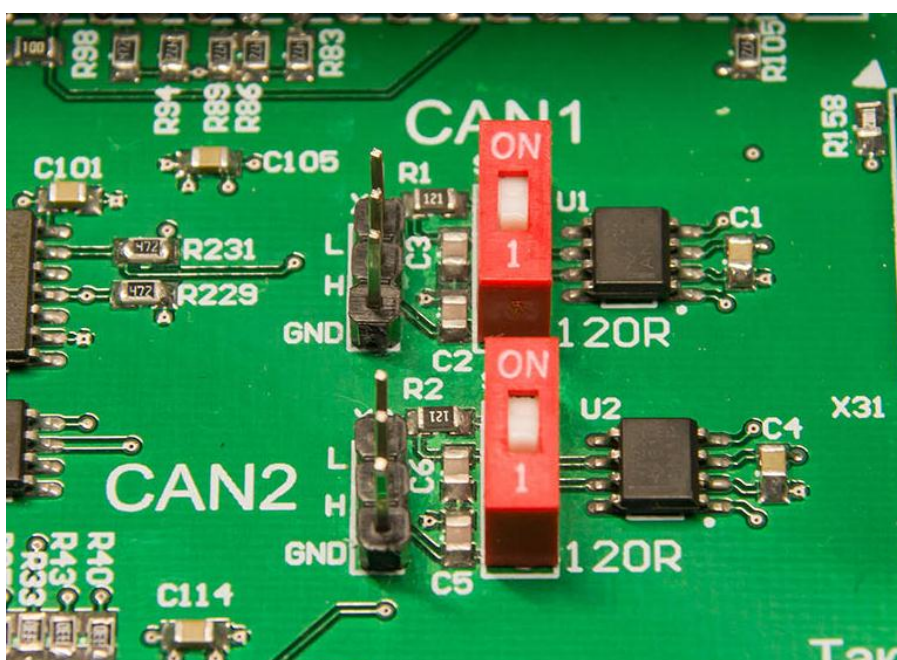


Рисунок 21 – Внешний вид интерфейсов CAN

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата	КФДЛ.424939.013РЭ	Лист
						17
Изм.	Лист	№ докум.	Подп.	Дата		

4.9 Интерфейс Ethernet

В состав 1906BM016 входит интерфейс Ethernet, он поддерживает следующие режимы работы:

- 10BASE-T, Half/Full-Duplex;
- 100BASE-TX, Half/Full-Duplex.

Определение типа сети производится автоматически. Интерфейс Ethernet можно использовать для работы в режиме отладки, подробно об этом написано в разделе «Отладка через Ethernet».

На разъеме расположены два индикатора, с помощью которых можно определить статус сети. На рисунке 22 представлен внешний вид разъема интерфейса.

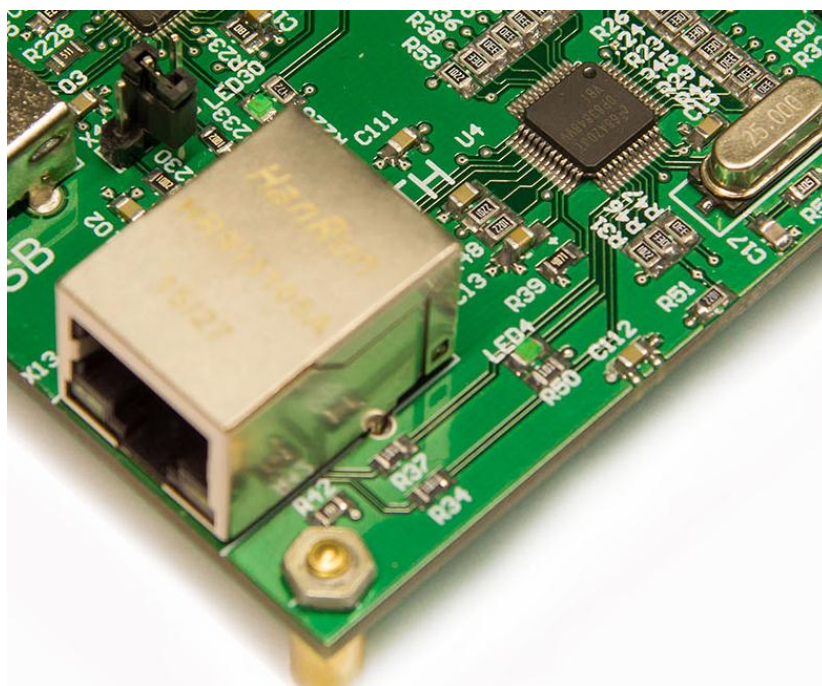


Рисунок 22 – Внешний вид разъема интерфейса Ethernet

4.10 Интерфейс USB

Разъем интерфейса USB показан на рисунке 23.

Интерфейс USB соответствует спецификации 2.0.

Переключатель U41 характеризует режим Master – Slave USB.

Интв. № подл.	Подп. и дата	Взам. инв. №	Интв. № дубл.	Подп. и дата	КФДЛ.424939.013РЭ					Лист
										18
Изм.	Лист	№ докум.	Подп.	Дата						

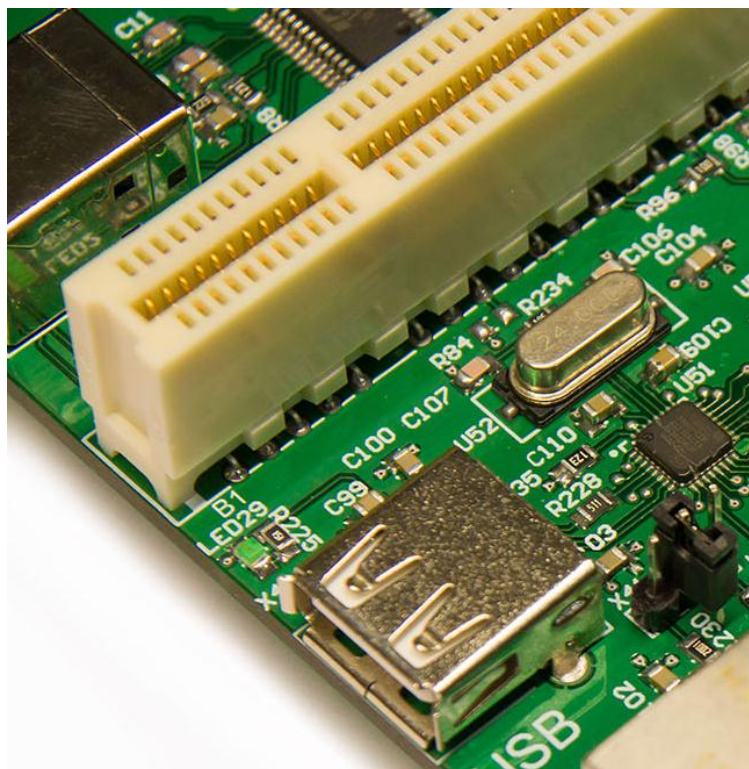


Рисунок 23 – Внешний вид разъема интерфейса USB

4.11 Интерфейс PCI

Интерфейс PCI соответствует стандарту версии 2.3. На рисунке 24 представлена блок-схема интерфейса PCI.

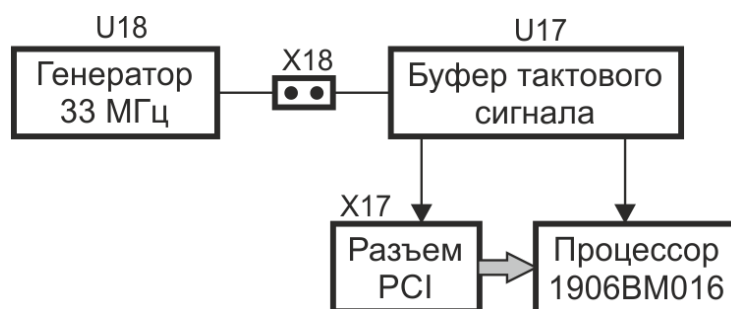


Рисунок 24 – Блок-схема интерфейса PCI

Тактирование интерфейса осуществляется от расположенного на плате кварцевого генератора на 33 МГц. Подключение генератора осуществляется установкой перемычки X18 (см. рисунок 25).

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата
Изм.	Лист	№ докум.	Подп.	Дата
КФДЛ.424939.013РЭ				Лист
				19

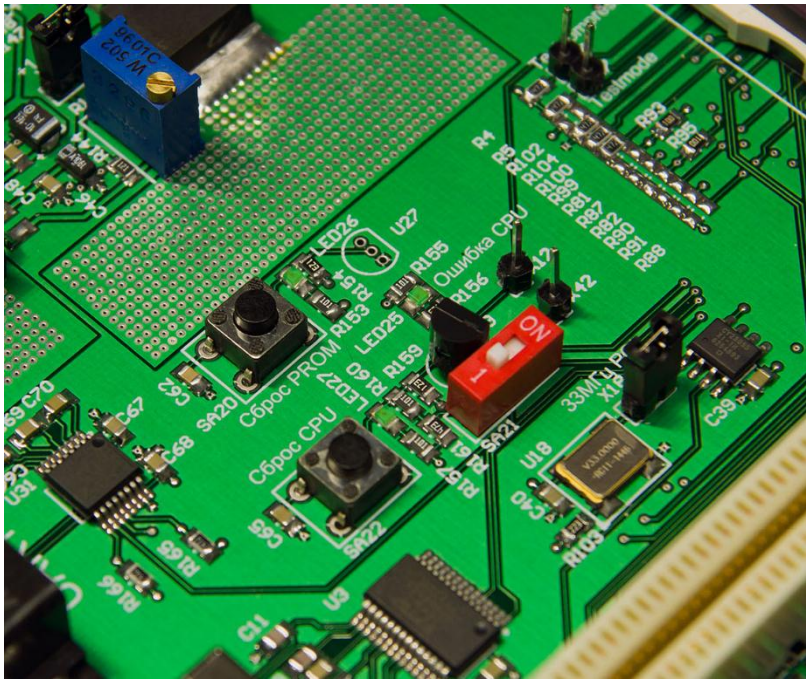


Рисунок 26 – Внешний вид кнопок сброса

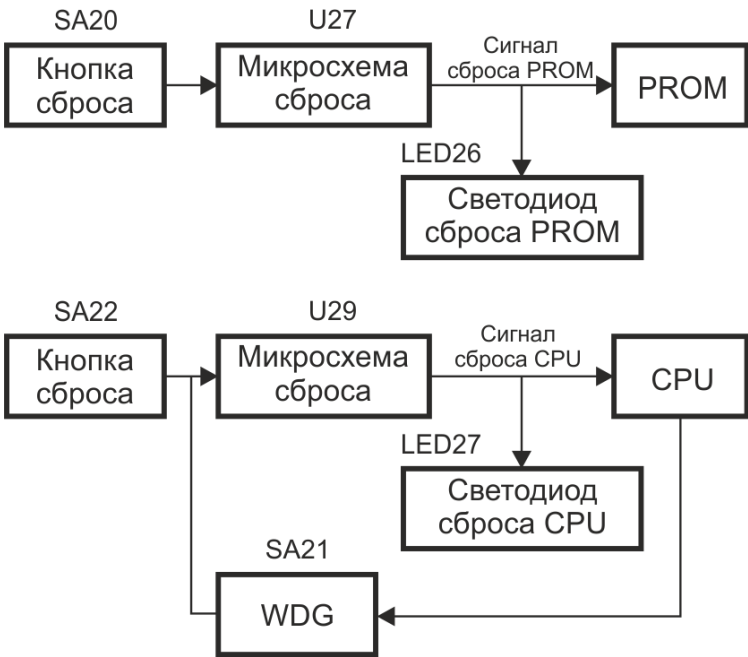


Рисунок 27 – Блок- схема системы сброса

Инв. № подл.	Подп. и дата				Лист	
	Инв. № дубл.					
	Взам. инв. №					
	Подп. и дата					
Изм.	Лист	№ докум.	Подп.	Дата	КФДЛ.424939.013РЭ	21

Рисунок 27 – Блок- схема системы сброса

5 Система отладки процессора (DSU)

5.1 Общая информация

Микропроцессор 1906BM016 поддерживает внутрисхемную отладку программного кода через модуль DSU.

На рисунке 28 представлено подключение внешних отладчиков.

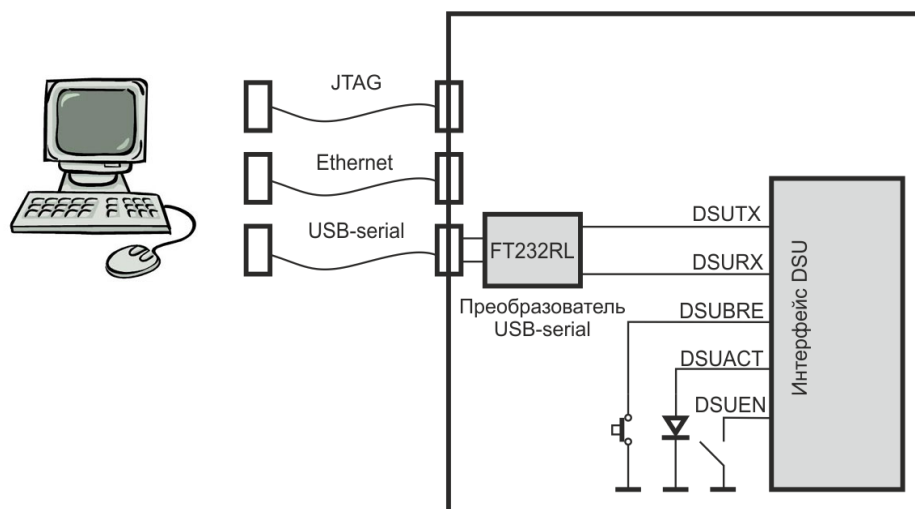


Рисунок 28 – Отладочные интерфейсы

При использовании отладчика GRMON2 доступ к DSU осуществляется через следующие интерфейсы:

- Serial debug link (USB-SERIAL);
- Ethernet;
- JTAG.

В случае использования отладчика JEM доступ к DSU может осуществляться только по интерфейсу JTAG.

При использовании отладчика GRAIP доступ к DSU осуществляется через Ethernet.

На рисунке 29 изображен внешний вид индикатора состояния и кнопки управления системой отладки. В таблице 11 приведено описание внешних элементов системы отладки.

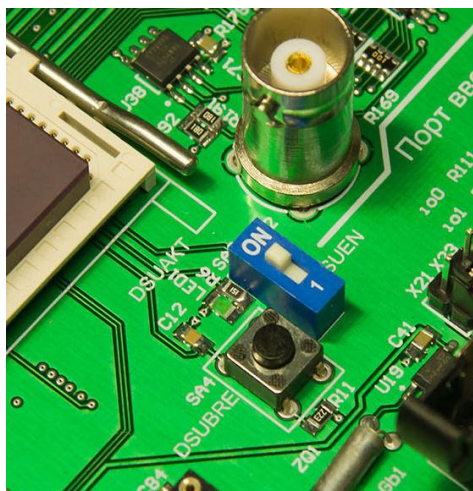


Рисунок 29 – Внешний вид индикации состояния и управления системой отладки

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата

Таблица 11 – Описание внешних элементов системы отладки

Название	Описание
LED1 – DSUAKT	Светодиод, сигнализирующий отладку по DSU
SA3 – DSUEN	Переключатель включения DSU (в положении ON разрешает отладку)
SA4 – DSUBRE	Кнопка для прерывания обычного режима работы и входа в режим отладки (если DSUEN в положении ON)

5.2 Отладка через Serial debug link (USB-SERIAL)

Отладка через Serial debug link (USB-SERIAL) может использоваться только при работе с отладчиком GRMON2. Для того, чтобы подключить отладчик к плате устройства, используется кабель USB Type A - Type B – это соединение подразумевает использование «виртуального» последовательного порта.

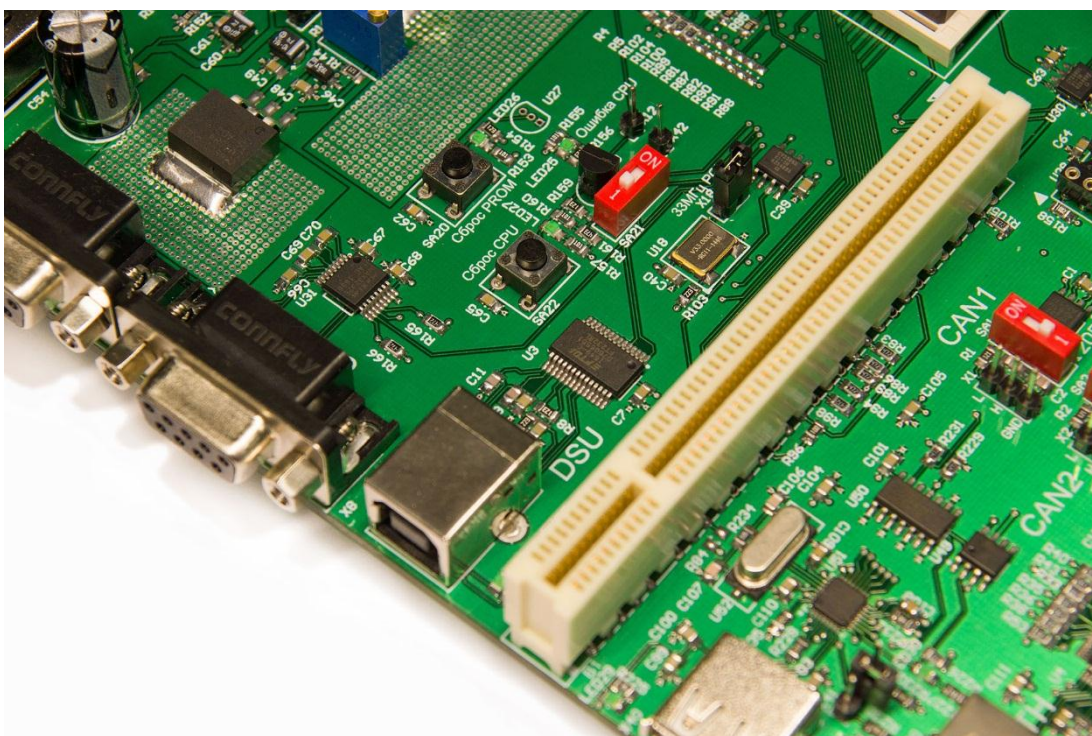


Рисунок 30 – Внешний вид разъема для Serial Debug Link

Для корректного подключения отладочного интерфейса к плате может потребоваться установить FTDI Virtual Com драйвер (для Windows, в Linux он входит в состав ядра). Драйвер можно скачать по ссылке, приведенной ниже.

www.ftdichip.com/FTDrivers.htm

Запуск GRMON2 в Windows

Для запуска GRMON2 достаточно выполнить "grmon -uart \\.\com# -u", где "#" - номер порта, через который осуществляется подключение платы устройства.

Запуск GRMON2 в Linux / Unix

Предварительно необходимо разрешить доступ к /dev/ttyUSB0, для этого можно:

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата	КФДЛ.424939.013РЭ					Лист
										23
Изм.	Лист	№ докум.	Подп.	Дата						

1) добавить пользователя в группу dialout

\$ sudo gpasswd -a username dialout

2) добавить право на чтение и запись /dev/ttyUSB0 всем:

Создаём правило, т.е. текстовый файл с расширением .rules в директории /etc/udev/rules.d

\$ sudo vim /etc/udev/rules.d/51-ftdi-vcv.rules

Записать в правило строку

SUBSYSTEMS=="usb", ATTRS{idVendor}=="0403", ATTRS{idProduct}=="6001", MODE="0666"

Перезапустить сервис udev

\$ sudo service udev restart

Для запуска GRMON2 достаточно выполнить "grmon -uart /dev/ttyUSB0 -u".

Более подробная информация содержится в "grmon-2.0.pdf".

5.3 Отладка через Ethernet

Для установки соединения подсеть на локальном компьютере должна быть 192.168.0, адрес может быть любым. Также программа должна быть добавлена в список исключений в настройках брандмауэра Windows.

Данный тип подключения может использоваться ПО «GRAIP» или GRMON2.

Программное обеспечение «GRAIP» РОФ.КФДЛ.00398-01, разработанное АО «НИИЭТ», предназначено для программирования и отладки программ с использованием отладочной платы. Более подробная информация содержится в руководстве системного программиста ПО «GRAIP» – РОФ.КФДЛ.00398-01 32 01.

Для запуска GRMON2 необходимо выполнить "grmon -eth 192.168.0.51 -u".

Если будет производиться отладка ОС Linux, то необходимо выполнить "grmon -eth 192.168.0.51 -u -nb".

Более подробная информация содержится в "grmon-2.0.pdf".

5.4 Отладка через JTAG

Данный тип подключения может использоваться как отладчиком GRMON2, так и отладчиком JEM-Leon.

Для запуска GRMON2 необходимо выполнить "grmon -digilent".

JEM-Leon подключается к плате устройства через разъем X4 (см. рисунок 31), с помощью плоского кабеля с розеткой типа IDC-14F. Если на кабеле вместо IDC-14F установлены розетки типа BLS-1, используется разъем X5. В X5 подключается кабель JTAG HS1 для Xilinx ПЛИС от компании DIGILENT (см. рисунок 32).

Более подробную информацию можно скачать по ссылке:

<http://store.digilentinc.com/jtag-hs1-programming-cable-limited-time>

Инт. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата	КФДЛ.424939.013РЭ					Лист
										24
Изм.	Лист	№ докум.	Подп.	Дата						

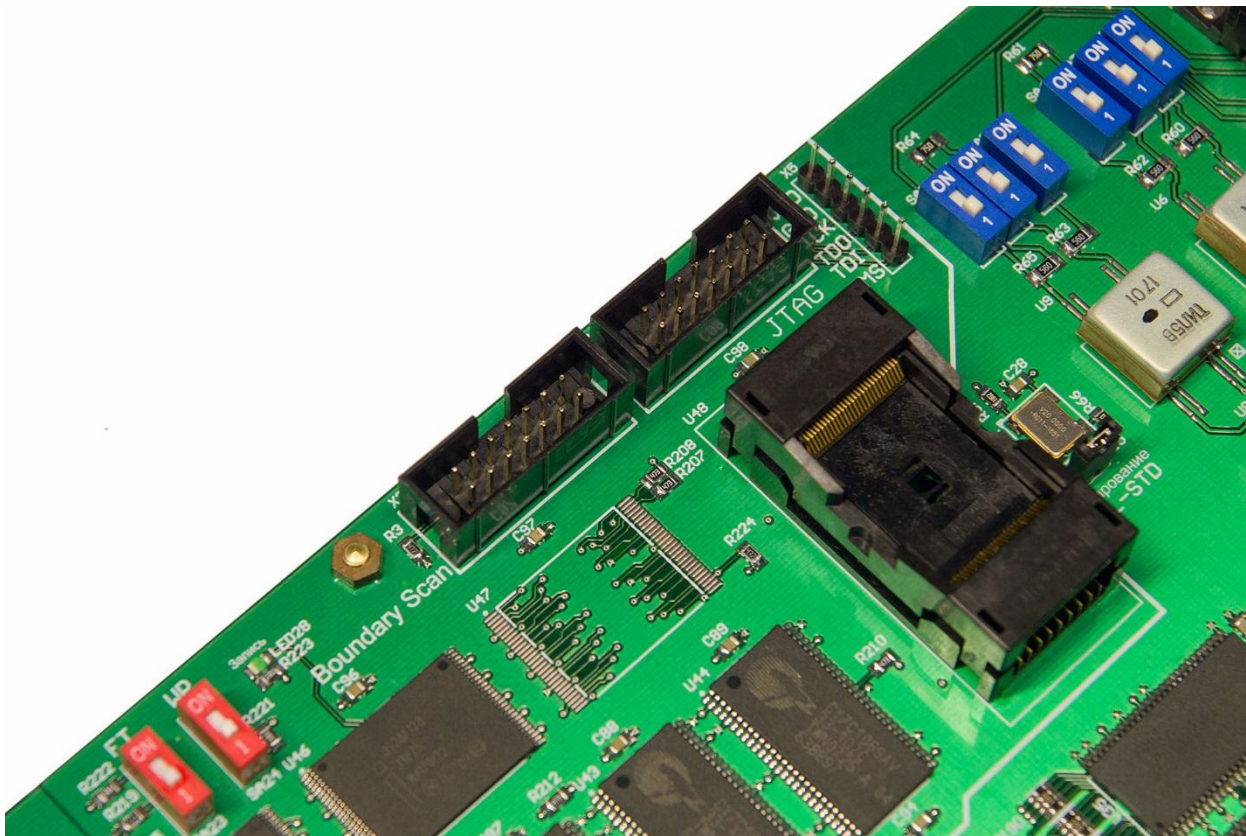


Рисунок 31 – Внешний вид разъема JTAG

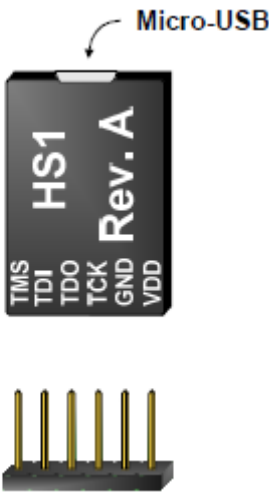


Рисунок 32 – Digilent JTAG Header

В таблицах 12 – 13 представлено назначение выводов разъема JTAG (X4 – X5).

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата	КФДЛ.424939.013РЭ	Лист
						25
Изм.	Лист	№ докум.	Подп.	Дата		

Таблица 12 – Назначение выводов разъема JTAG (X4)

Название контакта	Номер контакта	Описание
VCCtrg	1	Напряжение питания с отладочной платы устройства (для согласования уровней подаваемых сигналов)
VCCtrg	2	Напряжение питания с отладочной платы устройства
NC	3	Не подключается
NC	4	Не подключается
TDI	5	Последовательные JTAG данные к процессору (выход отладчика, push-pull)
GND	6	Общий вывод («земля»)
TMS	7	Изменение состояния JTAG-порта (выход отладчика, push-pull)
GND	8	Общий вывод («земля»)
TCK	9	Тактовая частота JTAG (выход отладчика, push-pull)
GND	10	Общий вывод («земля»)
TDO	11	Последовательные JTAG данные от процессора (вход отладчика)
GND	12	Общий вывод («земля»)
RSTN	13	Аппаратный сброс процессора (выход отладчика, открытый сток с подтяжкой к VCCtrg)
GND	14	Общий вывод («земля»)

Таблица 13 – Назначение выводов разъема JTAG (X5)

Название контакта	Номер контакта	Описание
VDD	1	Напряжение питания с отладочной платы устройства +3,3 В
GND	2	Общий вывод («земля»)
TCK	3	Тактовая частота JTAG (выход отладчика, push-pull)
TDO	4	Последовательные JTAG данные от процессора (вход отладчика)
TDI	5	Последовательные JTAG данные к процессору (выход отладчика, push-pull)
TMS	6	Изменение состояния JTAG-порта (выход отладчика, push-pull)

Инт. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата	КФДЛ.424939.013РЭ	Лист
						26

6 Комплект поставки

В комплект поставки отладочного устройства КФДЛ.424939.013 входят компоненты, приведенные в таблице 14.

Таблица 14 – Комплект поставки отладочного устройства КФДЛ.424939.013

Наименование компонента	Кол-во, шт.
1 Системная плата	1
2 Микропроцессор K1906BM016 ¹⁾	1
3 Блок питания 12 В, 2 А	1
4 Соединительный кабель типа Ethernet	1
5 Руководство по эксплуатации КФДЛ.424939.013РЭ	1
¹⁾ Микропроцессор включается в состав поставки отладочного устройства опционально.	

7 Меры безопасности

Все подключения к контактам разъемов портов ввода-вывода, монтаж и подключение элементов к разъемам расширения осуществлять только при отключенном напряжении питания отладочного устройства.

Перед физическим контактом с составными элементами отладочного устройства убедиться в отсутствии накопленного статического электричества, которое может передаваться через контактируемую с платой устройства часть тела.

Ив. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата	КФДЛ.424939.013РЭ					Лист
										27
Изм.	Лист	№ докум.	Подп.	Дата						

Лист регистрации изменений

[illegible]

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата

					КФДЛ.424939.013РЭ	Лист
						28
Изм.	Лист	№ докум.	Подп.	Дата		